

# S1D14F57

## テクニカルマニュアル

本資料のご使用につきましては、次の点にご留意願います。  
本資料の内容については、予告無く変更することがあります。

---

1. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
2. 本資料に掲載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
3. 特性値の数値の大小は、数直線上の大小関係で表しています。
4. 本資料に掲載されている製品のうち「外国為替及び外国貿易法」に定める戦略物資に該当するものについては、輸出する場合、同法に基づく輸出許可が必要です。
5. 本資料に掲載されている製品は、生命維持装置その他、きわめて高い信頼性が要求される用途を前提としていません。よって、弊社は本（当該）製品をこれらの用途に用いた場合のいかなる責任についても負いかねます。
6. 本資料に掲載されている会社名、商品名は、各社の商標または登録商標です。

# 目次

S1D14F57 .....	i
テクニカルマニュアル .....	i
1. 概要.....	1
2. 特徴.....	2
3. ブロック図.....	3
4. チップ仕様.....	4
4.1 チップ情報.....	4
4.2 チップ中心座標.....	5
5. 端子説明 .....	9
5.1 電源関連端子.....	9
5.1.1 外部電源端子 .....	9
5.1.2 内部生成電源 .....	9
5.1.3 VD1 設定端子(VDD系I/O).....	9
5.1.4 昇圧端子.....	9
5.2 リセット端子(VDD系I/O).....	10
5.3 EPD駆動端子(VEPD系I/O).....	10
5.4 EPDマイコン EPD駆動端子拡張/マルチチップ時制御端子(VDD系I/O).....	10
5.5 コマンドインターフェース端子(VDD系I/O) .....	10
5.5.1 コマンドインターフェース選択端子.....	10
5.5.2 I2C/SPIスレーブインターフェース信号端子(VDD系I/O) .....	11
5.6 Flashメモリ系端子.....	11
5.6.1 Flashメモリ電源端子 .....	11
5.6.2 Flashメモリライター端子(VDD系I/O).....	11
5.7 テスト系端子 .....	12
6. 外部部品推奨値.....	13
7. 機能説明 .....	14
7.1 ディープスタンバイ機能.....	14
7.1.1 ディープスタンバイの概要 .....	14
7.1.2 ディープスタンバイの制御方法 .....	14
7.1.3 ディープスタンバイの移行 .....	14
7.1.4 ディープスタンバイの解除 .....	15
7.2 コマンドインターフェース .....	16
7.2.1 I2Cスレーブインターフェース.....	16
7.2.1.1 I2Cスレーブインターフェース入出力端子 .....	16
7.2.1.2 スレーブアドレス設定 .....	16
7.2.1.3 データ送受信制御 .....	17
7.2.2 SPIスレーブインターフェース .....	20
7.2.2.1 SPIスレーブインターフェース入出力端子 .....	20
7.2.2.2 SPIクロック極性と位相.....	20
7.2.2.3 データの送受信 .....	21
7.3 電源 .....	24
7.3.1 電源電圧(VDD).....	24
7.3.2 Flashメモリプログラミング用電源電圧(VPP) .....	24

7.3.3	内部電源回路.....	24
7.3.3.1	VD1 Regulator.....	25
7.3.3.2	EPD系電源回路.....	25
<b>7.4</b>	<b>温度検出回路.....</b>	<b>28</b>
7.4.1	温度検出回路の概要.....	28
7.4.2	温度検出動作.....	28
7.4.3	温度検出結果のデジタル値.....	28
7.4.4	温度検出結果オフセット機能.....	29
7.4.5	温度検出結果読み出し機能.....	29
7.4.6	温度自動検出機能.....	29
<b>7.5</b>	<b>Flashメモリ.....</b>	<b>30</b>
7.5.1	Flashメモリマップ.....	30
7.5.2	Flashメモリ 初期設定データ.....	31
7.5.3	Flashメモリ 表示波形データ.....	31
7.5.4	Flashメモリプログラミングについて.....	31
7.5.5	Flashメモリ 各ビットアドレス格納データの役割.....	31
7.5.5.1	初期設定コマンドパラメータ.....	31
7.5.5.2	表示波形データ.....	33
7.5.5.3	Flash未使用メモリアドレスについて.....	36
<b>7.6</b>	<b>EPDコントローラ/ドライバ.....</b>	<b>37</b>
7.6.1	EPDモジュールの概要.....	37
7.6.2	EPDモジュール入出力端子.....	37
7.6.3	EPDドライバ用電源.....	37
7.6.4	EPDクロック.....	38
7.6.5	EPDコントローラ.....	38
7.6.6	表示波形メモリ.....	38
7.6.7	表示データメモリ.....	40
7.6.8	表示波形メモリの選択.....	41
7.6.9	温度自動検出機能.....	41
7.6.10	表示更新の制御.....	42
<b>7.7</b>	<b>状態遷移.....</b>	<b>44</b>
7.7.1	EPD自動表示更新シーケンス.....	45
7.7.1.1	本デバイス単体/マスタデバイスIC使用時.....	45
7.7.1.2	EPDマイコン拡張/スレーブデバイスIC使用時.....	47
7.7.2	EPD表示更新シーケンス.....	50
7.7.2.1	本デバイス単体/マスタデバイスIC使用時.....	50
7.7.2.2	EPDマイコン拡張/スレーブデバイスIC使用時.....	53
<b>7.8</b>	<b>EPDマイコン拡張機能.....</b>	<b>57</b>
7.8.1	EPDマイコン拡張機能の概要.....	57
7.8.2	EPDマイコン拡張時の設定.....	58
7.8.3	EPDマイコン拡張時の表示同期.....	58
7.8.4	EPDマイコン拡張時の表示波形データ.....	58
7.8.5	EPDマイコン拡張時の結線図.....	59
<b>7.9</b>	<b>マルチチップ機能.....</b>	<b>59</b>
7.9.1	マルチチップ使用時の概要.....	59
7.9.2	マルチチップ使用時の設定.....	59
7.9.3	マルチチップ使用時の表示同期.....	59
7.9.4	マルチチップ使用時の表示波形データ.....	60
7.9.5	マルチチップ時の結線図.....	60
<b>8.</b>	<b>コマンド.....</b>	<b>61</b>
8.1	コマンド一覧.....	61
8.2	コマンド詳細.....	63
8.2.1	CURSDT: 0x01.....	63
8.2.2	CURBDT: 0x02.....	66

8.2.3	ATEPDWR1: 0x03.....	67
8.2.4	ATEPDWR2: 0x04.....	71
8.2.5	ATEPDWR3: 0x05.....	72
8.2.6	ATEPDWR4: 0x06.....	74
8.2.7	ATEPDWR5: 0x07.....	75
8.2.8	ATEPDWR6: 0x08.....	77
8.2.9	ATEPDWR7: 0x09.....	78
8.2.10	WFSET: 0x0A.....	80
8.2.11	FMDISB: 0x0B.....	80
8.2.12	SEGDLEN: 0x0C.....	81
8.2.13	NEXTSDT: 0x10.....	81
8.2.14	POWON: 0x11.....	83
8.2.15	POWOFF: 0x12.....	83
8.2.16	EPDWR: 0x13.....	83
8.2.17	EPDPCTL: 0x20.....	83
8.2.18	EPDDCTL: 0x21.....	84
8.2.19	WFSEL: 0x22.....	84
8.2.20	TEMPSEASON: 0x23.....	85
8.2.21	POWCTL: 0x24.....	86
8.2.22	IOCTL: 0x25.....	94
8.2.23	SLVMODE: 0x26.....	95
8.2.24	RDCOM: 0x30.....	95
8.2.25	RDSTATE: 0x31.....	96
8.2.26	DET2CTL: 0x32.....	97
8.2.27	DROECTL: 0x33.....	97
8.2.28	SWRESET: 0x4A.....	98
<b>9.</b>	<b>絶対最大定格.....</b>	<b>99</b>
<b>10.</b>	<b>電気的特性.....</b>	<b>100</b>
10.1	DC特性.....	100
10.2	AC特性.....	103
10.2.1	I2Cスレーブインターフェース.....	103
10.2.2	SPIスレーブインターフェース.....	104
10.2.3	ディープスタンバイ制御.....	105
10.2.4	ESEG出力遅延.....	106
10.2.5	ETP出力遅延.....	106
10.2.6	EBP出力遅延.....	107
10.2.7	EPDCLK,EPDTRG出力遅延.....	107
<b>11.</b>	<b>基本外部結線図.....</b>	<b>108</b>
11.1	本デバイス単体時結線図例(ESEG 全端子使用時).....	108
11.2	本デバイス単体時結線図例(ESEG 192 端子使用時).....	109
11.3	EPDマイコン拡張時結線図例.....	110
11.4	本デバイス マルチチップ時結線図例.....	111
	改訂履歴表.....	112



### 1. 概要

S1D14F57 は、EPD パッシブパネルの表示更新を行う為に必要とされるセグメント(256 ピン)、トッププレーン(4 ピン)、バックプレーン(4 ピン)のドライバと、ドライバの波形制御回路を 1 チップ化した、2 階調 EPD パッシブパネルドライバー IC です。EPD パッシブパネルドライバー用の出力駆動波形データ格納用 Flash メモリと電源回路を内蔵しています。2 階調 EPD パッシブパネル表示制御を最小の部品で構成することが可能です。

## 2. 特徴

以下に S1D14F57 の主な機能と特徴を示します。

- セグメント出力数 : 256 本
- トッププレーン出力数 : 4 本
- バックプレーン出力数 : 4 本
- EPD 表示波形設定 : 内蔵 Flash メモリに最大 7 種類の設定を格納可能  
温度自動検出機能で EPD 表示波形を自動選択可能  
コマンドインターフェースから 1 種類設定可能  
(最大 32 フェーズ)
- 内蔵 Flash メモリ : 容量 16K ビット(出力駆動波形設定/初期設定格納用)  
書き換え回数 10 回  
消去/プログラミング用電源(VPP)が必要  
デバッグツール ICDmini からセイコーエプソン製 EPD  
マイコンを介して書き換えが可能\*Note1
- 内蔵温度検出回路 : 測定範囲 -10°C ~ 60°C(±5°C)  
温度検出精度 ±5°C
- クロックジェネレータ : 2MHz(typ.)内蔵発振回路
- パワーオンリセット回路 : 内蔵
- コマンドインターフェース : I2C スレーブインターフェース \*Note2  
SPI インターフェース
- ディープスタンバイ機能 : ≤1uA (25°C)
- 現表示データ保持機能 : VDD 電源レジスタ 257bit 内蔵  
(ESEG0~255,EBP 現表示データ格納用)
- 昇圧電源回路 : VOUT1 Booster
- EPD 駆動用電源 : VEPD Booster = 9.15V/12.30V/15.45V
- 電源回路電源/ロジック信号入出力回路電源 : VDD = 1.75V ~ 5.50V
- セイコーエプソン製 EPD マイコン EPD 駆動端子の拡張機能
- マルチチップ EPD 駆動機能
- 出荷形態 : アルミパッドチップ  
金バンプチップ

\*Note1: 内蔵 Flash メモリの消去/プログラミングを行いデバッグする際、詳細は弊社にお問い合わせしてください。

\*Note2:10bit アドレスモード/ジェネラルコールアドレス/HS モードは未対応です。



3. ブロック図

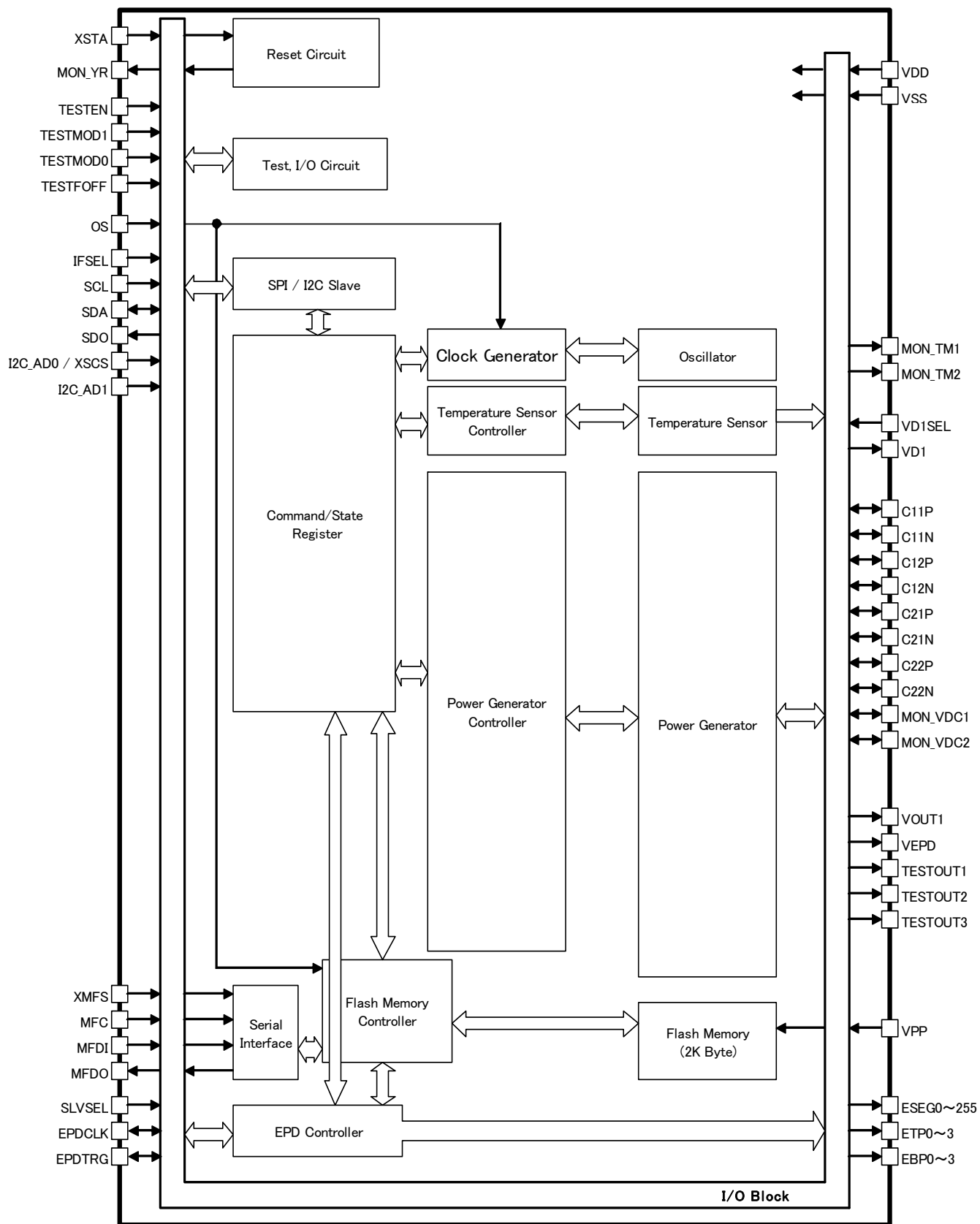


図 3.1 S1D14F57 ブロック図

## 4. チップ仕様

### 4. チップ仕様

#### 4.1 チップ情報

表 4.1 チップ仕様

項目		サイズ		単位
		X	Y	
チップサイズ		16.0	1.0	mm
チップ厚		200 / 300/ 400		μm
パッド開口部	No. 2~144, 147~342	70	96	μm
	No.1,145,146,343	66	96	μm
最小バンプピッチ		80		μm
バンプサイズ	No. 2~144, 147~342	58	84	μm
	No.1,145,146,343	54	84	μm
バンプ高さ		15		μm
バンプ総面積		1669752		μm <sup>2</sup>

注) 値は参考値であり、保証するものではありません。

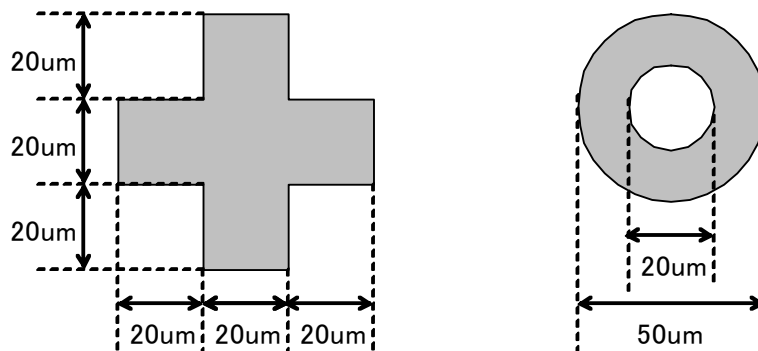
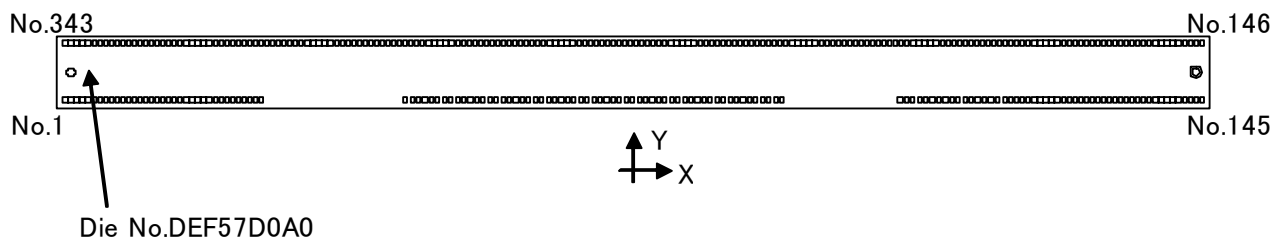


図 4.1 チップ外形図

## 4.2 チップ中心座標

表 4.2 チップ中心座標

BUMP No.	信号名	X 座標 (mm)	Y 座標 (mm)	BUMP No.	信号名	X 座標 (mm)	Y 座標 (mm)
1	Dummy	-7.878	-0.386	173	ESEG199	5.720	0.386
2	ESEG31	-7.800	-0.386	174	ESEG198	5.640	0.386
3	ESEG30	-7.720	-0.386	175	ESEG197	5.560	0.386
4	ESEG29	-7.640	-0.386	176	ESEG196	5.480	0.386
5	ESEG28	-7.560	-0.386	177	ESEG195	5.400	0.386
6	ESEG27	-7.480	-0.386	178	ESEG194	5.320	0.386
7	ESEG26	-7.400	-0.386	179	ESEG193	5.240	0.386
8	ESEG25	-7.320	-0.386	180	ESEG192	5.160	0.386
9	ESEG24	-7.240	-0.386	181	ESEG191	5.080	0.386
10	ESEG23	-7.160	-0.386	182	ESEG190	5.000	0.386
11	ESEG22	-7.080	-0.386	183	ESEG189	4.920	0.386
12	ESEG21	-7.000	-0.386	184	ESEG188	4.840	0.386
13	ESEG20	-6.920	-0.386	185	ESEG187	4.760	0.386
14	ESEG19	-6.840	-0.386	186	ESEG186	4.680	0.386
15	ESEG18	-6.760	-0.386	187	ESEG185	4.600	0.386
16	ESEG17	-6.680	-0.386	188	ESEG184	4.520	0.386
17	ESEG16	-6.600	-0.386	189	ESEG183	4.440	0.386
18	ESEG15	-6.520	-0.386	190	ESEG182	4.360	0.386
19	ESEG14	-6.440	-0.386	191	ESEG181	4.280	0.386
20	ESEG13	-6.360	-0.386	192	ESEG180	4.200	0.386
21	ESEG12	-6.280	-0.386	193	ESEG179	4.120	0.386
22	ESEG11	-6.200	-0.386	194	ESEG178	4.040	0.386
23	ESEG10	-6.120	-0.386	195	ESEG177	3.960	0.386
24	ESEG9	-6.040	-0.386	196	ESEG176	3.880	0.386
25	ESEG8	-5.960	-0.386	197	ESEG175	3.800	0.386
26	ESEG7	-5.880	-0.386	198	ESEG174	3.720	0.386
27	ESEG6	-5.800	-0.386	199	ESEG173	3.640	0.386
28	ESEG5	-5.720	-0.386	200	ESEG172	3.560	0.386
29	ESEG4	-5.640	-0.386	201	ESEG171	3.480	0.386
30	ESEG3	-5.560	-0.386	202	ESEG170	3.400	0.386
31	ESEG2	-5.480	-0.386	203	ESEG169	3.320	0.386
32	ESEG1	-5.400	-0.386	204	ESEG168	3.240	0.386
33	ESEG0	-5.320	-0.386	205	ESEG167	3.160	0.386
34	EBP0	-5.240	-0.386	206	ESEG166	3.080	0.386
35	ETP0	-5.160	-0.386	207	ESEG165	3.000	0.386
36	Dummy	-3.160	-0.386	208	ESEG164	2.920	0.386
37	Dummy	-3.070	-0.386	209	ESEG163	2.840	0.386
38	VSS	-2.980	-0.386	210	ESEG162	2.760	0.386
39	VSS	-2.890	-0.386	211	ESEG161	2.680	0.386
40	VSS	-2.800	-0.386	212	ESEG160	2.600	0.386

#### 4. チップ仕様

41	Dummy	-2.710	-0.386
42	TESTOUT1	-2.620	-0.386
43	MON_VDC2	-2.530	-0.386
44	MON_VDC1	-2.440	-0.386
45	VOUT1	-2.350	-0.386
46	VOUT1	-2.260	-0.386
47	VOUT1	-2.170	-0.386
48	VOUT1	-2.080	-0.386
49	C11P	-1.990	-0.386
50	C11P	-1.900	-0.386
51	C11P	-1.810	-0.386
52	C11N	-1.720	-0.386
53	C11N	-1.630	-0.386
54	C11N	-1.540	-0.386
55	C12P	-1.450	-0.386
56	C12P	-1.360	-0.386
57	C12P	-1.270	-0.386
58	C12N	-1.180	-0.386
59	C12N	-1.090	-0.386
60	C12N	-1.000	-0.386
61	Dummy	-0.910	-0.386
62	C21P	-0.820	-0.386
63	C21P	-0.730	-0.386
64	C21P	-0.640	-0.386
65	C21N	-0.550	-0.386
66	C21N	-0.460	-0.386
67	C21N	-0.370	-0.386
68	C22P	-0.280	-0.386
69	C22P	-0.190	-0.386
70	C22P	-0.100	-0.386
71	C22N	-0.010	-0.386
72	C22N	0.080	-0.386
73	C22N	0.170	-0.386
74	TESTOUT2	0.260	-0.386
75	VEPD	0.350	-0.386
76	VEPD	0.440	-0.386
77	VEPD	0.530	-0.386
78	TESTOUT3	0.620	-0.386
79	Dummy	0.710	-0.386
80	VDD	0.800	-0.386
81	VDD	0.890	-0.386
82	VDD	0.980	-0.386
83	Dummy	1.070	-0.386
84	MON_TM1	1.162	-0.386
85	MON_TM2	1.252	-0.386
86	MON_YR	1.342	-0.386

213	ESEG159	2.520	0.386
214	ESEG158	2.440	0.386
215	ESEG157	2.360	0.386
216	ESEG156	2.280	0.386
217	ESEG155	2.200	0.386
218	ESEG154	2.120	0.386
219	ESEG153	2.040	0.386
220	ESEG152	1.960	0.386
221	ESEG151	1.880	0.386
222	ESEG150	1.800	0.386
223	ESEG149	1.720	0.386
224	ESEG148	1.640	0.386
225	ESEG147	1.560	0.386
226	ESEG146	1.480	0.386
227	ESEG145	1.400	0.386
228	ESEG144	1.320	0.386
229	ESEG143	1.240	0.386
230	ESEG142	1.160	0.386
231	ESEG141	1.080	0.386
232	ESEG140	1.000	0.386
233	ESEG139	0.920	0.386
234	ESEG138	0.840	0.386
235	ESEG137	0.760	0.386
236	ESEG136	0.680	0.386
237	ESEG135	0.600	0.386
238	ESEG134	0.520	0.386
239	ESEG133	0.440	0.386
240	ESEG132	0.360	0.386
241	ESEG131	0.280	0.386
242	ESEG130	0.200	0.386
243	ESEG129	0.120	0.386
244	ESEG128	0.040	0.386
245	ESEG127	-0.040	0.386
246	ESEG126	-0.120	0.386
247	ESEG125	-0.200	0.386
248	ESEG124	-0.280	0.386
249	ESEG123	-0.360	0.386
250	ESEG122	-0.440	0.386
251	ESEG121	-0.520	0.386
252	ESEG120	-0.600	0.386
253	ESEG119	-0.680	0.386
254	ESEG118	-0.760	0.386
255	ESEG117	-0.840	0.386
256	ESEG116	-0.920	0.386
257	ESEG115	-1.000	0.386
258	ESEG114	-1.080	0.386

#### 4. チップ仕様

87	VD1	1.430	-0.386
88	Dummy	1.520	-0.386
89	TESTFOFF	1.610	-0.386
90	TESTMOD0	1.700	-0.386
91	TESTMOD1	1.790	-0.386
92	TESTEN	1.880	-0.386
93	Dummy	1.970	-0.386
94	VPP	2.060	-0.386
95	VD1SEL	3.696	-0.386
96	SLVSEL	3.786	-0.386
97	IFSEL	3.876	-0.386
98	OS	3.966	-0.386
99	XMFS	4.056	-0.386
100	MFC	4.146	-0.386
101	MFDI	4.236	-0.386
102	MFDO	4.326	-0.386
103	EPDCLK	4.416	-0.386
104	EPDTRG	4.506	-0.386
105	SCL	4.596	-0.386
106	SDA	4.686	-0.386
107	SDO	4.776	-0.386
108	I2C_AD0_XSCS	4.866	-0.386
109	I2C_AD1	4.956	-0.386
110	XSTA	5.046	-0.386
111	ETP3	5.160	-0.386
112	EBP3	5.240	-0.386
113	ESEG255	5.320	-0.386
114	ESEG254	5.400	-0.386
115	ESEG253	5.480	-0.386
116	ESEG252	5.560	-0.386
117	ESEG251	5.640	-0.386
118	ESEG250	5.720	-0.386
119	ESEG249	5.800	-0.386
120	ESEG248	5.880	-0.386
121	ESEG247	5.960	-0.386
122	ESEG246	6.040	-0.386
123	ESEG245	6.120	-0.386
124	ESEG244	6.200	-0.386
125	ESEG243	6.280	-0.386
126	ESEG242	6.360	-0.386
127	ESEG241	6.440	-0.386
128	ESEG240	6.520	-0.386
129	ESEG239	6.600	-0.386
130	ESEG238	6.680	-0.386
131	ESEG237	6.760	-0.386
132	ESEG236	6.840	-0.386

259	ESEG113	-1.160	0.386
260	ESEG112	-1.240	0.386
261	ESEG111	-1.320	0.386
262	ESEG110	-1.400	0.386
263	ESEG109	-1.480	0.386
264	ESEG108	-1.560	0.386
265	ESEG107	-1.640	0.386
266	ESEG106	-1.720	0.386
267	ESEG105	-1.800	0.386
268	ESEG104	-1.880	0.386
269	ESEG103	-1.960	0.386
270	ESEG102	-2.040	0.386
271	ESEG101	-2.120	0.386
272	ESEG100	-2.200	0.386
273	ESEG99	-2.280	0.386
274	ESEG98	-2.360	0.386
275	ESEG97	-2.440	0.386
276	ESEG96	-2.520	0.386
277	ESEG95	-2.600	0.386
278	ESEG94	-2.680	0.386
279	ESEG93	-2.760	0.386
280	ESEG92	-2.840	0.386
281	ESEG91	-2.920	0.386
282	ESEG90	-3.000	0.386
283	ESEG89	-3.080	0.386
284	ESEG88	-3.160	0.386
285	ESEG87	-3.240	0.386
286	ESEG86	-3.320	0.386
287	ESEG85	-3.400	0.386
288	ESEG84	-3.480	0.386
289	ESEG83	-3.560	0.386
290	ESEG82	-3.640	0.386
291	ESEG81	-3.720	0.386
292	ESEG80	-3.800	0.386
293	ESEG79	-3.880	0.386
294	ESEG78	-3.960	0.386
295	ESEG77	-4.040	0.386
296	ESEG76	-4.120	0.386
297	ESEG75	-4.200	0.386
298	ESEG74	-4.280	0.386
299	ESEG73	-4.360	0.386
300	ESEG72	-4.440	0.386
301	ESEG71	-4.520	0.386
302	ESEG70	-4.600	0.386
303	ESEG69	-4.680	0.386
304	ESEG68	-4.760	0.386

#### 4. チップ仕様

133	ESEG235	6.920	-0.386
134	ESEG234	7.000	-0.386
135	ESEG233	7.080	-0.386
136	ESEG232	7.160	-0.386
137	ESEG231	7.240	-0.386
138	ESEG230	7.320	-0.386
139	ESEG229	7.400	-0.386
140	ESEG228	7.480	-0.386
141	ESEG227	7.560	-0.386
142	ESEG226	7.640	-0.386
143	ESEG225	7.720	-0.386
144	ESEG224	7.800	-0.386
145	Dummy	7.878	-0.386
146	Dummy	7.878	0.386
147	ETP2	7.800	0.386
148	EBP2	7.720	0.386
149	ESEG223	7.640	0.386
150	ESEG222	7.560	0.386
151	ESEG221	7.480	0.386
152	ESEG220	7.400	0.386
153	ESEG219	7.320	0.386
154	ESEG218	7.240	0.386
155	ESEG217	7.160	0.386
156	ESEG216	7.080	0.386
157	ESEG215	7.000	0.386
158	ESEG214	6.920	0.386
159	ESEG213	6.840	0.386
160	ESEG212	6.760	0.386
161	ESEG211	6.680	0.386
162	ESEG210	6.600	0.386
163	ESEG209	6.520	0.386
164	ESEG208	6.440	0.386
165	ESEG207	6.360	0.386
166	ESEG206	6.280	0.386
167	ESEG205	6.200	0.386
168	ESEG204	6.120	0.386
169	ESEG203	6.040	0.386
170	ESEG202	5.960	0.386
171	ESEG201	5.880	0.386
172	ESEG200	5.800	0.386

305	ESEG67	-4.840	0.386
306	ESEG66	-4.920	0.386
307	ESEG65	-5.000	0.386
308	ESEG64	-5.080	0.386
309	ESEG63	-5.160	0.386
310	ESEG62	-5.240	0.386
311	ESEG61	-5.320	0.386
312	ESEG60	-5.400	0.386
313	ESEG59	-5.480	0.386
314	ESEG58	-5.560	0.386
315	ESEG57	-5.640	0.386
316	ESEG56	-5.720	0.386
317	ESEG55	-5.800	0.386
318	ESEG54	-5.880	0.386
319	ESEG53	-5.960	0.386
320	ESEG52	-6.040	0.386
321	ESEG51	-6.120	0.386
322	ESEG50	-6.200	0.386
323	ESEG49	-6.280	0.386
324	ESEG48	-6.360	0.386
325	ESEG47	-6.440	0.386
326	ESEG46	-6.520	0.386
327	ESEG45	-6.600	0.386
328	ESEG44	-6.680	0.386
329	ESEG43	-6.760	0.386
330	ESEG42	-6.840	0.386
331	ESEG41	-6.920	0.386
332	ESEG40	-7.000	0.386
333	ESEG39	-7.080	0.386
334	ESEG38	-7.160	0.386
335	ESEG37	-7.240	0.386
336	ESEG36	-7.320	0.386
337	ESEG35	-7.400	0.386
338	ESEG34	-7.480	0.386
339	ESEG33	-7.560	0.386
340	ESEG32	-7.640	0.386
341	EBP1	-7.720	0.386
342	ETP1	-7.800	0.386
343	Dummy	-7.878	0.386

## 5. 端子説明

### 5.1 電源関連端子

#### 5.1.1 外部電源端子

表 5.1.1 外部電源端子説明

端子	I/O	説明	端子数
VDD	電源	I/O 回路、内部電源回路、現表示データ保持用 VDD メモリ電源です。	3
VSS	電源	接地端子です。 システム GND に接続される 0V の端子です。 本デバイスの基盤電位になります。	3

#### 5.1.2 内部生成電源

表 5.1.2 内部生成電源端子説明

端子	I/O	説明	端子数
VD1	電源	内部ロジック回路、内蔵発振回路、Flash メモリ用電源です。 安定化容量(0.1uF)を接続して下さい。	1

#### 5.1.3 VD1 設定端子(VDD系I/O)

表 5.1.3 VD1 設定端子説明

端子	I/O	説明	端子数
VD1SEL	I	VD1 の動作を設定する入力端子です。 当端子は必ず High レベル (VDD) に固定してください。	1

#### 5.1.4 昇圧端子

表 5.1.4 昇圧端子説明

端子	I/O	説明	端子数
VOUT1	電源	VOUT1 昇圧回路生成電源出力端子です。 VSS 間に安定化容量(0.1uF or 1.0uF)を接続します。	4
VEPD	電源	EPD 系電源回路出力端子です。 VSS 間に安定化容量(0.1uF or 1.0uF)を接続します。	3
C11P	電源	フライングコンデンサ正極用接続端子です。	3
C11N	電源	フライングコンデンサ負極用接続端子です。	3
C12P	電源	フライングコンデンサ正極用接続端子です。	3
C12N	電源	フライングコンデンサ負極用接続端子です。	3
C21P	電源	フライングコンデンサ正極用接続端子です。	3
C21N	電源	フライングコンデンサ負極用接続端子です。	3
C22P	電源	フライングコンデンサ正極用接続端子です。	3
C22N	電源	フライングコンデンサ負極用接続端子です。	3

## 5. 端子説明

### 5.2 リセット端子(VDD系I/O)

表 5.2 リセット端子説明

端子	I/O	説明	端子数
XSTA	I	ディープスタンバイ制御端子です。 ・ Low レベル: ディープスタンバイ(VD1 オフ)状態 ・ High レベル: スタンバイ(VD1 オン)状態	1

### 5.3 EPD駆動端子(VEPD系I/O)

表 5.3 EPD 駆動端子説明

端子	I/O	説明	端子数
ESEG	O	EPD のセグメント出力端子です。(ESEG0~ESEG255)	256
ETP	O	EPD のトッププレーン出力端子です。(ETP0~ETP3)	4
EBP	O	EPD のバックプレーン出力端子です。(EBP0~EBP3)	4

### 5.4 EPDマイコン EPD駆動端子拡張/マルチチップ時制御端子(VDD系I/O)

ディープスタンバイ時、表 5.4 記載の端子の入力状態/出力状態はディゼーブルになります。

表 5.4 EPD マイコン EPD 駆動端子拡張/マルチチップ時制御端子説明

端子	I/O	説明	端子数
SLVSEL	I	本デバイスの使用目的選択端子です。 ・ Low レベル: 本デバイス単体 / マルチチップ マスタ IC 使用時 ・ High レベル: MCU_EPД ドライバ拡張 / マルチチップ スレーブ IC 使用時	1
EPDCLK	I/O	EPD 表示更新同期を取るためのクロックを入出力します。 ・ SLVSEL 端子=Low レベル: 出力状態 ・ SLVSEL 端子=High レベル: 入力状態	1
EPDTRG	I/O	EPD 表示更新同期を取るための開始トリガを入出力します。 ・ SLVSEL 端子=Low レベル: 出力状態 ・ SLVSEL 端子=High レベル: 入力状態	1

### 5.5 コマンドインターフェース端子(VDD系I/O)

#### 5.5.1 コマンドインターフェース選択端子

ディープスタンバイ時、表 5.5.1 記載の端子の入力状態はディゼーブルになります。

表 5.5.1 コマンドインターフェース選択端子説明

端子	I/O	説明	端子数
IFSEL	I	コマンドインターフェースを選択する端子です。 ・ Low レベル: I2C スレーブインターフェース ・ High レベル: SPI スレーブインターフェース	1



## 5.5.2 I2C/SPIスレーブインターフェース信号端子(VDD系I/O)

ディープスタンバイ時、表 5.5.2 記載の端子の入力状態/出力状態はディゼーブルになります。

表 5.5.2 I2C/SPI スレーブインターフェース信号端子説明

端子	I/O	説明		端子数
SCL	I	IFSEL 端子 =Low レベル	I2C スレーブインターフェース制御用シリアルクロック 入力端子です。	1
		IFSEL 端子 =High レベル	SPI スレーブインターフェース制御用シリアルクロック 入力端子です。	
SDA	I/O	IFSEL 端子 =Low レベル	I2C スレーブインターフェース制御用データ入出力端子 です。	1
		IFSEL 端子 =High レベル	SPI スレーブインターフェース制御用データ入力端子で す。	
SDO	O	IFSEL 端子 =Low レベル	I2C スレーブインターフェース選択時はオープンにし てください。	1
		IFSEL 端子 =High レベル	SPI スレーブインターフェース制御用データ出力端子で す。	
I2C_AD0 / XSCS	I	IFSEL 端子 =Low レベル	I2C スレーブインターフェース選択時はスレーブアドレ ス下位 1 ビット目を設定する端子です。任意の状態にし てください。	1
		IFSEL 端子 =High レベル	SPI スレーブインターフェース制御用チップセレクト入 力端子です。	
I2C_AD1	I	IFSEL 端子 =Low レベル	I2C スレーブインターフェース選択時はスレーブアドレ ス下位 2 ビット目を設定する端子です。任意の状態にし てください。	1
		IFSEL 端子 =High レベル	SPI スレーブインターフェース選択時はオープンにする ことが可能です。	

## 5.6 Flashメモリ系端子

## 5.6.1 Flashメモリ電源端子

表 5.6.1 Flash メモリ電源系端子説明

端子	I/O	説明	端子数
VPP	電源	内蔵 Flash メモリのプログラム、イレーズ用電源端子です。 その他の時はオープンにしてください。	1

## 5.6.2 Flashメモリライター端子(VDD系I/O)

ディープスタンバイ時、表 5.6.2 記載の端子の入力状態/出力状態はディゼーブルになります。

表 5.6.2 Flash シリアルメモリライター系端子説明

端子	I/O	説明	端子数
XMFS	I	Flash メモリライターのチップセレクト端子です。 常時内部でプルアップ抵抗に接続しています。 オープンにすることが可能です。	1
MFC	I	Flash メモリライターのクロック端子です。 XMFS 端子= High レベル : オープンにすることが可能です。	1
MFDI	I	Flash メモリライターのデータ入力端子です。 XMFS 端子= High レベル : オープンにすることが可能です。	1
MFDO	O	Flash メモリライターのデータ出力端子です。 XMFS 端子= High レベル : ハイインピーダンスです。	1

## 5. 端子説明

OS	I	Flash メモリ端子"MF_CK"と直結する端子です。 XMFS 端子=High レベル : オープンにすることが可能です。 XMFS 端子=Low レベル : Flash メモリのクロックに直結します。	1
----	---	---	---

### 5.7 テスト系端子

表 5.7 テスト系端子説明

端子	I/O	説明	端子数
TESTEN	I	テスト端子です。 Low レベルにしてください。	1
TESTMOD 1-0	I	テスト端子です。 Low レベルにしてください。	2
TESTFOFF	I	テスト端子です。 Low レベルにしてください。	1
MON_TM1	I/O	テスト端子です。 オープンにしてください。	1
MON_TM2	I/O	テスト端子です。 オープンにしてください。	1
MON_YR	O	テスト端子です。 オープンにしてください。	1
MON_VDC1	O	テスト端子です。 オープンにしてください。	1
MON_VDC2	O	テスト端子です。 オープンにしてください。	1
TESTOUT1	O	テスト端子です。 オープンにしてください。	1
TESTOUT2	O	テスト端子です。 オープンにしてください。	1
TESTOUT3	O	テスト端子です。 オープンにしてください。	1

## 6. 外部部品推奨値

表 6.1 外部部品推奨値

シンボル	名称	容量値	最大印加電圧
C1	VD1 ~VSS 間キャパシタ	0.1uF	1.95V
C2	C11P~C11N 間キャパシタ	0.1uF or 1.0uF	3.00V
C3	C12P~C12N 間キャパシタ		3.00V
C4	VOU11 ~VSS 間キャパシタ		6.0V
C5	C21P~C21N 間キャパシタ		5.5V
C6	C22P~C22N 間キャパシタ		5.5V
C7	VEPD ~VSS 間キャパシタ		16.5V

注：表 6.1 外部部品推奨値 シンボル C2 から C7 の容量値は統一してください。

表 6.1 外部部品推奨値 シンボル C2 から C7 容量値、VDD 電圧範囲、昇圧クロック周波数と VEPD 最大負荷電流の関係を表 6.2 各条件 VEPD 最大負荷電流に示します。

表 6.2 各条件 VEPD 最大負荷電流<sup>※注1</sup>

C2~C7 容量値	VDD 電圧	VOUT1 昇圧 クロック周波数 <sup>※注2</sup>	VEPD 昇圧 クロック周波数 <sup>※注3</sup>	VEPD 最大負荷電流
0.1uF	1.75V~3.60V	62.5KHz	32KHz	100uA
		62.5KHz	32KHz	700uA
	3.00V~5.50V	32KHz	16KHz	500uA
		16KHz	8KHz	300uA
		8KHz	4KHz	100uA
1.0uF	1.75V~3.60V	8KHz	4KHz	100uA
	3.00V~5.50V	8KHz	4KHz	700uA

※注1：VEPD=9.00V、12.00V、15.00V±5%を満足する最大負荷電流

※注2：POWCTL コマンドパラメータ B25-B24(VOUT1FREQ[1:0])で設定

※注3：POWCTL コマンドパラメータ B21-B20(VEPDFREQ[1:0])で設定

表 6.2 各条件 VEPD 最大負荷電流から、最適な容量値、設定を選択してください

## 7. 機能説明

## 7. 機能説明

### 7.1 ディープスタンバイ機能

本デバイスは EPD 表示更新を行わない期間に内部ロジック回路/内蔵発振回路電源 VD1 Regulator(7.3.3.1 VD1 Regulator 節参照)を停止するディープスタンバイ機能があります。この機能により EPD 表示更新を行わない時の VDD 消費電流を削減することができます。

#### 7.1.1 ディープスタンバイの概要

ディープスタンバイ状態の概要を以下に示します。

- VDD 消費電流：  $\leq 1\mu\text{A}$  (25°C時)
- VD1 Regulator 停止
- コマンドインターフェース発行不可

#### 7.1.2 ディープスタンバイの制御方法

ディープスタンバイ状態の制御は XSTA 端子で行います。XSTA 端子の制御方法を以下に示します。

- Low レベル：ディープスタンバイ状態
- High レベル：スタンバイ状態(コマンド発行可能)

#### 7.1.3 ディープスタンバイの移行

XSTA 端子を Low レベルにすることでディープスタンバイ状態へ移行を開始します。

XSTA 端子を Low レベルにしてから 1ms でディープスタンバイ状態になります。

注：ディープスタンバイ移行期間中（1ms 以内）にディープスタンバイ解除は行わないで下さい。

ディープスタンバイの移行シーケンスを図 7.1.3 に示します。

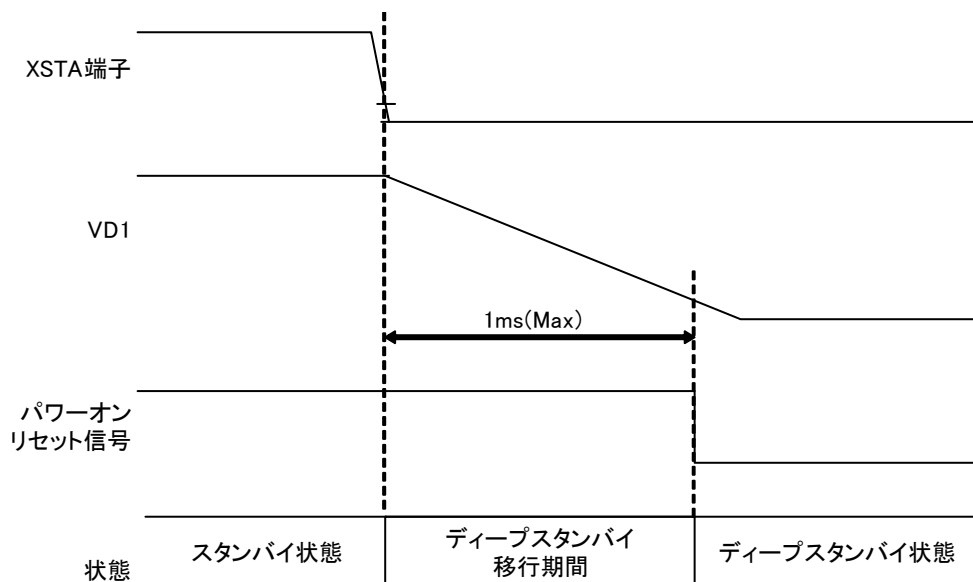


図 7.1.3 ディープスタンバイ状態の移行

#### 7.1.4 ディープスタンバイの解除

XSTA 端子を High レベルにすることで、ディープスタンバイ状態を解除します。解除後、本デバイスのパワーオンリセット回路により、内部のリセット状態を解除します。

ディープスタンバイ状態解除後はスタンバイ状態に移行します。

注：必ず XSTA を High レベルにしてから 200us 以上待ってからコマンドを発行してください。

ディープスタンバイの解除シーケンスを図 7.1.4 に示します。

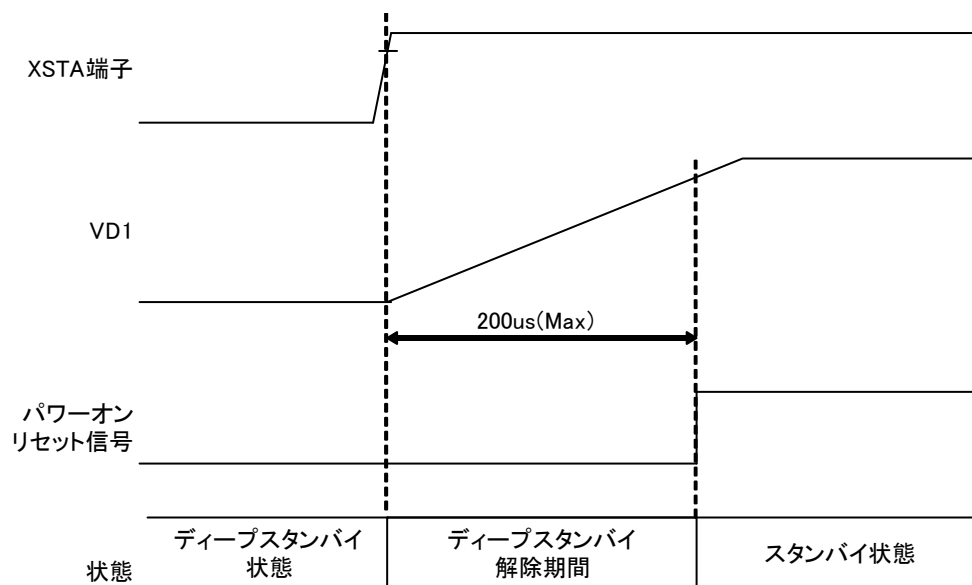


図 7.1.4 ディープスタンバイ状態の解除

## 7. 機能説明

### 7.2 コマンドインターフェース

本デバイスは2種類のコマンドインターフェースを選択することができます。選択はIFSEL端子の接続で行います。表7.2を参照してください。

表 7.2 IFSEL 端子と選択インターフェース対応表

IFSEL 端子	選択インターフェース
Low レベル	I2C スレーブインターフェース
High レベル	SPI スレーブインターフェース

各コマンドの説明は8. コマンド節を参照してください。

#### 7.2.1 I2Cスレーブインターフェース

本デバイスは、2線式シリアル通信を実現するI2Cスレーブインターフェースモジュールを内蔵しています。IFSEL端子をLowレベルすることで使用可能になります。I2Cバスのスレーブデバイスとして動作し、I2Cに準拠したマスタデバイス通信を行うことができます。I2Cスレーブインターフェースモジュールの主な機能と特徴を以下に示します。

- I2Cバススレーブデバイスとして動作
- 標準モード(100kbps)およびファストモード(400kbps)に対応
- 8ビットデータ長(MSB先頭)
- 7ビットスレーブアドレス(下位2ビットは端子可変可能)
- スタート、リスタート、ストップコンディションを検出可能

##### 7.2.1.1 I2Cスレーブインターフェース入出力端子

表7.2.1.1にI2Cスレーブインターフェースの端子の一覧を示します。

表 7.2.1.1 I2C スレーブインターフェース端子一覧

端子	I/O	説明	端子数
SCL	I	I2Cスレーブインターフェースモジュールのクロック入力端子です。SCLラインの状態を入力します。	1
SDA	I/O	I2Cスレーブインターフェースモジュールのデータ入出力端子です。I2Cバスからシリアルデータを入力します。また、シリアルデータをI2Cバスに出力します。	1

##### 7.2.1.2 スレーブアドレス設定

I2Cスレーブインターフェースモジュールは、各デバイスを認識するために固有のスレーブアドレスを持ちます。本モジュールは7ビットアドレスに対応しています(10ビットアドレスモードには未対応)。7ビットアドレスの上位5ビットは0x0A固定です。下位2ビットはI2C\_AD1端子とI2C\_AD0/XSCS端子の接続で決まります。表7.2.1.2に7ビットアドレスの表を示します。

表 7.2.1.2 7ビットアドレス構成

	7ビット	6ビット	5ビット	4ビット	3ビット	2ビット	1ビット
スレーブアドレス(7bit)	0固定	1固定	0固定	1固定	0固定	I2C_AD1端子	I2C_AD0/XSCS端子

スレーブアドレス下位2ビットはI2C\_AD1端子とI2C\_AD0/XSCS端子をhighレベルに接続すると1、Lowレベルに接続すると0になります。

### 7.2.1.3 データ送受信制御

#### データ送受信許可

スタートコンディションが検出されると通信動作開始が許可されます。

#### データ送受信開始

スタートコンディションに続き、マスタから送られた本デバイスのスレーブアドレスを受信すると、I2C スレーブインターフェースモジュールはマスタに ACK(SDA 端子=Low レベル出力)を返し、アドレスと共に受信した転送方向ビット(ライト/リード選択ビット)によりデータ受信(コマンド発行/コマンドパラメータ発行)またはデータ送信(コマンドパラメータ出力)動作を開始します。

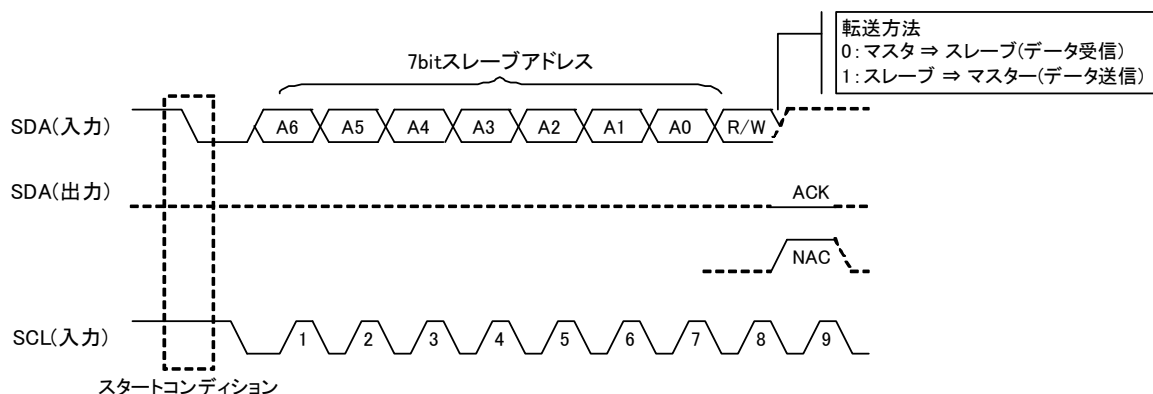


図 7.2.1.3.1 スレーブアドレスと転送方向ビット受信

#### データ送受信の終了(ストップコンディションの検出)

データ転送はマスタがストップコンディションを生成することで終了します。SCL ラインを High レベルに保った状態で、SDA ラインを Low レベルから High レベルにするとストップコンディションになります。

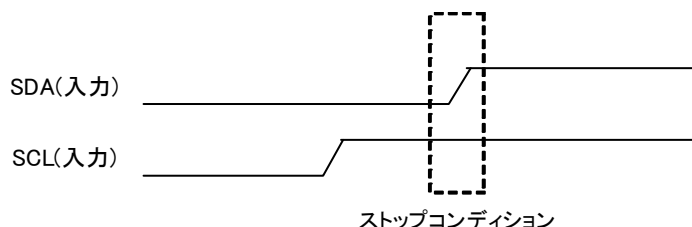


図 7.2.1.3.2 ストップコンディション

ストップコンディションを検出すると、I2C スレーブインターフェースモジュールは次のスタートコンディションに待機する為に初期化されます。

## 7. 機能説明

### データ受信(コマンド発行/コマンドパラメータ発行)

データ受信には、コマンド発行とコマンドパラメータ発行があります。

転送方向ビット(ライト/リード選択ビット)が0の場合、I2C スレーブインターフェースモジュールは受信動作を開始します。受信データは、マスタから送られる SCL 入力クロックに同期して SDA 端子から入力します。8 ビットのデータ (MSB 先頭)をシフトレジスタに取り込み、9 ビット目に ACK を返します。

コマンドの発行はデータ受信開始をして最初の8ビットで行います。図7.2.1.3.3を参照してください。

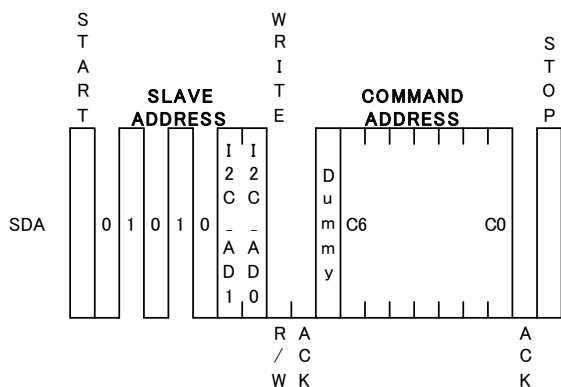


図 7.2.1.3.3 コマンド発行

コマンドパラメータの発行はコマンド発行後、連続してパラメータ 1 から順に 8 ビットのデータを入力してください。図 7.2.1.3.4 を参照してください。

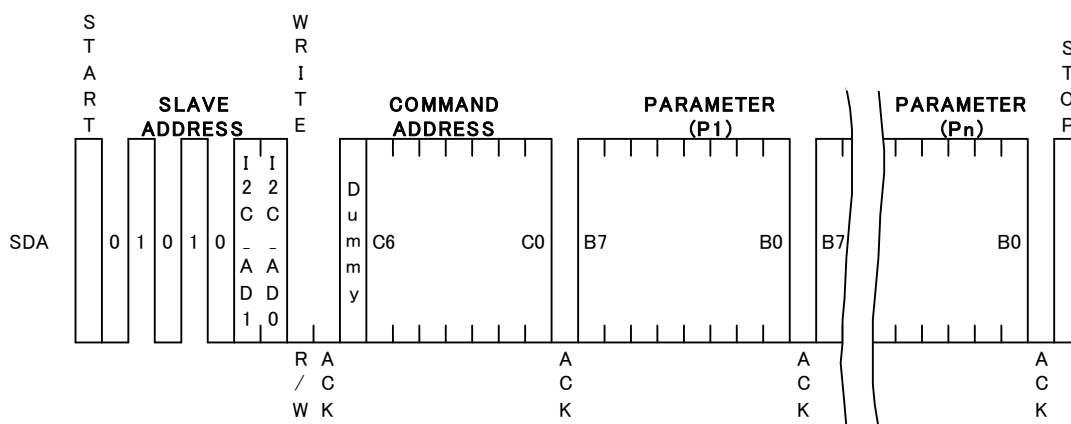


図 7.2.1.3.4 コマンド/コマンドパラメータ発行

コマンドを連続して発行する場合は、1つのコマンド/コマンドパラメータを発行後ストップコンディションからスタートコンディション、もしくはリスタートコンディションにして次のコマンド/コマンドパラメータの発行をしてください。図 7.2.1.3.5 を参照してください。



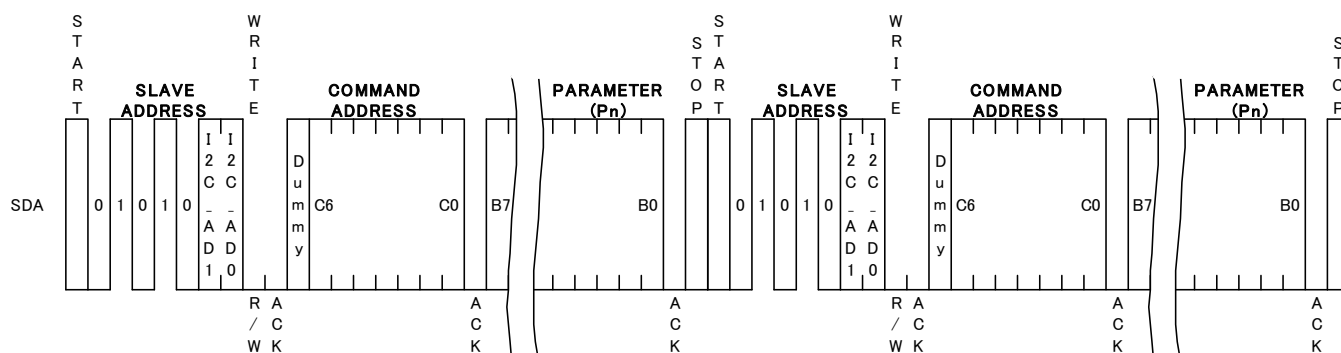


図 7.2.1.3.5 コマンド連続発行

## データ送信(コマンドパラメータ出力)

データ送信には、コマンドパラメータ出力があります。データ送信の前に RDCOM コマンドパラメータ B16-B10 (RDCOMAD[6:0])に出力したいコマンドアドレスを設定する必要があります。RDCOM コマンドの詳細は 8.2.24 RDCOM: 0x30 節を参照してください。

転送方向ビット(ライト/リード選択ビット)が1の場合、I2C スレーブインターフェースモジュールは送信動作を開始します。送信データは、マスタから送られる SCL 入力クロックに同期して SDA 端子から出力します。8 ビットデータ (MSB 先頭)を P1 から出力し、9 ビット目クロックサイクルにマスタから ACK または NAC を受信します。

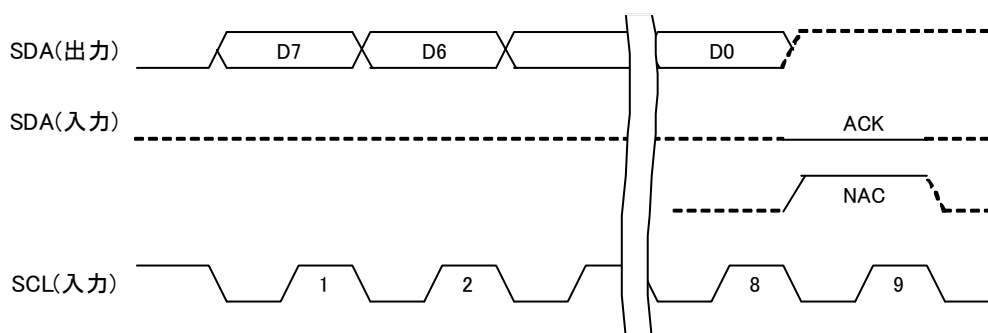


図 7.2.1.3.6 データ送信 ACK と NAC

ACK はマスタがデータを受信したことを示します。この ACK に続くデータの送信要求にもなります。マスタが正しくデータ受信できなかった場合、あるいはマスタがデータ受信を終了する場合は NAC を受信します。図 7.2.1.3.7 を参照してください。

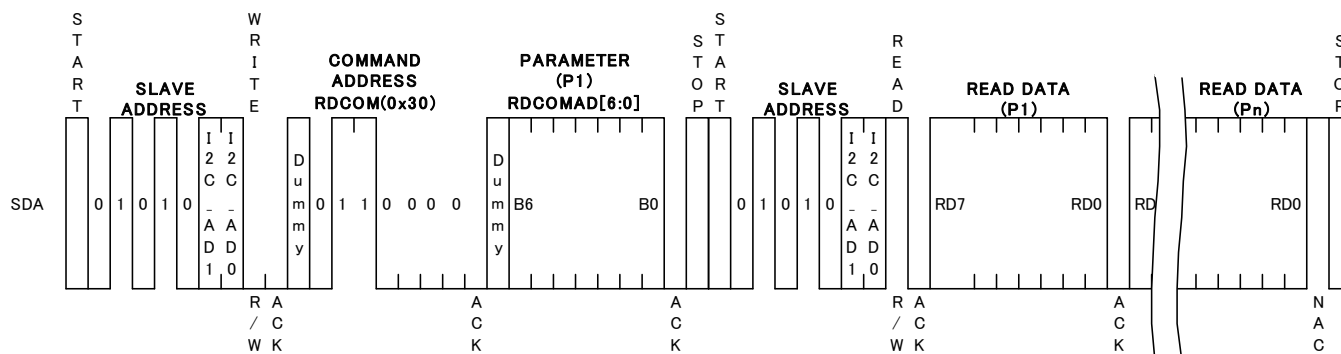


図 7.2.1.3.7 コマンドパラメータ送信

## 7. 機能説明

### 7.2.2 SPIスレーブインターフェース

本デバイスは、シリアルインターフェーススレーブモジュール(SPI)を内蔵しています。IFSEL 端子を High レベルすることで使用可能になります。SPI スレーブモジュールの主な機能と特徴を以下に示します。

- チャンネル数:1 チャンネル
- マスタモード未対応、スレーブモードに対応
- 8 ビットデータ長(MSB 先頭)
- 1 バイト受信データバッファと 1 バイトの送信データバッファを内蔵

#### 7.2.2.1 SPIスレーブインターフェース入出力端子

表 7.2.2.1 に SPI スレーブインターフェースの端子の一覧を示します。

表 7.2.2.1 SPI スレーブインターフェース端子一覧

端子	I/O	説明	端子数
SCL	I	SPI スレーブインターフェースモジュールのクロック入力端子です。	1
SDA	I	SPI スレーブインターフェースモジュールのデータ入力端子です。 SPI バスからシリアルデータを入力します。	1
SDO	O	SPI スレーブインターフェースモジュールのデータ出力端子です。 SPI バスからシリアルデータを出力します。	1
I2C_AD0 / XSCS	I	SPI スレーブ選択(アクティブ Low)入力端子。 この端子への Low レベル入力によって、本 SPI スレーブモジュールがスレーブデバイスとして選択されます。	1

#### 7.2.2.2 SPIクロック極性と位相

SPI クロックの極性と位相は、図 7.2.2.2 に示します。

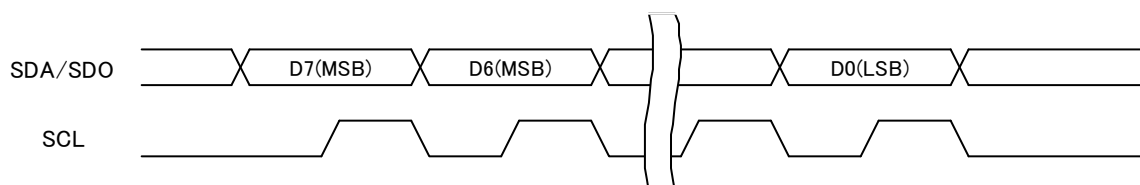


図 7.2.2.2 クロックとデータ転送タイミング

## 7.2.2.3 データの送受信

## データ送受信許可

I2C\_AD0 / XSCS 端子を Low レベルにすることで通信動作の開始が許可されます。

## データ送受信開始

I2C\_AD0 / XSCS 端子を Low レベルにして、マスタから送られたコマンドアドレスを受信すると、SPI スレーブモジュールはコマンドアドレスと共に受信した転送方向ビット(ライト/リード選択ビット)によりデータ受信(コマンドパラメータ発行)またはデータ送信(コマンドパラメータ出力)動作を開始します。

図 7.2.2.3.1 を参照してください。

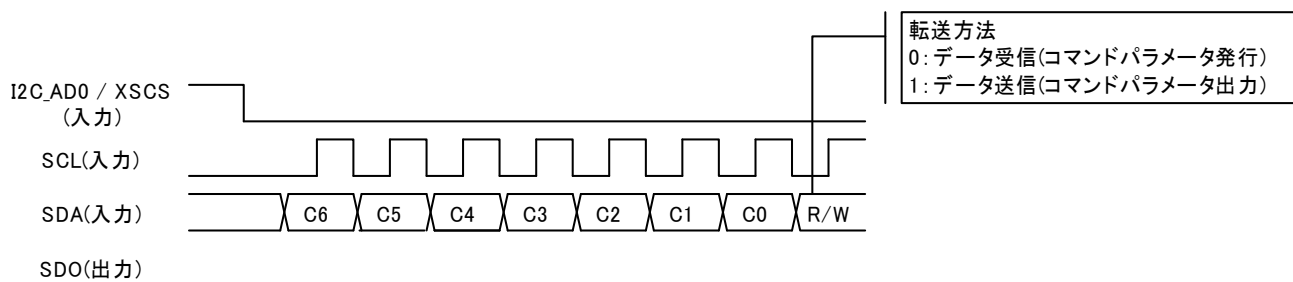


図 7.2.2.3.1 コマンドアドレスと転送方向ビット受信

## データ送受信停止

I2C\_AD0 / XSCS 端子を High レベルにすることによって通信動作は停止し、SPI スレーブモジュールは初期化されます。

## データ受信許可

データ受信には、コマンドパラメータ発行があります。

転送方向ビット(ライト/リード選択ビット)が 0 の場合、SPI スレーブモジュールは受信動作を開始します。受信データは、マスタから送られる SCL 入力クロックに同期して SDA 端子から入力します。8 ビットのデータ (MSB 先頭)をシフトレジスタに取り込みます。

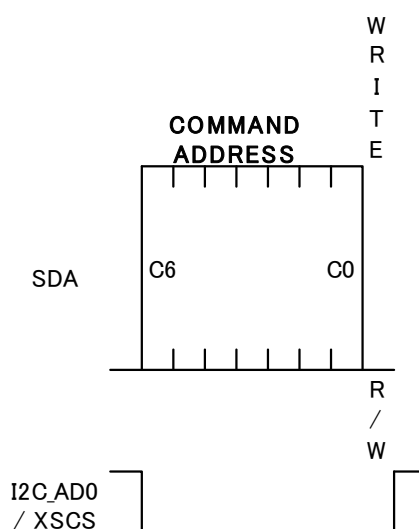


図 7.2.2.3.2 コマンド発行

## 7. 機能説明

コマンドパラメータ発行はデータ受信開始をして、連続してパラメータ 1 から順に 8 ビットのデータを入力してください。図 7.2.2.3.3 を参照してください。

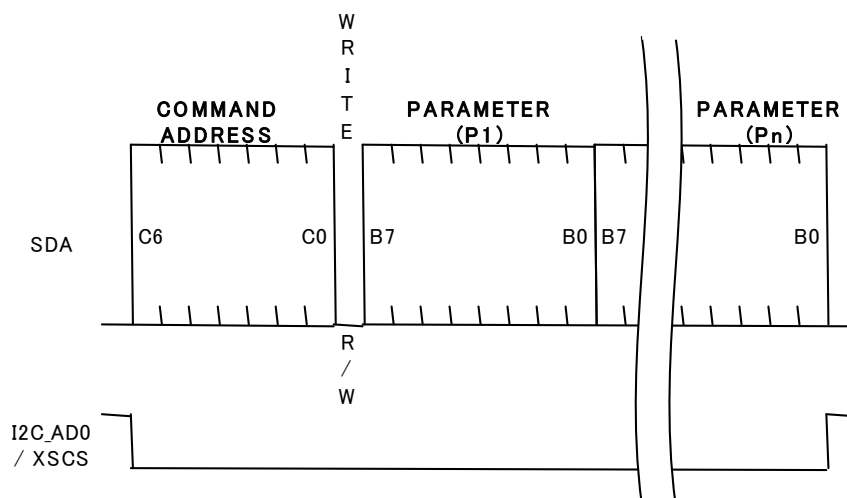


図 7.2.2.3.3 コマンド/コマンドパラメータ発行

コマンドを連続して発行する場合、1つのコマンド/コマンドパラメータ発行後 I2C\_AD0 / XSCS 端子を High レベルにしてから次のコマンド/コマンドパラメータの発行をしてください。図 7.2.2.3.4 を参照してください。

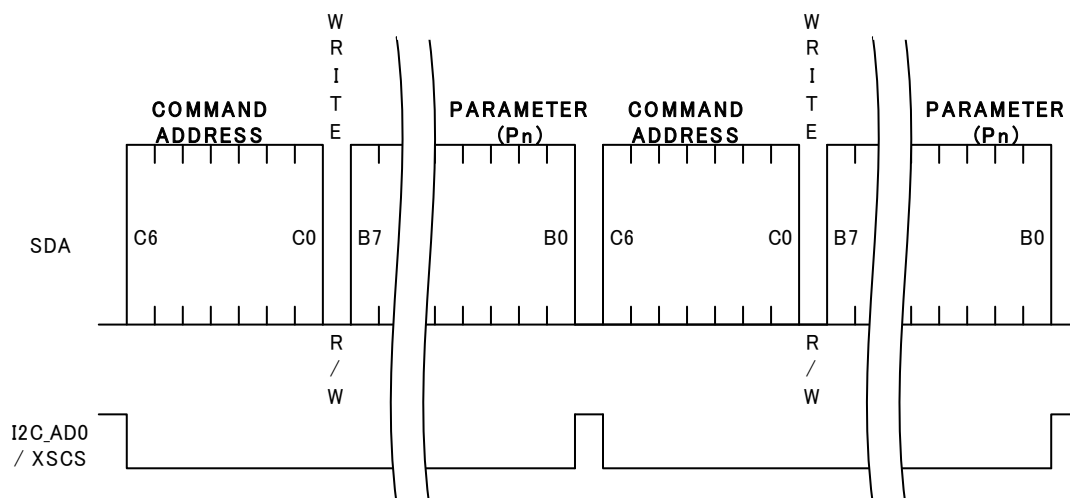


図 7.2.2.3.4 コマンド連続発行

### データ送信(コマンドパラメータ出力)

データ送信には、コマンドパラメータ出力があります。データ送受信開始時に発行したコマンドアドレスのコマンドパラメータを出力します。

転送方向ビット(ライト/リード選択ビット)が 1 の場合、SPI スレーブモジュールは送信動作を開始します。送信データは、マスタから送られる SCL 入力クロックに同期して SDA 端子から出力します。8 ビットデータ (MSB 先頭)をパラメータ 1 から順に出力します。図 7.2.2.3.5 を参照してください。

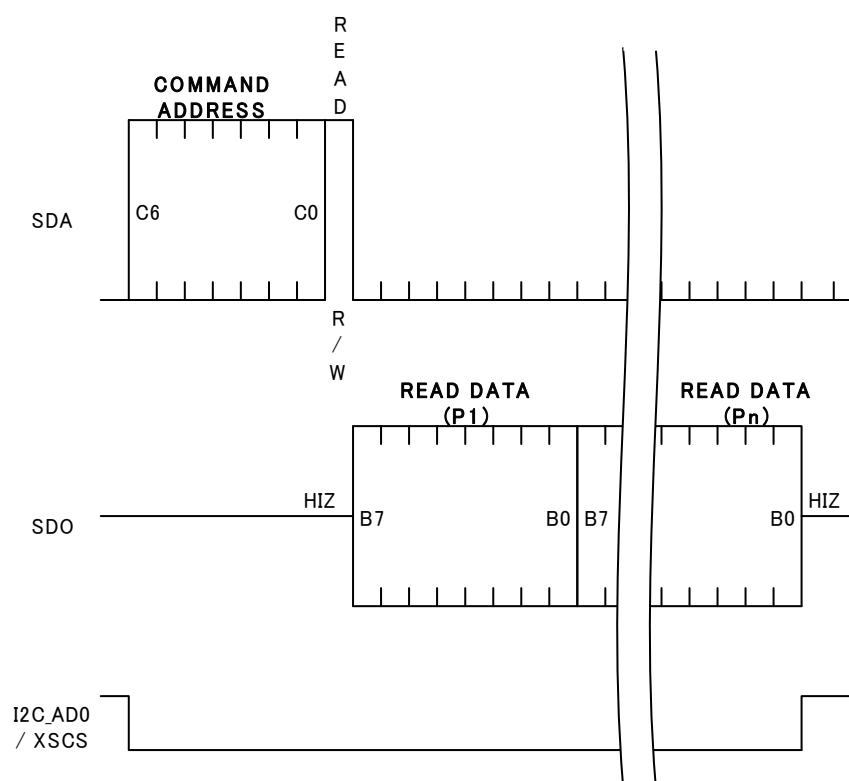


図 7.2.2.3.5 コマンドパラメータ送信

## 7. 機能説明

---

### 7.3 電源

#### 7.3.1 電源電圧(VDD)

本デバイスは、VDD～VSS 間に供給される電源電圧によって動作します。VSS 端子を GND レベルとして、下記の範囲内の電圧を VDD に供給してください。

- VDD = 1.75V～5.50V(VSS = GND)

#### 7.3.2 Flashメモリプログラミング用電源電圧(VPP)

内蔵 Flash メモリのイレーズ/プログラム用電源です。Flash メモリをイレーズ/プログラムする際は VSS を GND レベルとして、下記電圧を VPP 端子に供給してください。

- VPP = 7.00V(VSS = GND)

注：通常動作時は、VPP 端子をオープンにしてください。

#### 7.3.3 内部電源回路

本デバイスは内部回路動作電圧を発生する回路を内蔵しています。

内部電源回路の構成を図 7.3.3 に示します。

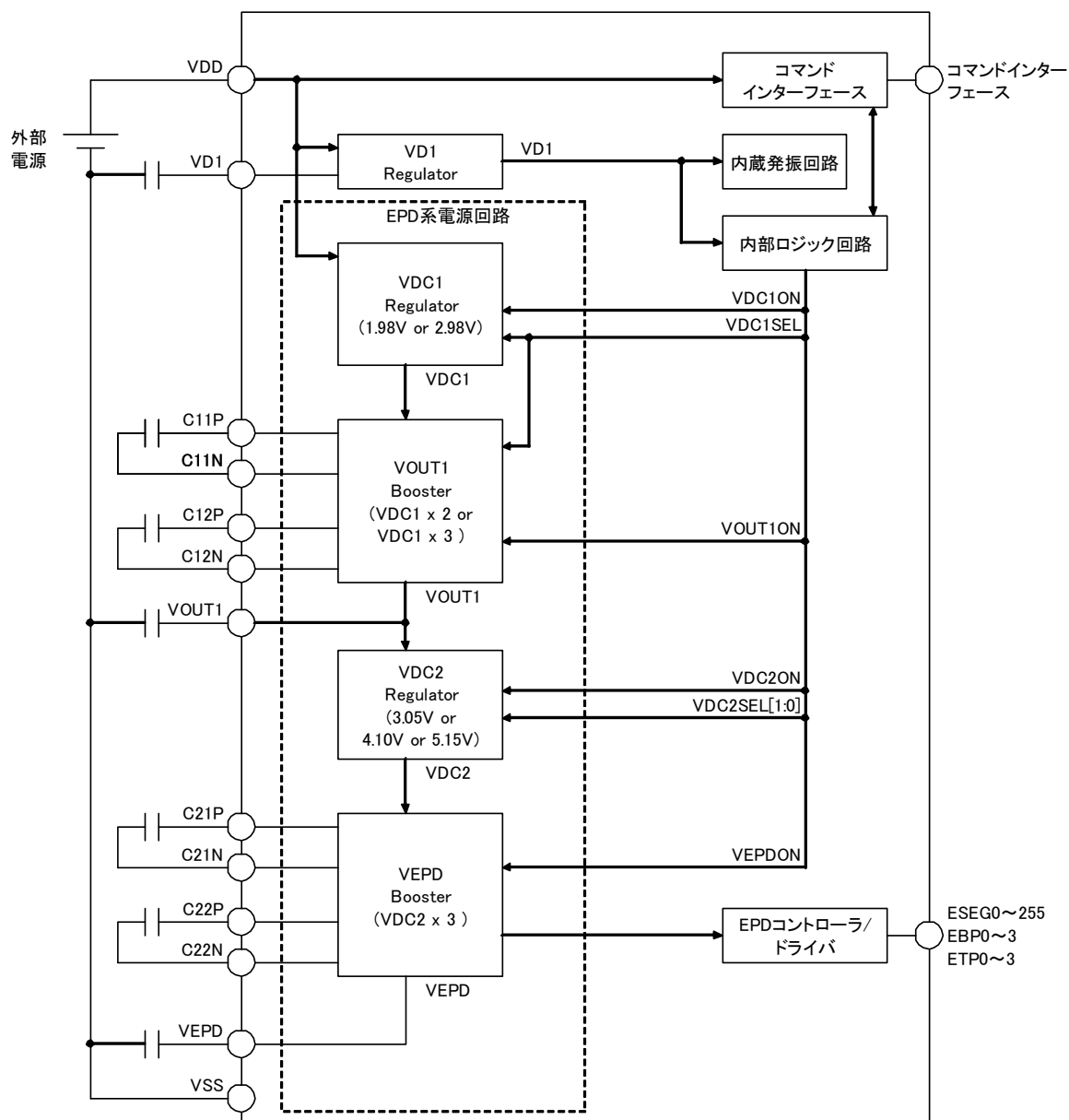


図 7.3.3 内部電源回路の構成

内部電源回路は、VD1 Regulator、EPD 系電源回路で構成されます。

### 7.3.3.1 VD1 Regulator

VD1 Regulator は、内部ロジック回路、内蔵発振回路、Flash メモリ用動作電圧を発生します。この電源回路は XSTA 端子を High レベルにすると動作します。

### 7.3.3.2 EPD系電源回路

EPD 系電源回路は EPD 駆動電圧 VEPD を発生します。この電圧は EPD ドライバへ送られ、EPD 駆動波形生成に使用されます。

EPD 系電源回路は VDC1 Regulator、VOUT1 Booster、VDC2 Regulator、VEPD Booster で構成されていて、ATEPDWR 1～7 コマンドもしくは POWON コマンド発行時動作します。各電源回路は POWCTL コマンドパラメータの設定で、電圧制御、電源動作制御をすることができます。

## 7. 機能説明

---

### VDC1 Regulator

VDC1 Regulator は電源電圧 VDD から、VOUT1 Booster 基準電圧 VDC1 を生成します。

VDC1 Regulator は VDD 電圧に応じて、POWCTL コマンドパラメータ B10(VDC1SEL)で選択することができます。この機能説明は 8.2.21 POWCTL コマンド: 0x24 節 表 8.2.21.2 を参照してください。

### VOUT1 Booster

VOUT1 Booster は VDC1 Regulator で発生させた VDC1 を 2 倍もしくは 3 倍に昇圧して VOUT1 を発生します。

VOUT1 Booster は POWCTL コマンドパラメータ B10(VDC1SEL)で 2 倍/3 倍昇圧を切り替えます。この機能説明は 8.2.21 POWCTL コマンド: 0x24 節 表 8.2.21.2 を参照してください。

### VDC2 Regulator

VDC2 Regulator は VOUT1 電圧から、VEPD Booster 基準電圧 VDC2 を生成します。

VDC2 Regulator は VEPD Booster で生成したい電圧に応じて、POWCTL コマンドパラメータ B15-B14(VDC2SEL[1:0])で選択することができます。この機能説明は 8.2.21 POWCTL コマンド: 0x24 節 表 8.2.21.1 を参照してください。

### VEPD Booster

VEPD Booster は VDC2 Regulator で発生させた VDC2 を 3 倍に昇圧して VEPD を発生します。生成した VEPD が EPD ドライバに供給され、EPD 駆動波形が生成されます。この機能説明は 8.2.21 POWCTL コマンド: 0x24 節 表 8.2.21.1 を参照してください。

### VOUT1 Booster/VEPD Booster クロック

VOUT1 Booster と VEPD Booster は昇圧動作にクロックを使用します。VOUT1 Booster と VEPD Booster の昇圧動作開始と同時に昇圧クロックが供給されます。昇圧クロックは内蔵発振回路で生成したクロックを分周して使用しています。

#### VOUT1 Booster 昇圧クロックの周波数選択

VOUT1 Booster の昇圧クロック周波数は、下記条件で個別に設定することができます。

- 電源起動期間(7.7 状態遷移節参照)
- 電源起動期間以外の動作時(7.7 状態遷移節参照)

電源起動期間の昇圧クロック周波数は POWCTL コマンドパラメータ B27-B26(VOUT1SUFREQ[1:0])の設定で決まります。この機能説明は 8.2.21 POWCTL コマンド: 0x24 節 表 8.2.21.3 を参照してください。

電源起動期間以外の動作時、昇圧クロック周波数は POWCTL コマンドパラメータ B25-B24(VOUT1FREQ[1:0])の設定で決まります。この機能説明は 8.2.21 POWCTL コマンド: 0x24 節 表 8.2.21.4 を参照してください。

#### VEPD Booster 昇圧クロックの周波数選択

VEPD Booster の昇圧クロック周波数は、下記の条件で個別に設定することができます。

- 電源起動期間(7.7 状態遷移節参照)
- 電源起動期間以外の動作時(7.7 状態遷移節参照)

電源起動期間の昇圧クロック周波数は POWCTL コマンドパラメータ B23-B22(VEPDSUFREQ[1:0])の設定で決まります。この機能説明は 8.2.21 POWCTL コマンド: 0x24 節 表 8.2.21.5 を参照してください。



電源起動期間以外の動作時、昇圧クロック周波数は POWCTL コマンドパラメータ B21-B20(VEPDFREQ[1:0])設定で決まります。この機能説明は 8.2.21 POWCTL コマンド: 0x24 節 表 8.2.21.6 を参照してください。

## 7. 機能説明

### 7.4 温度検出回路

#### 7.4.1 温度検出回路の概要

本デバイスは温度検出回路を内蔵しています。主な機能を以下に示します。

- 温度検出範囲：-10°C～60°C
- 温度検出時間：3.5ms(max)
- 温度検出精度：±5°C
- TEMPENSON コマンド発行で温度検出動作
- 温度検出結果のオフセット機能
- 温度検出結果（デジタル出力値）リード機能
- 表示更新時の温度自動検出機能

#### 7.4.2 温度検出動作

温度検出回路は TEMPENSON コマンドを発行することで、温度検出回路が動作をして温度検出を開始します。温度検出動作期間は 3.5ms(Max)必要になります。

TEMPENSON コマンドの詳細は 8.2.20 TEMPENSON: 0x23 節を参照してください。

温度検出結果は 7 ビットのデジタル値でレジスタに格納されます。

#### 7.4.3 温度検出結果のデジタル値

温度検出を行うと温度検出結果はデジタル値でレジスタに格納されます。デジタル値と温度の対応を表 7.4.3 に示します。

表 7.4.3 温度と温度検出結果対応表

温度 (°C)	温度検出結果 AD 値(DEC)	温度 (°C)	温度検出結果 AD 値(DEC)	温度 (°C)	温度検出結果 AD 値(DEC)	温度 (°C)	温度検出結果 AD 値(DEC)
-10 以下	0~7	7.68	36	25.95	65	44.22	94
-9.96	8	8.31	37	26.58	66	44.85	95
-9.33	9	8.94	38	27.21	67	45.48	96
-8.7	10	9.57	39	27.84	68	46.11	97
-8.07	11	10.2	40	28.47	69	46.74	98
-7.44	12	10.83	41	29.1	70	47.37	99
-6.81	13	11.46	42	29.73	71	48	100
-6.18	14	12.09	43	30.36	72	48.63	101
-5.55	15	12.72	44	30.99	73	49.26	102
-4.92	16	13.35	45	31.62	74	49.89	103
-4.29	17	13.98	46	32.25	75	50.52	104
-3.66	18	14.61	47	32.88	76	51.15	105
-3.03	19	15.24	48	33.51	77	51.78	106
-2.4	20	15.87	49	34.14	78	52.41	107
-1.77	21	16.5	50	34.77	79	53.04	108
-1.14	22	17.13	51	35.4	80	53.67	109
-0.51	23	17.76	52	36.03	81	54.3	110
0.12	24	18.39	53	36.66	82	54.93	111
0.75	25	19.02	54	37.29	83	55.56	112
1.38	26	19.65	55	37.92	84	56.19	113
2.01	27	20.28	56	38.55	85	56.82	114
2.64	28	20.91	57	39.18	86	57.45	115

3.27	29	21.54	58	39.81	87	58.08	116
3.9	30	22.17	59	40.44	88	58.71	117
4.53	31	22.8	60	41.07	89	59.34	118
5.16	32	23.43	61	41.7	90	59.97	119
5.79	33	24.06	62	42.33	91	60 以上	120~127
6.42	34	24.69	63	42.96	92		
7.05	35	25.32	64	43.59	93		

#### 7.4.4 温度検出結果オフセット機能

お客様の環境で温度検出結果が合わない時の機能です。この機能は温度検出結果のデジタル値に対して  $\pm 0/2/4/6$  から選択ができます。この機能設定は POWCTL コマンドパラメータ B72-B70(TEMPOFFSET[2:0])で設定することができます。この機能の詳細は 8.2.21 POWCTL: 0x24 節 表 8.2.21.8 を参照してください。

#### 7.4.5 温度検出結果読み出し機能

温度検出結果はコマンドインターフェースから読み出しが可能です。

温度検出結果は7ビットデータです。コマンドインターフェースは8ビット単位でデータ出力します。下詰め、MSB 先頭で出力されます。詳細は表 8.2.20 TEMPENSON: 0x23 節を参照してください。

#### 7.4.6 温度自動検出機能

温度自動検出機能についての詳細は 8.2.21 POWCTL: 0x24 節 B30(ATTEMPON)を参照してください。

## 7. 機能説明

### 7.5 Flashメモリ

#### 7.5.1 Flashメモリマップ

図 7.5.1 に本デバイスのメモリマップを示します。

		周辺機能	(ビット)
0x0000	本デバイス 初期設定コマンド パラメータ	0x0000 - 0x004F : POWCTLコマンドパラメータ	P1-P10 (80ビット)
0x00AF		0x0050 - 0x0057 : IOCTLコマンドパラメータ	P1 (8ビット)
0x00A0	reserved	0x0058 - 0x005F : SLVMODEコマンドパラメータ	P1 (8ビット)
0x01FF		0x0060 - 0x0067 : DET2CTLコマンドパラメータ	P1 (8ビット)
0x0200		0x0068 - 0x009F : POWCTLコマンドパラメータ	P12-P18 (64ビット)
0x0200		0x00A0 - 0x00AF : DROECTLコマンドパラメータ	P1-P2 (16ビット)
0x0200		0x0200 - 0x0207 : EPD_WAVE0[14:8]	(8ビット)
0x0200		0x0208 - 0x020F : EPD_WAVE0[7:0]	(8ビット)
0x0200	0x0210 - 0x0217 : EPD_WAVE1[14:8]	(8ビット)	
0x0200	0x0218 - 0x021F : EPD_WAVE1[7:0]	(8ビット)	
0x03FF	表示波形メモリ 1	.	.
0x0400		.	.
0x0400	表示波形メモリ 2	0x03F0 - 0x03F7 : EPD_WAVE31[14:8]	(8ビット)
0x0400		0x03F8 - 0x03FF : EPD_WAVE31[7:0]	(8ビット)
0x05FF	表示波形メモリ 3	0x0400 - 0x0407 : EPD_WAVE0[14:8]	(8ビット)
0x0600		0x0408 - 0x040F : EPD_WAVE0[7:0]	(8ビット)
0x0600	表示波形メモリ 4	0x0410 - 0x0417 : EPD_WAVE1[14:8]	(8ビット)
0x0600		0x0418 - 0x041F : EPD_WAVE1[7:0]	(8ビット)
0x07FF	表示波形メモリ 5	.	.
0x0800		.	.
0x0800	表示波形メモリ 6	0x05F0 - 0x05F7 : EPD_WAVE31[14:8]	(8ビット)
0x0800		0x05F8 - 0x05FF : EPD_WAVE31[7:0]	(8ビット)
0x09FF	表示波形メモリ 7	.	.
0x0A00		.	.
0x0BFF	reserved	.	.
0x0C00		.	.
0x0DFF	reserved	.	.
0x0E00		.	.
0x0FFF	reserved	.	.
0x1000		.	.
0x3FFF	reserved		

図 7.5.1 Flashメモリマップ

### 7.5.2 Flashメモリ 初期設定データ

本デバイスは Flash メモリに、下記の初期設定データを格納することが可能です。

- POWCTL コマンドパラメータ : P1~P10,P12~P18(8.2.21 POWCTL: 0x24 節参照)
- IOCTL コマンドパラメータ : P1(8.2.22 IOCTL: 0x25 節参照)
- SLVMODE コマンドパラメータ : P1(8.2.23 SLVMODE: 0x26 節参照)
- DET2CTL コマンドパラメータ : P1(8.2.26 DET2CTL: 0x32 節参照)
- DROECTL コマンドパラメータ : P1~P2(8.2.27 DROECTL: 0x33 節参照)

上記コマンドパラメータは、FMDISB コマンドパラメータ B10(FMDISB)を 0 に設定することで、VOUT1 Boosetr と VEPD Boosetr 起動前に自動で Flash メモリ初期設定データを読み込んだ設定になります。FMDISB コマンドの詳細は 8.2.11 FMDISB: 0x0B 節を参照してください。

コマンドインターフェースで POWCTL/IOCTL/SLVMODE/DET2CTL/DROECTL コマンドパラメータを発行しても、Flash メモリ初期設定データが優先されます。

### 7.5.3 Flashメモリ 表示波形データ

本デバイスは Flash メモリに最大 7 種類の表示波形を格納することができます。

FMDISB コマンド B10(FMDISB)を 0 に設定することで、使用する表示波形データを自動で読み出す設定になります。この時、WFSET コマンドパラメータ(8.2.10 WFSET: 0x0A 節参照)は無効になります。

表示波形メモリ 1~7 は、15 ビットで構成されるタイミングセットを、最大 32 個格納できます(タイミングセット 0~タイミングセット 31)。表示波形データの詳細は 7.6.6 表示波形メモリ節を参照してください。

### 7.5.4 Flashメモリプログラミングについて

本デバイスの Flash メモリのイレーズ/プログラムはセイコーエプソン製 ICDmini からセイコーエプソン製 EPD マイコンを介してイレーズ/プログラムすることができます。内蔵 Flash メモリの消去/プログラミングを行いデバッグする際、詳細は弊社にお問い合わせしてください。

Flash メモリを使用する際は下記の端子を外部から制御できるようにしてください。

- XMFS 端子
- MFC 端子
- MFDI 端子
- MFDO 端子
- OS 端子
- VPP 端子

### 7.5.5 Flashメモリ 各ビットアドレス格納データの役割

図 7.5.1 で Flash メモリマップを示していますが、簡単な記載になっています。ここでは Flash メモリの各ビットアドレス格納データと初期設定コマンドパラメータ/表示波形データ 1~7 の関係を説明します。

#### 7.5.5.1 初期設定コマンドパラメータ

Flash メモリの各ビットアドレスと初期設定データの対応表を表 7.5.5.1 に示します。

## 7. 機能説明

表 7.5.5.1 各ビットアドレスと初期設定データ対応表

MF_A[13:2]	MF_A[1:0]				初期設定 コマンド	パラメータ
	0x3	0x2	0x1	0x0		
0x000	-	-	B15	B14	POWCTL	P1
0x001	-	-	-	B10		
0x002	0(Fix)	0(Fix)	B25	B24		P2
0x003	0(Fix)	0(Fix)	B21	B20		
0x004	-	-	-	0(Fix)		P3
0x005	-	-	-	B30		
0x006	B47	B46	B45	B44		P4
0x007	B43	B42	B41	B40		
0x008	B57	B56	B55	B54		P5
0x009	B53	B52	B51	B50		
0x00A	B67	B66	B65	B64		P6
0x00B	B63	B62	B61	B60		
0x00C	-	-	-	-		P7
0x00D	-	B72	B71	B70		
0x00E	0(Fix)	0(Fix)	0(Fix)	0(Fix)		P8
0x00F	1(Fix)	1(Fix)	1(Fix)	1(Fix)		
0x010	0(Fix)	0(Fix)	1(Fix)	1(Fix)	P9	
0x011	0(Fix)	0(Fix)	0(Fix)	0(Fix)		
0x012	0(Fix)	0(Fix)	0(Fix)	0(Fix)	P10	
0x013	0(Fix)	1(Fix)	0(Fix)	0(Fix)		
0x014	-	-	-	-	IOCTL	P1
0x015	-	-	-	B10		
0x016	-	-	-	-	SLVMODE	P1
0x017	-	-	-	B10		
0x018	-	-	0(Fix)	-	DET2CTL	P1
0x019	-	B12	B11	1(Fix)		
0x01A	0(Fix)	0(Fix)	1(Fix)	0(Fix)	POWCTL	P12
0x01B	1(Fix)	1(Fix)	0(Fix)	1(Fix)		
0x01C	0(Fix)	0(Fix)	0(Fix)	0(Fix)		P13
0x01D	0(Fix)	0(Fix)	0(Fix)	1(Fix)		
0x01E	0(Fix)	0(Fix)	0(Fix)	0(Fix)		P14
0x01F	1(Fix)	0(Fix)	0(Fix)	0(Fix)		
0x020	0(Fix)	0(Fix)	0(Fix)	1(Fix)		P15
0x021	0(Fix)	0(Fix)	0(Fix)	0(Fix)		
0x022	0(Fix)	0(Fix)	0(Fix)	1(Fix)		P16
0x023	1(Fix)	0(Fix)	0(Fix)	0(Fix)		
0x024	1(Fix)	0(Fix)	1(Fix)	0(Fix)	P17	
0x025	0(Fix)	0(Fix)	0(Fix)	1(Fix)		
0x026	0(Fix)	0(Fix)	0(Fix)	1(Fix)	P18	
0x027	1(Fix)	1(Fix)	1(Fix)	1(Fix)		
0x028	B17	B16	B15	B14	DROECTL	P1
0x029	B13	B12	B11	B10		
0x02A	-	-	-	-		P2
0x02B	-	-	B21	B20		

各ビットの初期設定コマンドパラメータの参照先を下記に示します。

- POWCTL コマンドパラメータ : P1~P10,P12~P18(8.2.21 POWCTL: 0x24 節参照)
- IOCTL コマンドパラメータ : P1(8.2.22 IOCTL: 0x25 節参照)
- SLVMODE コマンドパラメータ : P1(8.2.23 SLVMODE: 0x26 節参照)

- DET2SEL コマンドパラメータ : P1(8.2.26 DET2CTL: 0x32 節参照)
- DROECTL コマンドパラメータ : P1~P2(8.2.27 DROECTL: 0x33 節参照)

### 7.5.5.2 表示波形データ

表示波形データは最大7つ内蔵 Flash メモリに格納することができます。

Flash メモリの各ビットアドレスと表示波形データ 1 のタイミングセット対応表を表 7.5.5.2.1 に示します。

表 7.5.5.2.1 各ビットアドレスと表示データ 1 タイミングセット対応表

MF_A[13:2]	MF_A[1:0]				タイミングセット
	0x3	0x2	0x1	0x0	
0x080	EOW	-	HIZ	TP	0
0x081	BB	BW	WB	WW	
0x082	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x083	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
0x084	EOW	-	HIZ	TP	1
0x085	BB	BW	WB	WW	
0x086	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x087	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
.	.	.	.	.	.
.	.	.	.	.	.
0x0F8	EOW	-	HIZ	TP	30
0x0F9	BB	BW	WB	WW	
0x0FA	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x0FB	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
0x0FC	EOW	-	HIZ	TP	31
0x0FD	BB	BW	WB	WW	
0x0FE	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x0FF	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

表示波形データの説明は 7.6.6 表示波形メモリを参照してください。

Flash メモリの各ビットアドレスと表示波形データ 2 のタイミングセット対応表を表 7.5.5.2.2 に示します。

表 7.5.5.2.2 各ビットアドレスと表示データ 2 タイミングセット対応表

MF_A[13:2]	MF_A[1:0]				タイミングセット
	0x3	0x2	0x1	0x0	
0x100	EOW	-	HIZ	TP	0
0x101	BB	BW	WB	WW	
0x102	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x103	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
0x104	EOW	-	HIZ	TP	1
0x105	BB	BW	WB	WW	
0x106	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x107	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
.	.	.	.	.	.
.	.	.	.	.	.
0x178	EOW	-	HIZ	TP	30
0x179	BB	BW	WB	WW	
0x17A	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x17B	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

## 7. 機能説明

<b>0x17C</b>	EOW	-	HIZ	TP	31
<b>0x17D</b>	BB	BW	WB	WW	
<b>0x17E</b>	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
<b>0x17F</b>	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

表示波形データの説明は 7.6.6 表示波形メモリを参照してください。

Flash メモリの各ビットアドレスと表示波形データ 3 のタイミングセット対応表を表 7.5.5.2.3 に示します。

表 7.5.5.2.3 各ビットアドレスと表示データ 3 タイミングセット対応表

MF_A[13:2]	MF_A[1:0]				タイミングセット
	0x3	0x2	0x1	0x0	
<b>0x180</b>	EOW	-	HIZ	TP	0
<b>0x181</b>	BB	BW	WB	WW	
<b>0x182</b>	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
<b>0x183</b>	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
<b>0x184</b>	EOW	-	HIZ	TP	1
<b>0x185</b>	BB	BW	WB	WW	
<b>0x186</b>	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
<b>0x187</b>	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
.	.	.	.	.	.
.	.	.	.	.	.
<b>0x1F8</b>	EOW	-	HIZ	TP	30
<b>0x1F9</b>	BB	BW	WB	WW	
<b>0x1FA</b>	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
<b>0x1FB</b>	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
<b>0x1FC</b>	EOW	-	HIZ	TP	31
<b>0x1FD</b>	BB	BW	WB	WW	
<b>0x1FE</b>	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
<b>0x1FF</b>	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

表示波形データの説明は 7.6.6 表示波形メモリを参照してください。

Flash メモリの各ビットアドレスと表示波形データ 4 のタイミングセット対応表を表 7.5.5.2.4 に示します。

表 7.5.5.2.4 各ビットアドレスと表示データ 4 タイミングセット対応表

MF_A[13:2]	MF_A[1:0]				タイミングセット
	0x3	0x2	0x1	0x0	
<b>0x200</b>	EOW	-	HIZ	TP	0
<b>0x201</b>	BB	BW	WB	WW	
<b>0x202</b>	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
<b>0x203</b>	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
<b>0x204</b>	EOW	-	HIZ	TP	1
<b>0x205</b>	BB	BW	WB	WW	
<b>0x206</b>	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
<b>0x207</b>	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
.	.	.	.	.	.
.	.	.	.	.	.
<b>0x278</b>	EOW	-	HIZ	TP	30
<b>0x279</b>	BB	BW	WB	WW	
<b>0x27A</b>	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
<b>0x27B</b>	INTV[3]	INTV[2]	INTV[1]	INTV[0]	



0x27C	EOW	-	HIZ	TP	31
0x27D	BB	BW	WB	WW	
0x27E	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x27F	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

表示波形データの説明は 7.6.6 表示波形メモリを参照してください。

Flash メモリの各ビットアドレスと表示波形データ 5 のタイミングセット対応表を表 7.5.5.2.5 に示します。

表 7.5.5.2.5 各ビットアドレスと表示データ 5 タイミングセット対応表

MF_A[13:2]	MF_A[1:0]				タイミングセット
	0x3	0x2	0x1	0x0	
0x280	EOW	-	HIZ	TP	0
0x281	BB	BW	WB	WW	
0x282	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x283	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
0x284	EOW	-	HIZ	TP	1
0x285	BB	BW	WB	WW	
0x286	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x287	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
.	.	.	.	.	.
.	.	.	.	.	.
0x2F8	EOW	-	HIZ	TP	30
0x2F9	BB	BW	WB	WW	
0x2FA	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x2FB	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
0x2FC	EOW	-	HIZ	TP	31
0x2FD	BB	BW	WB	WW	
0x2FE	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x2FF	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

表示波形データの説明は 7.6.6 表示波形メモリを参照してください。

Flash メモリの各ビットアドレスと表示波形データ 6 のタイミングセット対応表を表 7.5.5.2.6 に示します。

表 7.5.5.2.6 各ビットアドレスと表示データ 6 タイミングセット対応表

MF_A[13:2]	MF_A[1:0]				タイミングセット
	0x3	0x2	0x1	0x0	
0x300	EOW	-	HIZ	TP	0
0x301	BB	BW	WB	WW	
0x302	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x303	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
0x304	EOW	-	HIZ	TP	1
0x305	BB	BW	WB	WW	
0x306	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x307	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
.	.	.	.	.	.
.	.	.	.	.	.
0x378	EOW	-	HIZ	TP	30
0x379	BB	BW	WB	WW	
0x37A	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x37B	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

## 7. 機能説明

0x37C	EOW	-	HIZ	TP	31
0x37D	BB	BW	WB	WW	
0x37E	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x37F	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

表示波形データの説明は 7.6.6 表示波形メモリを参照してください。

Flash メモリの各ビットアドレスと表示波形データ 7 のタイミングセット対応表を表 7.5.5.2.7 に示します。

表 7.5.5.2.7 各ビットアドレスと表示データ 7 タイミングセット対応表

MF_A[13:2]	MF_A[1:0]				タイミングセット
	0x3	0x2	0x1	0x0	
0x380	EOW	-	HIZ	TP	0
0x381	BB	BW	WB	WW	
0x382	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x383	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
0x384	EOW	-	HIZ	TP	1
0x385	BB	BW	WB	WW	
0x386	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x387	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
.	.	.	.	.	.
.	.	.	.	.	.
0x3F8	EOW	-	HIZ	TP	30
0x3F9	BB	BW	WB	WW	
0x3FA	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x3FB	INTV[3]	INTV[2]	INTV[1]	INTV[0]	
0x3FC	EOW	-	HIZ	TP	31
0x3FD	BB	BW	WB	WW	
0x3FE	INTV[7]	INTV[6]	INTV[5]	INTV[4]	
0x3FF	INTV[3]	INTV[2]	INTV[1]	INTV[0]	

表示波形データの説明は 7.6.6 表示波形メモリを参照してください。

### 7.5.5.3 Flash未使用メモリアドレスについて

図 7.5.1 で示している Flash メモリ未使用アドレスデータは 0/1 どちらでも動作に影響はありません。

## 7.6 EPDコントローラ/ドライバ

### 7.6.1 EPDモジュールの概要

本デバイスは EPD 表示機能を実現する EPD コントローラ/ドライバ(EPD)モジュールを内蔵しています。主な機能を以下に示します。

- ドライバ出力数：256 セグメント+4.バックプレーン+4 トッププレーン出力
- EPD 駆動電圧：VEPD と VSS の 2 値
- EPD 表示波形メモリを内蔵
- 反転、全白、全黒表示機能
- セイコーエプソン製 EPD マイコン拡張時、EPD マイコンが生成したトリガ信号とクロックで EPD 表示更新の同期可能
- セイコーエプソン製 EPD ドライバでマルチチップ使用可能

### 7.6.2 EPDモジュール入出力端子

表 7.6.2 に EPD 端子の一覧を示します。

表 7.6.2 EPD モジュール端子一覧

端子	I/O	説明	端子数
ESEG0~ ESEG255	O	EPD セグメント出力端子 セグメント駆動波形を出力します。	256
ETP0~ ETP3	O	EPD トッププレーン出力端子	4
EBP0~ EBP3	O	EPD バックプレーン出力端子	4
EPDTRG	I/O	EPD トリガ入出力端子 EPD マイコン拡張、マルチチップ使用時スレーブデバイス：入力端子 本デバイス単体、マルチチップ使用時マスタデバイス：出力端子	1
EPDCLK	I/O	EPD クロック入出力端子 EPD マイコン拡張、マルチチップ使用時スレーブデバイス：入力端子 本デバイス単体、マルチチップ使用時マスタデバイス：出力端子	1
SLVSEL	I	マスタ、スレーブデバイス切り替え端子 EPD マイコン拡張、マルチチップ使用時スレーブデバイス：High レベル 本デバイス単体、マルチチップ使用時マスタデバイス：Low レベル	1

DROECTL コマンドパラメータ B17-B10(ESEGOENCTL[7:0])を設定することで、ESEG0~ESEG255 は 32 端子単位で使用/未使用の選択が可能です。この機能の詳細は 8.2.27 DROECTL: 0x33 節を参照してください。

DROECTL コマンドパラメータ B21-20(ETBPOENCTL[1:0])を設定することで、ETP0~ETP3/EBP0~EBP3 を 2 端子単位で使用/未使用の選択が可能です。この機能の詳細は 8.2.27 DROECTL: 0x33 節を参照してください。

### 7.6.3 EPDドライバ用電源

EPD ドライバの駆動電圧 VEPD は、チップ内部の EPD 系電源回路を使用して発生します。外部より印加する必要はありません。EPD 電源の詳細については、7.3 電源回路を参照してください。

マルチチップ使用時スレーブデバイスは、SLVMODE コマンドパラメータ B10(SLVMODE)を 0 に設定することで、マスタデバイスで生成した VEPD 電圧をスレーブデバイス VEPD 端子に投入することが可能です。この機能の詳細は 8.2.23 SLVMODE: 0x26 節を参照してください。このときマスタデバイスで生成した VOUT1 電圧をスレーブデバイス VOUT1 端子に投入してください。

## 7. 機能説明

### 7.6.4 EPDクロック

本デバイスの EPD モジュールは、EPD クロック(駆動波形生成用の基準クロック)で制御されます。

マスタデバイス (SLVSEL 端子=Low レベル)の時、EPD クロックは内部生成した内部 EPDCLK を使用します。内部 EPDCLK の周期と周波数を下記に示します。

- 周期：4.096ms(Typ)
- 周波数：244.14Hz(Typ)

この周期と周波数を可変することはできません。

マスタデバイスで生成された内部 EPDTRG は、IOCTL コマンドパラメータ B10(EPDTRGSIG)を 1 に設定することで、EPDCLK 端子から出力することができます。この機能の詳細は 8.2.22 IOCTL: 0x25 節を参照してください。マルチチップで使用する時はマスタデバイスとスレーブデバイスの EPDCLK 端子を必ず接続してください。

スレーブデバイス (SLVSEL 端子=High レベル)の時、EPD クロックは EPDCLK 端子から供給されたクロック(外部 EPDCLK)を使用します。EPDCLK 端子に供給できる周期と周波数の限界を下記に示します。

- 周期：31.25us 以下の周期
- 周波数：32KHz 以上の周波数

### 7.6.5 EPDコントローラ

EPD 表示更新のトリガが与えられると、EPD コントローラは表示波形メモリにプログラムされている駆動波形を出力します。表示波形の設定方法に関しては 7.6.6 節を参照してください。

### 7.6.6 表示波形メモリ

表示波形メモリは、EPD コントローラが生成する駆動波形の設定を格納しておくために使用します。

表示波形メモリには、15 ビットで構成されるタイミングセットを最大 32 個格納できます(タイミングセット 0~タイミングセット 31)。タイミングセット 0 は表示更新トリガが与えられた時に最初に出力される状態とその期間を表します。それ以降、波形が変化する状態をひとつずつ、タイミングセット 1~n(Max31)として設定します。

1 つのタイミングセットの構成は表 7.6.6.1 に示します。

表 7.6.6.1 タイミングセットの内容

ビット名	内容
EOW(End Of Wave)	波形の終了位置を指定します。EOW を 1 に設定したタイミングセットで波形の生成は終了し、次の表示更新トリガまで、出力はハイインピーダンスとなります。波形生成途中のタイミングセットの EOW は必ず 0 にしておきます。
HIZ(High Impedance)	セグメントおよびバックプレーン端子をハイインピーダンスに設定します。1 に設定すると、そのタイミングセット期間内のセグメントおよびバックプレーン出力はハイインピーダンスとなります(BB/BW/WB/WW の指定は無効)。0 に設定すると BB/BW/WB/WW で指定されているレベルになります。
TP(Top Plane)	トッププレーン端子の出力波形を設定します。1 に設定すると、そのタイミングセット期間内のトッププレーン出力は VEPD レベル、0 に設定すると VSS レベルになります。
BB(Black to Black)	表示更新時に表示が黒から黒になる場合のセグメントおよびバックプレーン端子の出力波形を設定します。1 に設定すると、そのタイミングセット期間内のセグメントおよびバックプレーン出力は VEPD レベル、0 に設定すると VSS レベルになります。
BW(Black to White)	表示更新時に表示が黒から白になる場合のセグメントおよびバックプレーン端子の出力波形を設定します。1 に設定すると、そのタイミングセット期間内のセグメントおよびバック

	クプレーン出力は VEPD レベル、0 に設定すると VSS レベルになります。
WB(White to Black)	表示更新時に表示が白から黒になる場合のセグメントおよびバックプレーン端子の出力波形を設定します。1 に設定すると、そのタイミングセット期間内のセグメントおよびバックプレーン出力は VEPD レベル、0 に設定すると VSS レベルになります。
WW(White to White)	表示更新時に表示が白から白になる場合のセグメントおよびバックプレーン端子の出力波形を設定します。1 に設定すると、そのタイミングセット期間内のセグメントおよびバックプレーン出力は VEPD レベル、0 に設定すると VSS レベルになります。
INTV[7:0](Interval)	タイミングセットの期間を EPDCLK のクロック数で指定します。 時間[s] = (INTV[7:0] + 1)/EPDCLK 周波数

表示波形メモリは WFSET コマンドパラメータ P1-P64(8.2.10 WFSET: 0x0A 節参照)を格納するレジスタと、Flash メモリに最大7種類格納することができます。

表示波形データの設定はタイミングセットごとに用意されている EPD\_WAVE0~EPD\_WAVE31 レジスタで行います。各レジスタは上記の名称のビットで構成されています。

タイミングセットの設定内容と生成される波形の対応を以下に簡単な例で示します。

表 7.6.6.2 タイミングセット設定例

タイミングセット 番号(レジスタ)	EOW	HIZ	TP	BB	BW	WB	WW	INTV[7:0]
0(EPD_WAVE0)	0	0	0	0	0	0	0	0x01
1(EPD_WAVE1)	0	0	1	0	1	0	1	0x02
2(EPD_WAVE2)	0	0	0	0	0	1	1	0x00
3(EPD_WAVE3)	0	1	1	*	*	*	*	0x01
4(EPD_WAVE4)	1	0	0	0	0	0	0	0x03

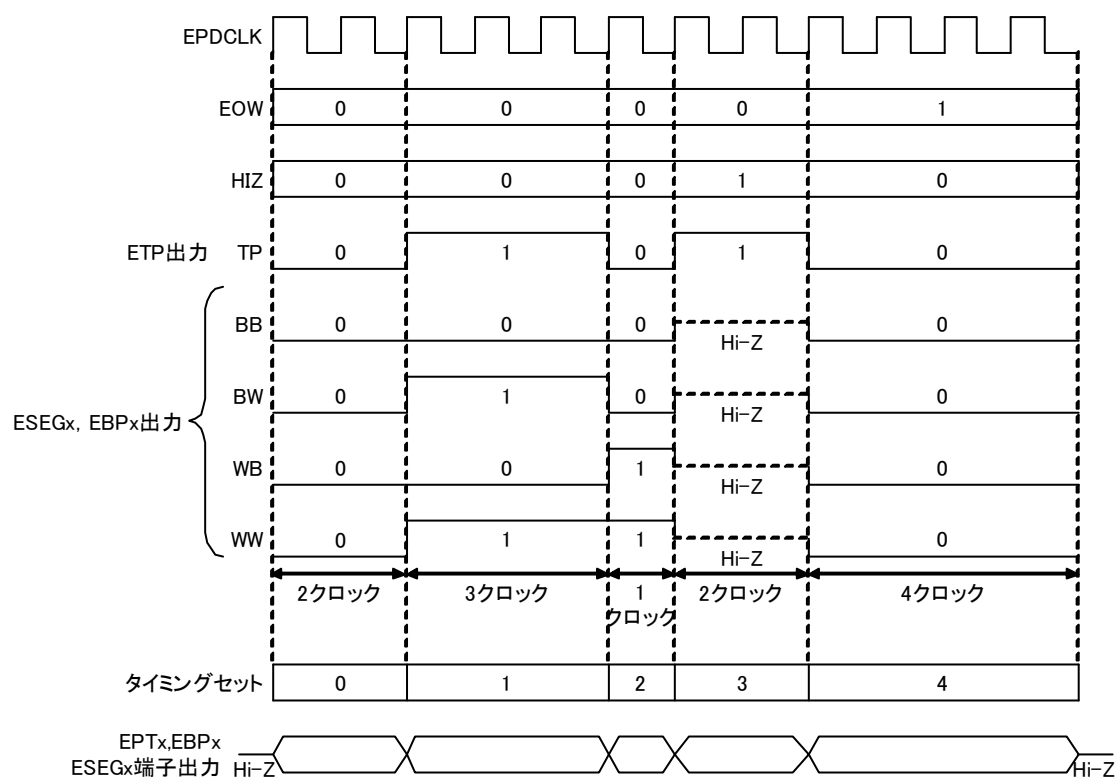


図 7.6.6.1 表示波形例(表 7.6.6.2 の設定に対応)

注: 表 7.6.6.2 と図 7.6.6.1 はあくまでも設定と波形の関係を示すための例で、実際の EPD 駆動に使用されるものではありません。

## 7. 機能説明

### 7.6.7 表示データメモリ

本デバイスは 256 ビット(セグメント出力用)+1 ビット(バックプレーン)の表示データメモリを 2 つ内蔵しています。表示データメモリの 1 つは、EPD 表示更新を行う前の表示データ(現表示データ)メモリです。もう 1 つは EPD 表示更新を行う表示データ(表示データ)メモリです。

現表示データメモリは下記のコマンドパラメータで設定することができます。

- EPD 表示セグメント出力データ : CURSDT コマンドパラメータ P1-P32(CSEGDT[255:0])  
(8.2.1 CURSDT: 0x01 節参照)
- バックプレーン出力データ : CURBDT コマンドパラメータ B10(CBPDT)  
(8.2.2 CURBDT: 0x02 節参照)

現表示データメモリに 1 を書き込むと黒の表示、0 を書き込むと白表示に設定されます。EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 もしくは 0x3 の時は、0 を書き込むと白の表示、1 を書き込むと黒表示に設定されます。この機能の詳細は 8.2.18 EPDDCTL: 0x21 節を参照してください。

またディープスタンバイ状態で現表示データを保持する為に、VDD 電源表示メモリを内蔵しています。

VDD 電源を投入して最初に EPD 表示更新を行う場合、本デバイスを制御するデバイスは現在表示されている表示データを現表示データメモリに設定する必要があります。必ず EPD 表示更新を開始する前に設定してください。設定しない場合、セグメント表示波形は保障できません。

EPD 表示更新終了後、表示データを自動的に現表示データメモリに格納します。VDD 電源を投入して 2 回目以降 EPD 表示更新を行う際は、設定不要です。現表示データメモリのデータ遷移は図 7.6.7 を参照してください。

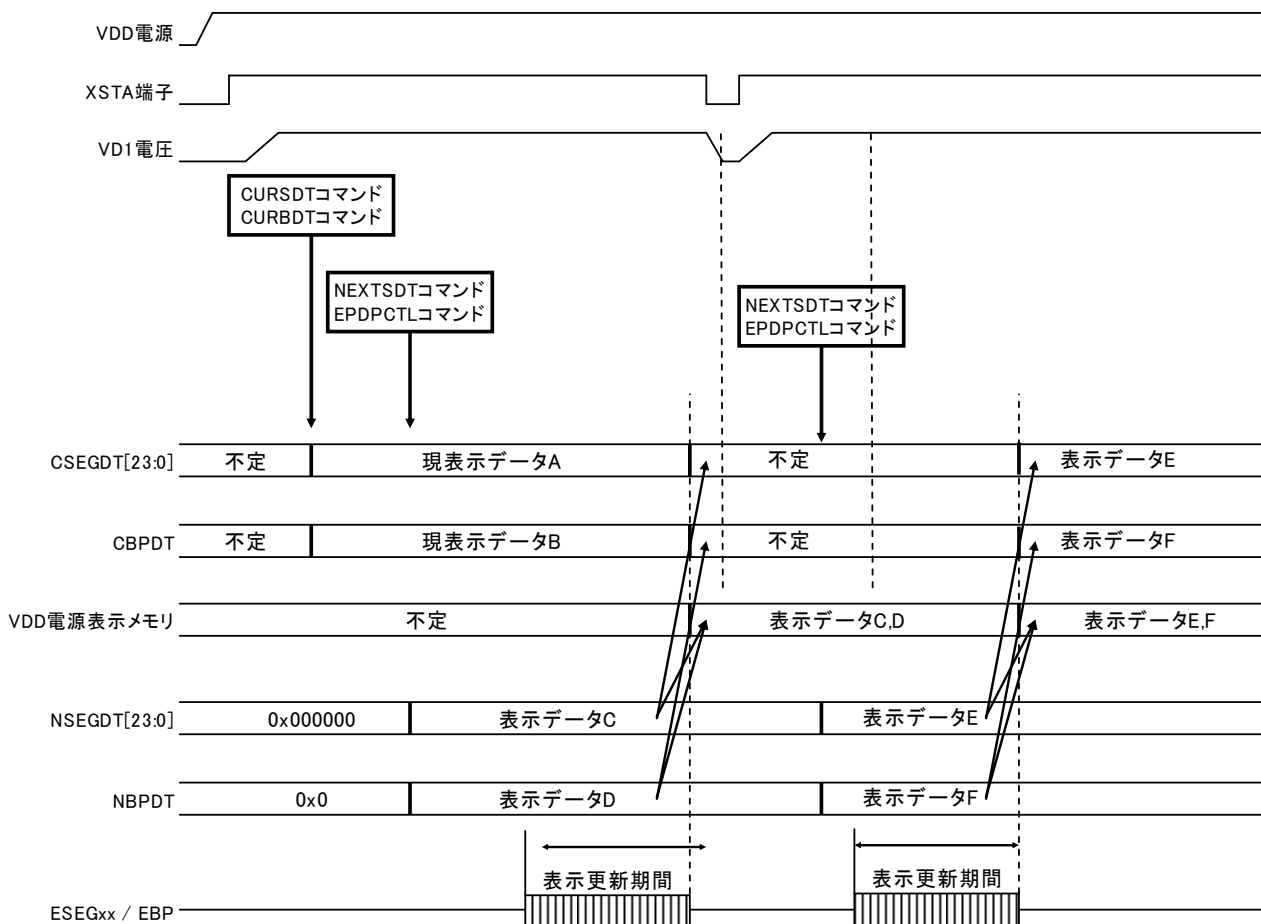


図 7.6.7 現表示データメモリのデータ遷移

表示データメモリは下記のコマンドパラメータで設定することができます。

- EPD 表示セグメント出力データ : NEXTSDT コマンドパラメータ P1-P32(NSEGDT[255:0])  
(8.2.13 NEXTSDT: 0x10 節参照)
- バックプレーン出力データ : EPDPCTL コマンドパラメータ B10(NBPDT)  
(8.2.17 EPDPCTL: 0x20 節参照)

表示データメモリ 1 を書き込むと黒の表示、0 を書き込むと白表示に設定されます。表示データメモリの内容は、表示更新トリガ(後述)を与えた時点で出力に反映されます。

リセット時、表示データメモリは 0 にクリアされます。

### 表示の反転、全白、全黒表示の制御

表示データメモリを書き換えることなく、表示の反転、全白表示、全黒表示が行えます。この指定は EPDDCTL コマンドパラメータ B13-B12(DSPMOD)で行います。この機能の詳細は 8.2.18 EPDDCTL: 0x21 節を参照してください。

### 7.6.8 表示波形メモリの選択

#### 自動 EPD 表示更新シーケンス時

自動 EPD 表示更新シーケンス(ATEPDWR1~7 コマンド)を発行したときの EPD 表示更新時の表示波形データは、FMDISB コマンド B10(FMDISB) / SLVSEL 端子 / POWCTL コマンド B30(ATTEMPON)の設定で表示波形メモリの選択が変わります。この機能の詳細は下記を参照してください。

- ATEPDWR1 コマンド発行 : 8.2.3 ATEPDWR1: 0x03 節を参照
- ATEPDWR2 コマンド発行 : 8.2.4 ATEPDWR2: 0x04 節を参照
- ATEPDWR3 コマンド発行 : 8.2.5 ATEPDWR3: 0x05 節を参照
- ATEPDWR4 コマンド発行 : 8.2.6 ATEPDWR4: 0x06 節を参照
- ATEPDWR5 コマンド発行 : 8.2.7 ATEPDWR5: 0x07 節を参照
- ATEPDWR6 コマンド発行 : 8.2.8 ATEPDWR6: 0x08 節を参照
- ATEPDWR7 コマンド発行 : 8.2.9 ATEPDWR7: 0x09 節を参照

#### EPD 表示更新シーケンス時

EPD 表示更新シーケンス(POWON/EPDWR/POWOFF コマンド)を使用したときの選択波形は、8.2.19 WFSEL: 0x22 節を参照してください。

### 7.6.9 温度自動検出機能

温度自動検出機能は、EPD 表示更新を行う前に温度検出回路で温度を検出し、検出結果を基に Flash メモリに格納している表示波形データを自動で選択する機能です。

この機能を有効にするには、下記の設定にしてください。

- FMDISB コマンドパラメータ B10(FMDISB) : 0(8.2.11 FMDISB: 0x0B 節参照)
- POWCTL コマンドパラメータ B30(ATTEMPON) : 1(8.2.21 POWCTL: 0x24 節参照)

**注** : 本デバイスをスレーブデバイス IC(SLVSEL 端子=High レベル)として使用している時は、上記設定をしてもこの機能は無効になります。

この機能は EPD 表示更新を行う前に、Flash メモリに格納している初期設定データ(7.5.2 Flash メモリ 初期設定データ節参照)を自動で読み出します。EPD 表示更新前にコマンドインターフェースで POWCTL コマンドパラメータを発行しても Flash メモリの格納データに上書きされます。必ず Flash メモリの初期設定データをプログラムして使用してください。

この機能の詳細は 8.2.21 POWCTL: 0x24 節 B30 ATTEMPON を参照してください。

## 7. 機能説明

---

### 7.6.10 表示更新の制御

表示更新を行う前に以下の設定が全て必要です。

- 表示データメモリに EPD 表示更新データを設定していること。
- FMDISB コマンドパラメータ B10(FMDISB)が 1 の時(Flash メモリ未使用時)、WFSET コマンドパラメータに表示波形を設定していること。
- ディープスタンバイ解除後 EPD 表示更新を行う場合、CURSDT コマンドパラメータ P1-P32(CSEGDT[255:0])とバックプレーン出力データは CURBDT コマンドパラメータ B10(CBPDT)に現表示データを設定していること。
- EPDCTL コマンドパラメータ B13-B12(DSPMOD)の設定をしていること。
- 電源安定期間であること。7.7 状態遷移を参照してください。

#### マスタデバイスの表示制御

マスタデバイス(SLVSEL 端子=Low レベル)の時、ATEPDWR1~7 コマンド(8.2.3 ATEPDWR1 参照)発行時と POWON/EPDWR/POWOFF コマンド発行時で表示制御が変わります。

##### ATEPDWR1~7 コマンド発行時

- (1) 電源安定期間になると自動で表示更新トリガ(EPDTRG)を発行します。EPD 駆動波形生成回路は表示データメモリの内容と現表示データに従って、セグメント、トッププレーン、バックプレーン端子から表示波形メモリにプログラムされた駆動波形を出力します。
- (2) 表示更新が終了すると、表示データメモリの内容を現表示データメモリに自動で更新します。
- (3) 電源立ち下げ期間に移行します。

##### POWON/EPDWR/POWOFF コマンド発行時

- (1) 電源安定期間に移行してから EPDWR コマンド(8.2.16 EPDWR: 0x13 参照)を発行してください。EPDWR コマンドを発行後、表示更新トリガ(EPDTRG)が発行されます。EPD 駆動波形生成回路は表示データメモリの内容と現表示データに従って、セグメント、トッププレーン、バックプレーン端子から表示波形メモリにプログラムされた駆動波形を出力します。
- (2) 表示更新が終了すると、表示データメモリの内容を現表示データメモリに自動で更新します。
- (3) 電源安定期間に戻ります。

マスタデバイスで生成された EPDTRG 信号は、IOCTL コマンドパラメータ B10(EPDTRGSIG)を 1 に設定することで、EPDTRG 端子から出力することができます。マルチチップで使用する時はマスタデバイスとスレーブデバイスの EPDTRG 端子、EPDCLK 端子同士を必ず接続してください。

#### スレーブデバイスの表示制御

スレーブデバイス(SLVSEL 端子=High レベル)の時、ATEPDWR1~7 コマンド(8.2.3 ATEPDWR1 節参照)発行時と POWON/EPDWR/POWOFF コマンド発行時で表示制御が変わります。

##### ATEPDWR1~7 コマンド発行時

- (1) 電源安定期間になると EPDTRG 端子から入力される表示更新トリガ(EPDTRG)待ち状態になります。EPDTRG 端子から表示更新トリガを検出すると、EPD 駆動波形生成回路は表示データメモリの内容と現表示データに従って、セグメント、トッププレーン、バックプレーン端子から表示波形メモリにプログラムされた駆動波形を出力します。
- (2) 表示更新が終了すると、表示データメモリの内容を現表示データメモリに自動で更新します。
- (3) 電源立ち下げ期間に移行します。



### POWON/EPDWR/POWOFF コマンド発行時

- (1) 電源安定期間になると EPDTRG 端子から入力される表示更新トリガ(EPDTRG)待ち状態になります。EPDTRG 端子から表示更新トリガを検出すると、EPD 駆動波形生成回路は表示データメモリの内容と現表示データに従って、セグメント、トッププレーン、バックプレーン端子から表示波形メモリにプログラムされた駆動波形を出力します。
- (2) 表示更新が終了すると、表示データメモリの内容を現表示データメモリに自動で更新します。
- (3) 電源安定期間に戻ります。

## 7. 機能説明

### 7.7 状態遷移

本デバイスの各状態/期間を下記に示します。

- ディープスタンバイ状態
- スタンバイ状態
- 内蔵発振動作開始期間
- Flash メモリ初期設定データ読み出し期間
- Flash メモリ表示波形データ読み出し期間
- 温度自動検出期間
- 電源起動期間
- 電源安定期間
- EPD 表示更新期間
- 電源立ち下げ期間

各状態/期間の説明を表 7.7 に示します。

表 7.7 各状態/期間の説明

状態/期間	説明
ディープスタンバイ状態	VD1 Regulator が停止している状態。 コマンドインターフェースでコマンドを発行不可。 詳細は 7.1 ディープスタンバイ節参照
スタンバイ状態	内蔵発振回路、VOUT1 Booster/VEPD Booster が停止している状態。 コマンドインターフェースでコマンドを発行可能。
内蔵発振動作開始期間	内蔵発振回路が動作を開始する期間。 VOUT1 Booster/VEPD Booster が停止している期間。
Flash メモリ初期設定データ読み出し期間	Flash メモリに格納してある POWCTL/IOCTL/SLVMODE/DET2CTL/DROECTL コマンドパラメータを読み出して、本デバイスに反映する期間。
Flash メモリ表示波形データ読み出し期間	Flash メモリに格納している最大 7 つの表示波形データのうち 1 つを読み出して、本デバイスに反映する期間。
温度自動検出期間	EPD 表示更新前に温度検出を自動で行い、Flash メモリに格納している最大 7 つの表示波形データのうち 1 つを読み出して、本デバイスに反映する期間。
電源起動期間	VOUT1 Booster/VEPD Booster が動作を開始して、VOUT1/VEPD 電圧を生成する期間。
電源安定期間	VOUT1 電圧と VEPD 電圧が安定している期間。 もしくは EPD 表示更新開始トリガで EPD 表示更新が可能な状態。
EPD 表示更新期間	EPD 表示更新を行う期間。
電源立ち下げ期間	VOUT1 Booster/VEPD Booster と内蔵発振回路を停止する期間。 終了後スタンバイ状態に遷移します。

EPD 表示更新を行うときの状態遷移は、主に下記の 2 種類があります。

- EPD 自動表示更新シーケンス(ATEPDWR1~7 コマンドを発行時)  
注：ATEPDWR1~7 は SEGDLN コマンドパラメータ設定(8.2.12 SEGDLN: 0x0C 節参照)したバイト分パラメータ発行後シーケンスが動作します。
- EPD 表示更新シーケンス(POWON/EPDWR/POWON コマンドを発行時)

上記 2 種類の状態遷移は下記の設定で動作が変わります。

- SLVSEL 端子  
Low レベル：本デバイス単体/マルチチップ使用時マスタデバイス IC  
High レベル：EPD マイコン拡張/マルチチップ使用時スレーブデバイス IC
- FMDISB コマンドパラメータ B10(FMDISB)  
設定 0：Flash メモリデータ使用  
設定 1：Flash メモリデータ未使用

注：Flash メモリに設定値をプログラムしていない場合、必ず設定値を 1 に設定してください。

- POWCTL コマンドパラメータ B30(ATTEMPON)

設定 0：温度自動検出機能無効

設定 1：温度自動検出機能有効

注：下記の条件の時、温度自動検出機能は強制的に無効になります。

- EPD マイコン拡張、マルチチップ使用時スレーブデバイス IC 時
- Flash メモリデータ未使用時

- SLVMODE コマンドパラメータ B10(SLVMODE)

設定 0：マルチチップ使用時スレーブデバイス

設定 1：EPD マイコン拡張時

注：SLVMODE コマンドパラメータ B10(SLVMODE)は、SLVSEL 端子=High レベル時のみ有効

この章では、各状態遷移を説明します。

### 7.7.1 EPD自動表示更新シーケンス

EPD 自動表示更新シーケンスは、ATEPDWR1~7 コマンドを発行するとスタンバイ状態から EPD 表示更新に必要な一連の動作を行います。終了後自動でスタンバイ状態に戻ります。

#### 7.7.1.1 本デバイス単体/マスタデバイスIC使用時

本デバイス単体/マルチチップで使用時マスタデバイス IC(SLVSEL 端子=Low レベル)時、下記の設定で状態遷移が変わります。

- Flash メモリデータ未使用時
- Flash メモリデータ使用/温度検出機能無効時
- Flash メモリデータ使用/温度検出機能有効時

#### Flash メモリデータ未使用時

Flash メモリデータ未使用時の EPD 自動表示更新シーケンスを図 7.7.1.1.1 に示します。

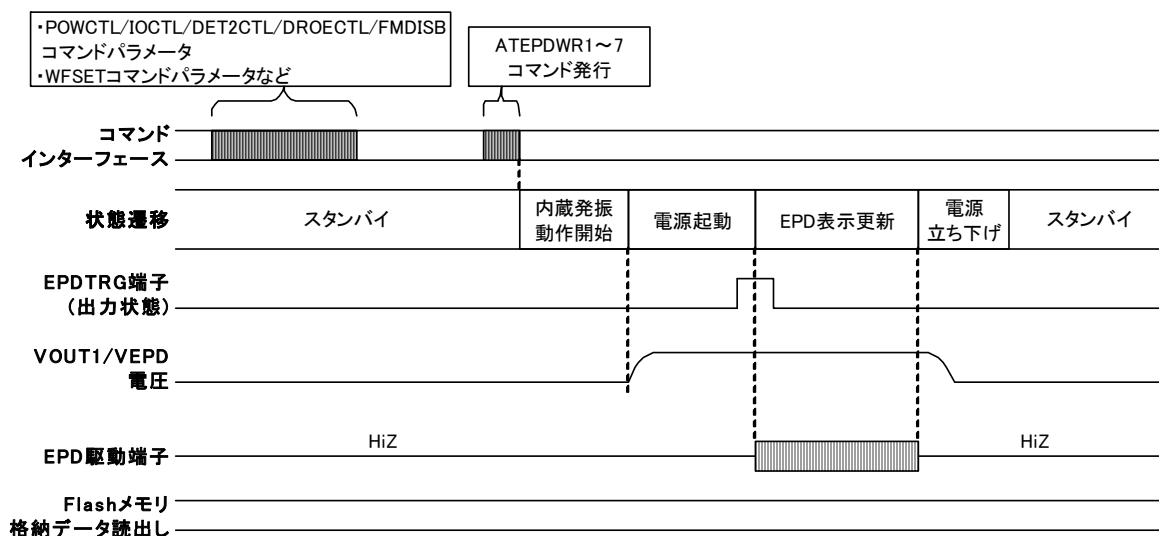


図 7.7.1.1.1 Flash メモリデータ未使用

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を1、に設定し、POWCTL/IOCTL/DET2CTL/DROECTL/WFSET コマンドパラメータを発行してください。

ATEPDWR1~7 コマンドを発行すると、EPD 自動表示更新シーケンスが開始します。

Flash メモリデータは未使用の為、ATEPDWR1~7 コマンドで選択した Flash メモリの表示波形データ選択は無効となります。EPD 表示更新時の表示波形データは、WFSET コマンドパラメータの設定を使用します。

EPD 表示更新終了後、自動で電源立ち下げ期間に遷移してスタンバイ状態になります。

## 7. 機能説明

### Flash メモリデータ使用/温度自動検出機能無効時

Flash メモリデータ使用/温度自動検出機能無効時の EPD 自動表示更新シーケンスを図 7.7.1.1.2 に示します。

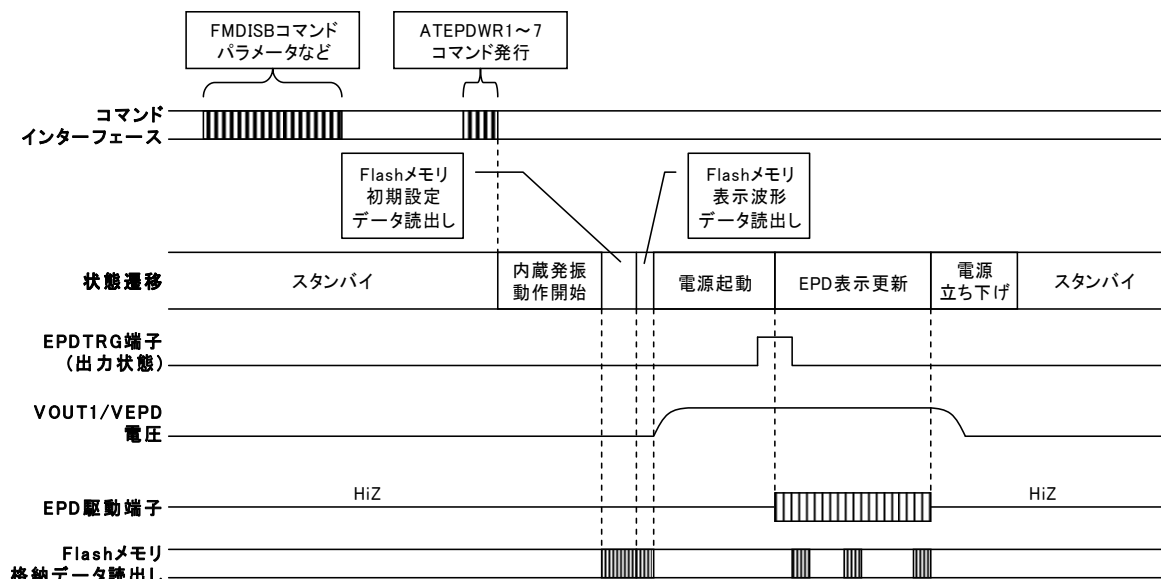


図 7.7.1.1.2 Flash メモリデータ使用/温度自動検出機能無効時

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 0 に設定します。POWCTL/IOCTL/DET2CTL/DROECTL/WFSET コマンドパラメータの発行は不要です。

ATEPDWR1~7 コマンドを発行すると、EPD 自動表示更新シーケンスが開始します。

EPD 表示更新時の表示波形データは、ATEPDWR1~7 コマンドで選択した Flash メモリの表示波形データを使用します。

EPD 表示更新終了後、自動で電源立ち下げ期間に遷移してスタンバイ状態になります。

### Flash メモリデータ使用/温度自動検出機能有効時

Flash メモリデータ使用/温度自動検出機能有効時の EPD 自動表示更新シーケンスを図 7.7.1.1.3 に示します。

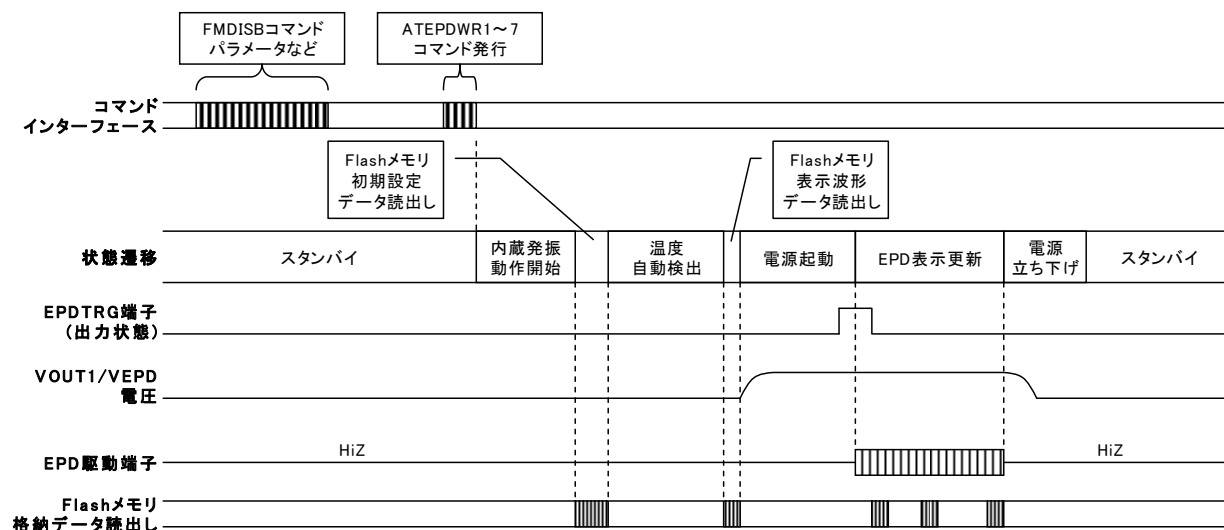


図 7.7.1.1.3 Flash メモリデータ使用、温度自動検出機能有効時

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 0 に設定します。POWCTL/IOCTL/DET2CTL/DROECTL/WFSET コマンドパラメータの発行は不要です。

ATEPDWR1~7 コマンドを発行すると、EPD 自動表示更新シーケンスが開始します。

温度自動検出機能が有効なので ATEPDWR1~7 コマンドで選択した Flash メモリの表示波形データ選択は無効となります。EPD 表示更新時の表示波形データは、温度自動検出結果から Flash メモリの表示波形データを自動で選択して使用します。温度自動検出機能の詳細は 8.2.21 POWCTL: 0x24 節 B30 ATTEMPON を参照してください。

EPD 表示更新終了後、自動で電源立ち下げ期間に遷移してスタンバイ状態になります。

### 7.7.1.2 EPDマイコン拡張/スレーブデバイスIC使用時

EPD マイコン拡張/マルチチップ使用時スレーブデバイス IC(SLVSEL 端子=High レベル)時、下記の設定で状態遷移が変わります。

- Flash メモリデータ未使用時
  - ◇ EPD マイコン拡張時
  - ◇ マルチチップ使用時スレーブデバイス IC 時
- Flash メモリデータ使用時
  - ◇ EPD マイコン拡張時
  - ◇ マルチチップ使用時スレーブデバイス IC 時

#### Flash メモリデータ未使用時

##### ・EPD マイコン拡張時

Flash メモリデータ未使用/EPD マイコン拡張時の EPD 自動表示更新シーケンスを図 7.7.1.2.1 に示します。

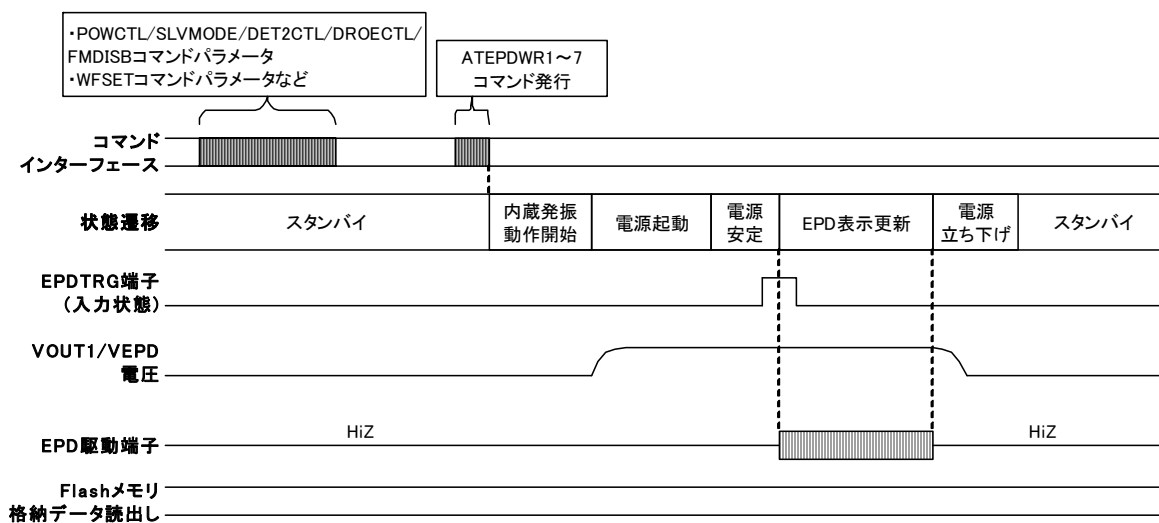


図 7.7.1.2.1 Flash メモリ未使用/EPD マイコン拡張時

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 1、SLVMODE コマンドパラメータ B10(SLVMODE)を 1 に設定し、POWCTL/DET2CTL/DROECTL/WFSET コマンドパラメータを発行してください。

ATEPDWR1~7 コマンドを発行すると、EPD 自動表示更新シーケンスが開始します。

Flash メモリデータを使用しない為、ATEPDWR1~7 コマンドで選択した Flash メモリの表示波形データ選択は無効となります。EPD 表示更新時の表示波形データは、WFSET コマンドパラメータの設定を使用します。

また EPD 表示更新開始のタイミングは、EPD マイコンの EPD 表示更新開始に合わせます。EPD マイコンで生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で決まります。EPD マイコンの拡張で使用する時の注意事項は 7.8 EPD マイコン拡張機能節を参照してください。

## 7. 機能説明

EPD 表示更新終了後、自動で電源立ち下げ期間に遷移してスタンバイ状態になります。

### • スレーブデバイス IC 時

Flash メモリデータ未使用/マルチチップ使用時スレーブデバイス IC の EPD 自動表示更新シーケンスを図 7.7.1.2.2 に示します。

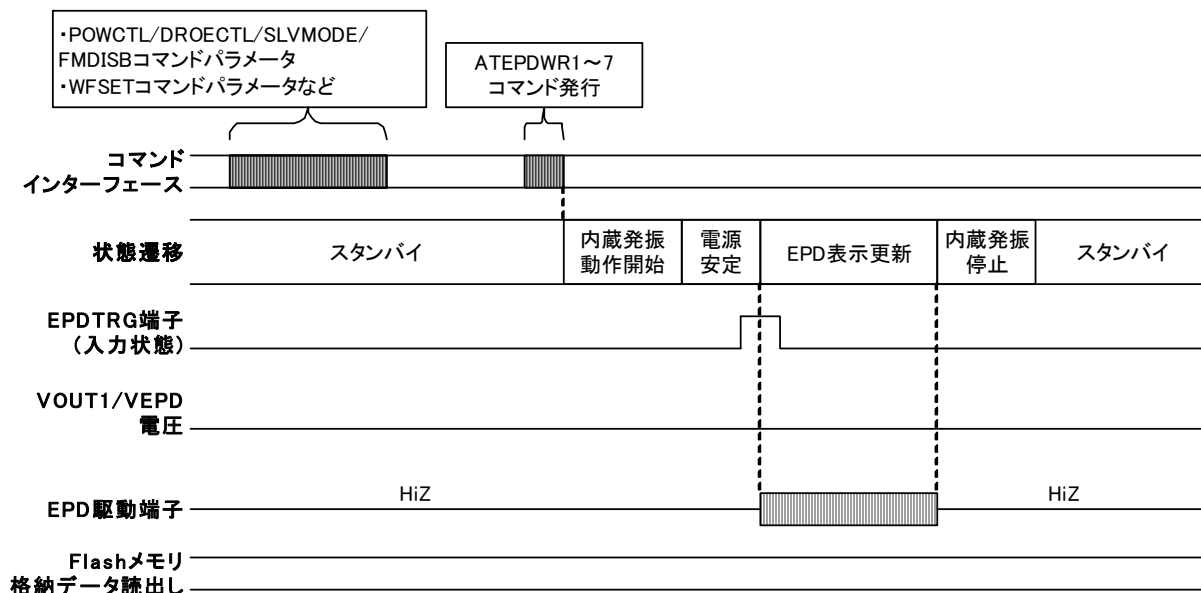


図 7.7.1.2.2 Flash メモリ未使用/マルチチップ使用時スレーブデバイス IC

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 1、SLVMODE コマンドパラメータ B10(SLVMODE)を 0 に設定し、POWCTL/DET2CTL/DROECTL/WFSET コマンドパラメータを発行してください。

ATEPDWR1~7 コマンドを発行すると、EPD 自動表示更新シーケンスが開始します。

Flash メモリデータを使用しない為、ATEPDWR1~7 コマンドで選択した Flash メモリの表示波形データ選択は無効となります。EPD 表示更新時の表示波形データは、WFSET コマンドパラメータの設定を使用します。

また EPD 表示更新開始のタイミングは、マスタデバイス IC の EPD 表示更新開始に合わせます。マスタデバイス IC で生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で決まります。EPD マイコンの拡張で使用する時の注意事項は 7.9 マルチチップ機能節を参照してください。

スレーブデバイス IC の VOUT1/VEPD 電源は、マスタデバイス IC が生成した VOUT1/VEPD 電源を使用するので、内蔵発振動作開始期間が終了すると電源安定期間に移行します。

EPD 表示更新終了後、自動で内蔵発振を停止してスタンバイ状態に移行します。

### Flash メモリデータ使用

#### • EPD マイコン拡張時

Flash メモリデータ未使用/EPD マイコン拡張時の EPD 自動表示更新シーケンスを図 7.7.1.2.3 に示します。

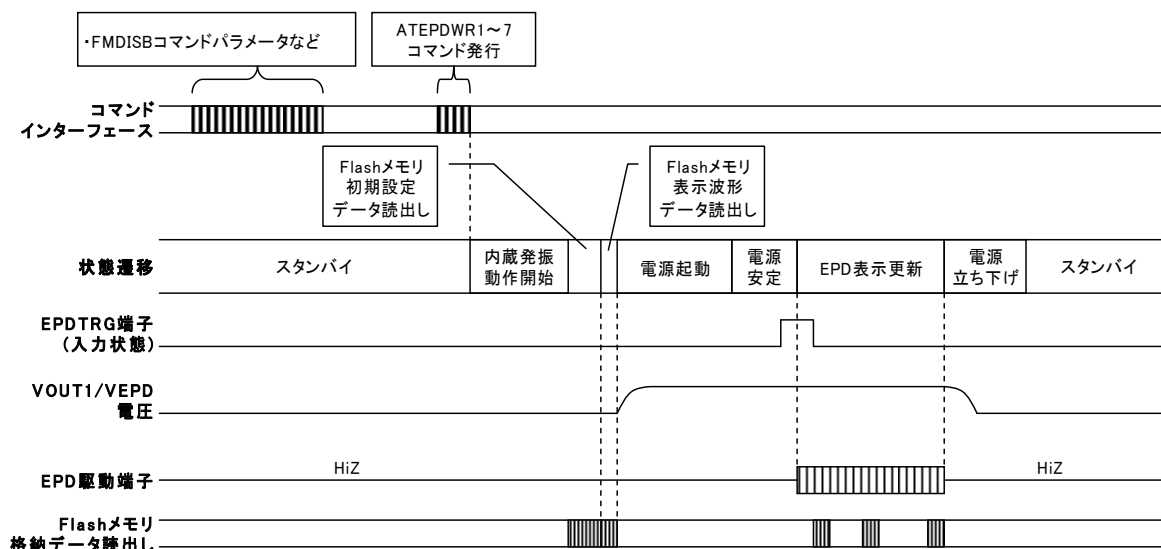


図 7.7.1.2.3 Flash メモリデータ使用/EPD マイコン拡張時

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 0 に設定します。POWCTL/SLVMODE/DET2CTL/DROECTL/WFSET コマンドパラメータの発行は不要です。ATEPDWR1~7 コマンドで Flash メモリの表示波形データ 1~7 を選択します。

ATEPDWR1~7 コマンドを発行すると、EPD 自動表示更新シーケンスが開始します。

EPD 表示更新時の表示波形データは、ATEPDWR1~7 コマンドで選択した Flash メモリの表示波形データを使用します。

また EPD 表示更新開始のタイミングは、EPD マイコンの EPD 表示更新開始に合わせます。EPD マイコンで生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で決まります。EPD マイコンの拡張で使用する際の注意事項は 7.8 EPD マイコン拡張機能節を参照してください。

EPD 表示更新終了後、自動で電源立ち下げ期間に遷移してスタンバイ状態になります。

#### ・スレーブデバイス IC 時

Flash メモリデータ使用/スレーブデバイス IC 時の EPD 自動表示更新シーケンスを図 7.7.1.2.4 に示します。

## 7. 機能説明

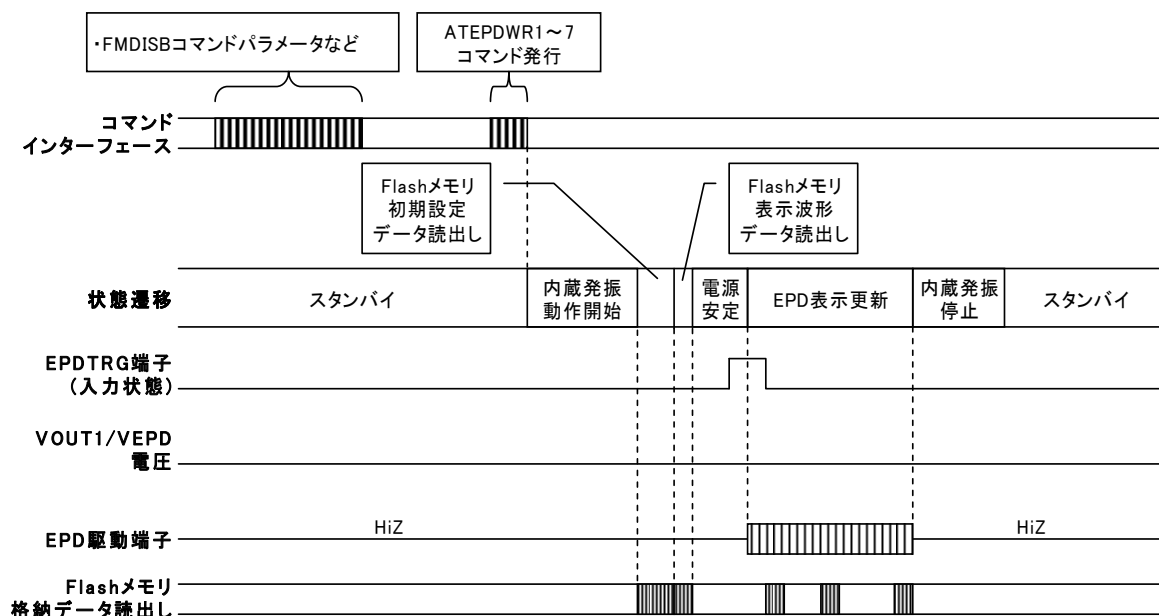


図 7.7.1.2.4 Flash メモリデータ使用/マルチチップ使用時スレーブデバイス IC

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 0 に設定します。POWCTL/SLVMODE/DET2CTL/DROECTL/WFSET コマンドパラメータの発行は不要です。ATEPDWR1~7 コマンドで Flash メモリの表示波形データ 1~7 を選択します。

ATEPDWR1~7 コマンドを発行すると、EPD 自動表示更新シーケンスが開始します。

EPD 表示更新時の表示波形データは、ATEPDWR1~7 コマンドで選択した Flash メモリの表示波形データを使用します。

また EPD 表示更新開始のタイミングは、マスタデバイス IC の EPD 表示更新開始に合わせます。マスタデバイス IC で生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で決まります。EPD マイコンの拡張で使用する際の注意事項は 7.9 マルチチップ機能節を参照してください。

スレーブデバイス IC の VOUT1/VEPD 電源は、マスタデバイス IC が生成した VOUT1/VEPD 電源を使用するので、内蔵発振動作開始期間が終了すると電源安定期間になります。

EPD 表示更新終了後、自動で内蔵発振を停止してスタンバイ状態になります。

### 7.7.2 EPD表示更新シーケンス

EPD 表示更新シーケンスとは、POWON/EPDWR/POWOFF コマンドを個々に発行して、電源起動/EPD 表示更新/電源立ち下げシーケンスをコマンドインターフェースでタイミング制御をすることです。

#### 7.7.2.1 本デバイス単体/マスタデバイスIC使用時

下記の設定で状態遷移が変わります。

- Flash メモリデータ未使用時
- Flash メモリデータ使用/温度検出機能無効時
- Flash メモリデータ使用/温度検出機能有効時

#### Flash メモリデータ未使用

Flash メモリデータ未使用の EPD 表示更新シーケンスを図 7.7.2.1.1 に示します。



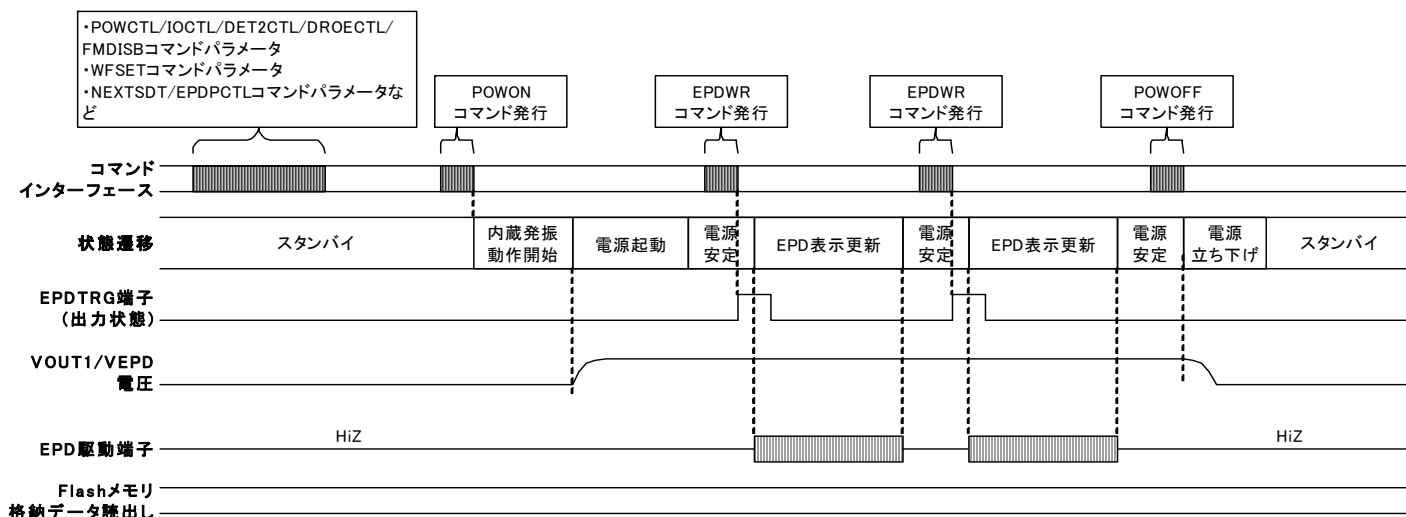


図 7.7.2.1.1 Flash メモリ未使用

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 1 に設定し、POWCTL/IOCTL/DET2CTL/DROECTL/WFSET コマンドパラメータを発行してください。

POWON コマンドを発行すると、内蔵発振動作開始から電源安定期間まで遷移します(図 7.7.2.1.1 参照)。

Flash メモリデータを使用しない為、WFSEL コマンドパラメータ B12-B10(WFSEL[2:0])の Flash メモリの表示波形データ選択は無効となります。EPD 表示更新時の表示波形データは、WFSET コマンドパラメータの設定を使用します。

電源安定期間に EPDWR コマンドを発行すると EPD 表示更新を行い、終了後電源安定期間に戻ります。電源安定期間中であれば再度下記のコマンドパラメータを発行して何度でも EPDWR コマンドを発行することで EPD 表示更新を行うことが可能です。電源安定期間中に発行可能なコマンドは下記の通りです。

- SEGDLN コマンドパラメータ(8.2.12 SEGDLN: 0x0C 参照)
- NEXTSDT コマンドパラメータ(8.2.13 NEXTSDT: 0x10 参照)
- EPDPCTL コマンドパラメータ(8.2.17 EPDPCTL: 0x20 参照)
- EPDDCTL コマンドパラメータ(8.2.18 EPDDCTL: 0x21 参照)
- TEMPELSON コマンド(8.2.20 TEMPELSON: 0x23 参照)
- WFSET コマンドパラメータ(8.2.10 WFSET: 0x0A 参照)
- EPDWR コマンドパラメータ(8.2.16 EPDWR: 0x13 参照)
- POWOFF コマンドパラメータ(8.2.15 POWOFF: 0x12 参照)

電源安定期間に POWOFF コマンドを発行すると、電源立ち下げ期間に遷移してスタンバイ状態になります。

#### Flash メモリデータ使用/温度自動検出機能無効時

Flash メモリデータ使用/温度自動検出機能無効時の EPD 自動表示更新シーケンスを図 7.7.2.1.2 に示します。

## 7. 機能説明

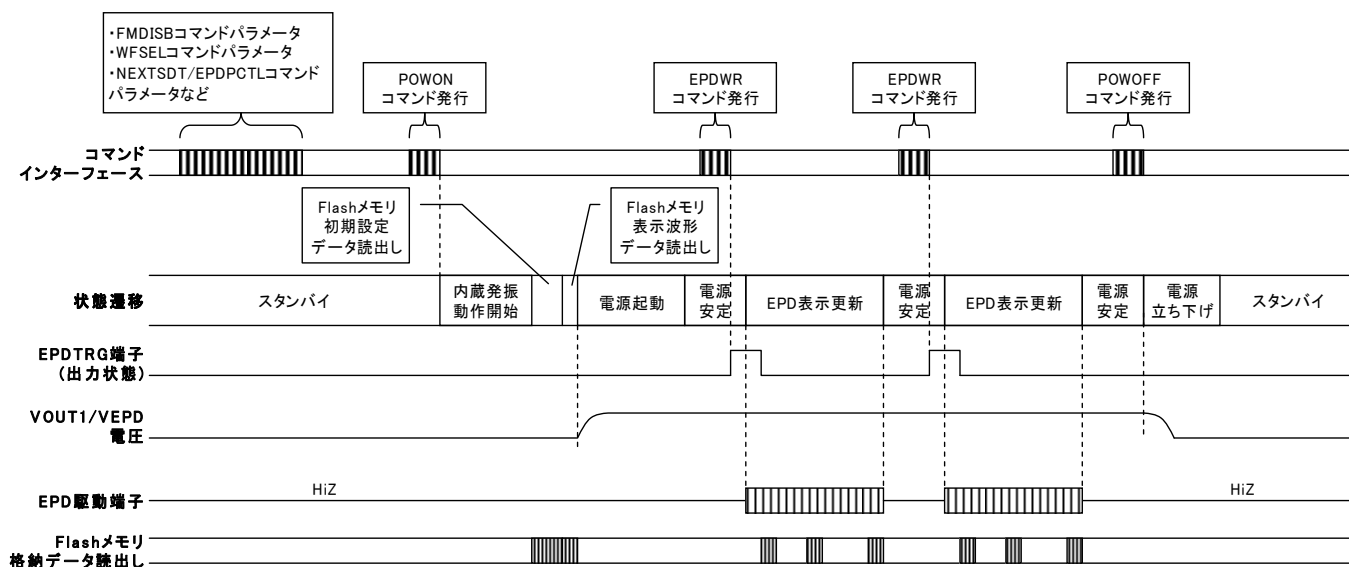


図 7.7.2.1.2 Flash メモリデータ使用/温度自動検出機能無効時

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 0 に設定します。POWCTL/IOCTL/DET2CTL/DROECTL/WFSET コマンドパラメータの発行は不要です。

POWON コマンドを発行すると、内蔵発振動作開始から電源安定期間まで遷移します(図 7.7.2.1.2 参照)。

EPD 表示更新時の表示波形データは、WFSEL コマンドパラメータ B12-B10(WFSEL[2:0])で選択した Flash メモリの表示波形データを使用します。

電源安定期間に EPDWR コマンドを発行すると EPD 表示更新を行い、終了後電源安定期間に戻ります。電源安定期間中であれば再度下記のコマンドパラメータを発行して何度でも EPDWR コマンドを発行することで EPD 表示更新を行うことが可能です。電源安定期間中に発行可能なコマンドは下記の通りです。

- SEGDLN コマンドパラメータ(8.2.12 SEGDLN: 0x0C 参照)
- NEXTSDT コマンドパラメータ(8.2.13NEXTSDT: 0x10 参照)
- EPDPCTL コマンドパラメータ(8.2.17 EPDPCTL: 0x20 参照)
- EPDDCTL コマンドパラメータ(8.2.18 EPDDCTL: 0x21 参照)
- TEMPENSON コマンド(8.2.20 TEMPENSON: 0x23 参照)
- WFSET コマンドパラメータ(8.2.10 WFSET: 0x0A 参照)
- EPDWR コマンドパラメータ(8.2.16 EPDWR: 0x13 参照)
- POWOFF コマンドパラメータ(8.2.15 POWOFF: 0x12 参照)

電源安定期間に POWOFF コマンドを発行すると、電源立ち下げ期間に遷移してスタンバイ状態になります。

### Flash メモリデータ使用/温度自動検出機能有効時

Flash メモリデータ使用/温度自動検出機能有効時の EPD 自動表示更新シーケンスを図 7.7.2.1.3 に示します。

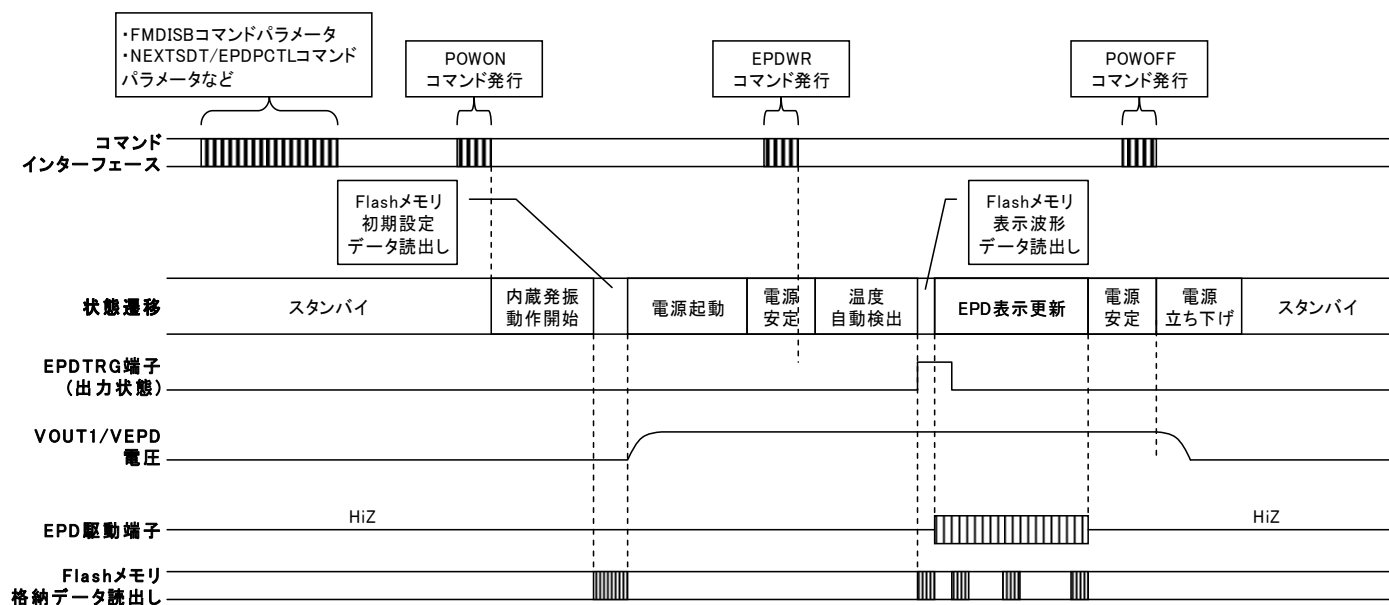


図 7.7.2.1.3 Flash メモリデータ使用/温度自動検出機能有効時

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 0 に設定します。POWCTL/IOCTL/DET2CTL/DROECTL/WFSET コマンドパラメータの発行は不要です。

POWON コマンドを発行すると、内蔵発振動作開始から電源安定期間まで遷移します(図 7.7.2.1.3 参照)。

温度自動検出機能が有効なので、WFSEL コマンドパラメータ B12-B10(WFSEL[2:0])で選択した Flash メモリの表示波形データ選択は無効となります。EPD 表示更新時の表示波形データは、温度自動検出結果から Flash メモリの表示波形データを自動で選択して使用します。

電源安定期間に EPDWR コマンドを発行すると EPD 表示更新を行い、終了後電源安定期間に戻ります。電源安定期間中であれば再度下記のコマンドパラメータを発行して何度でも EPDWR コマンドを発行することで EPD 表示更新を行うことが可能です。電源安定期間中に発行可能なコマンドは下記の通りです。

- SEGDLN コマンドパラメータ(8.2.12 SEGDLN: 0x0C 参照)
- NEXTSDT コマンドパラメータ(8.2.13NEXTSDT: 0x10 参照)
- EPDPCTL コマンドパラメータ(8.2.17 EPDPCTL: 0x20 参照)
- EPDDCTL コマンドパラメータ(8.2.18 EPDDCTL: 0x21 参照)
- TEMPELSON コマンド(8.2.20 TEMPELSON: 0x23 参照)
- WFSET コマンドパラメータ(8.2.10 WFSET: 0x0A 参照)
- EPDWR コマンドパラメータ(8.2.16 EPDWR: 0x13 参照)
- POWOFF コマンドパラメータ(8.2.15 POWOFF: 0x12 参照)

電源安定期間に POWOFF コマンドを発行すると、電源立ち下げ期間に遷移してスタンバイ状態になります。

### 7.7.2.2 EPDマイコン拡張/スレーブデバイスIC使用時

EPD マイコン拡張/マルチチップ使用時スレーブデバイス IC(SLVSEL 端子=High レベル)時、下記の設定で状態遷移が変わります。

- Flash メモリデータ未使用時
  - ◇ EPD マイコン拡張時
  - ◇ マルチチップ使用時スレーブデバイス IC 時
- Flash メモリデータ使用時
  - ◇ EPD マイコン拡張時
  - ◇ マルチチップ使用時スレーブデバイス IC 時

## 7. 機能説明

### Flash メモリデータ未使用

#### ・EPD マイコン拡張時

Flash メモリデータ未使用/EPD マイコン拡張時の EPD 表示更新シーケンスを図 7.7.2.2.1 に示します。

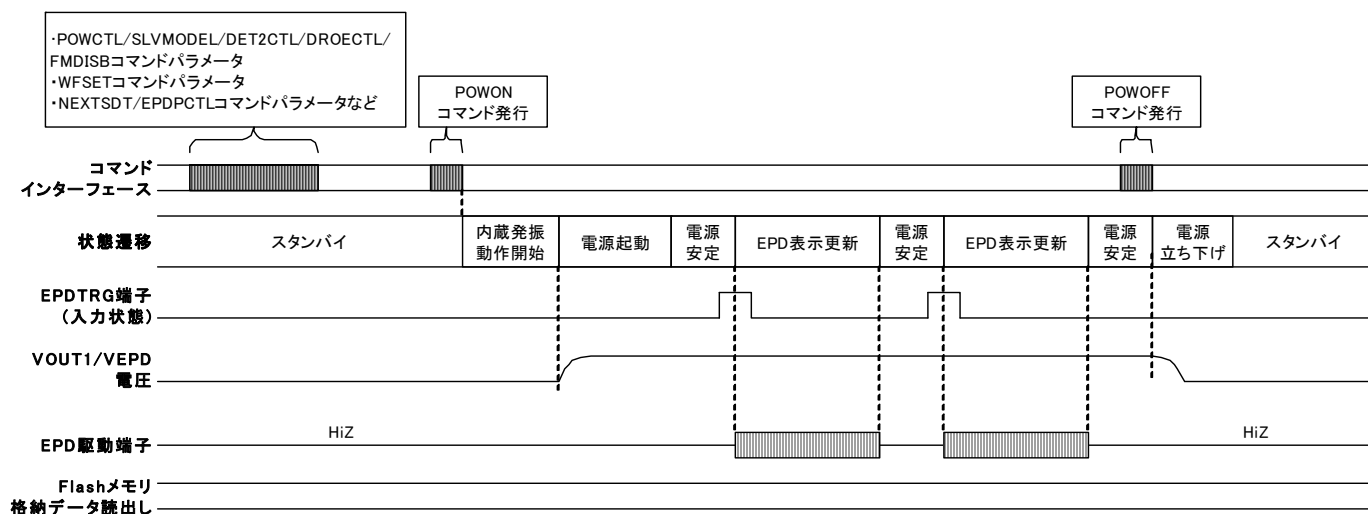


図 7.7.2.2.1 Flash メモリ未使用/EPD マイコン拡張時

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を1、SLVMODE コマンドパラメータ B10(SLVMODE)を1に設定し、POWCTL/DET2CTL/DROECTL/WFSET コマンドパラメータを発行してください。

POWON コマンドを発行すると、内蔵発振動作開始から電源安定期間まで遷移します(図 7.7.2.2.1 参照)。

Flash メモリデータを使用しない為、WFSEL コマンドパラメータ B12-B10(WFSEL[2:0])の Flash メモリの表示波形データ選択は無効となります。EPD 表示更新時の表示波形データは、WFSET コマンドパラメータの設定を使用します。

EPD 表示更新開始のタイミングは、EPD マイコンの EPD 表示更新開始に合わせます。EPD マイコンで生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で決まります。EPDWR コマンドは無効になります。EPD マイコンの拡張で使用する際の注意事項は 7.8 EPD マイコン拡張機能節を参照してください。

EPD 表示更新終了後、電源安定期間に戻ります。電源安定期間中であれば再度下記のコマンドパラメータを発行して何度でも EPD 表示更新開始トリガ(EPDTRG)を発行することで EPD 表示更新を行うことが可能です。電源安定期間中に発行可能なコマンドは下記の通りです。

- SEGDLN コマンドパラメータ(8.2.12 SEGDLN: 0x0C 参照)
- NEXTSDT コマンドパラメータ(8.2.13NEXTSDT: 0x10 参照)
- EPDPCTL コマンドパラメータ(8.2.17 EPDPCTL: 0x20 参照)
- EPDDCTL コマンドパラメータ(8.2.18 EPDDCTL: 0x21 参照)
- TEMPENSON コマンド(8.2.20 TEMPENSON: 0x23 参照)
- WFSET コマンドパラメータ(8.2.10 WFSET: 0x0A 参照)
- EPDWR コマンドパラメータ(8.2.16 EPDWR: 0x13 参照)
- POWOFF コマンドパラメータ(8.2.15 POWOFF: 0x12 参照)

電源安定期間に POWOFF コマンドを発行すると、電源立ち下げ期間に遷移してスタンバイ状態になります。

#### ・スレーブデバイス IC 時

Flash メモリデータ未使用/マルチチップ使用時スレーブデバイス IC の EPD 表示更新シーケンスを図 7.7.2.2.2 に示します。

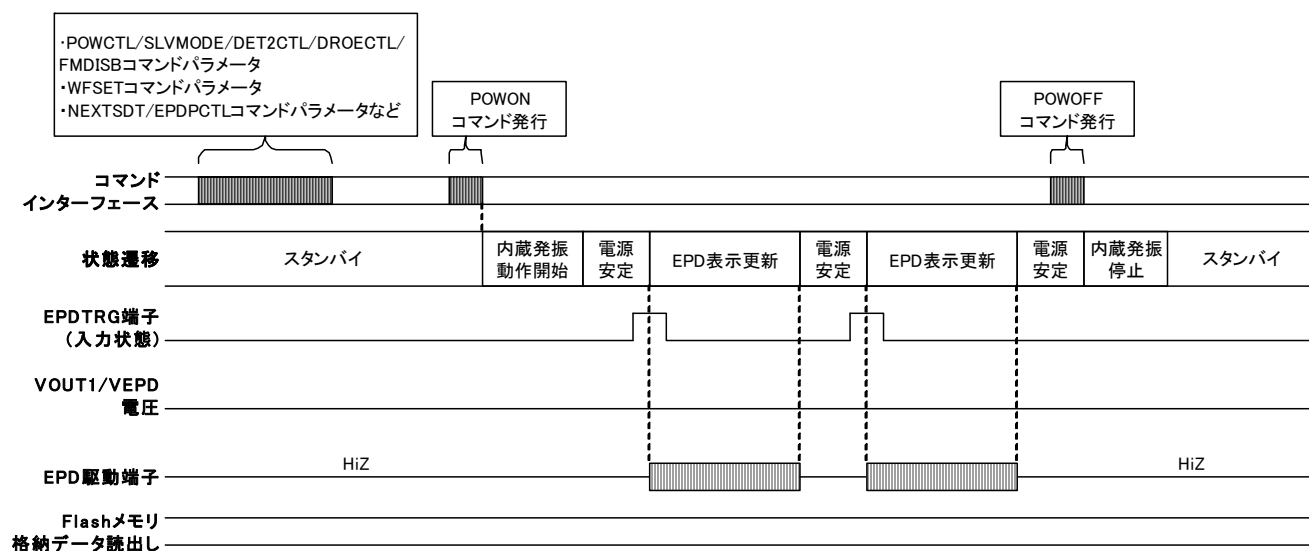


図 7.7.2.2.2 Flash メモリ未使用/マルチチップ使用時スレーブデバイス IC

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を1、SLVMODE コマンドパラメータ B10(SLVMODE)を0に設定し、POWCTL/DET2CTL/DROECTL/WFSET コマンドパラメータを発行してください。

POWON コマンドを発行すると、内蔵発振動作開始から電源安定期間まで遷移します(図 7.7.2.2.2 参照)。

Flash メモリデータを使用しない為、WFSEL コマンドパラメータ B12-B10(WFSEL[2:0])の Flash メモリの表示波形データ選択は無効となります。EPD 表示更新時の表示波形データは、WFSET コマンドパラメータの設定を使用します。

EPD 表示更新開始のタイミングは、マスタデバイス IC の EPD 表示更新開始に合わせます。マスタデバイス IC で生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で決まります。EPDWR コマンドは無効になります。マルチチップで使用するときの注意事項は 7.9 マルチチップ機能節を参照してください。

EPD 表示更新終了後、電源安定期間に戻ります。電源安定期間中であれば再度下記のコマンドパラメータを発行して何度でも EPD 表示更新開始トリガ(EPDTRG)を発行することで EPD 表示更新を行うことが可能です。電源安定期間中に発行可能なコマンドは下記の通りです。

- SEGDLN コマンドパラメータ(8.2.12 SEGDLN: 0x0C 参照)
- NEXTSDT コマンドパラメータ(8.2.13NEXTSDT: 0x10 参照)
- EPDPCTL コマンドパラメータ(8.2.17 EPDPCTL: 0x20 参照)
- EPDDCTL コマンドパラメータ(8.2.18 EPDDCTL: 0x21 参照)
- TEMPENSON コマンド(8.2.20 TEMPENSON: 0x23 参照)
- WFSET コマンドパラメータ(8.2.10 WFSET: 0x0A 参照)
- EPDWR コマンドパラメータ(8.2.16 EPDWR: 0x13 参照)
- POWOFF コマンドパラメータ(8.2.15 POWOFF: 0x12 参照)

スレーブデバイス IC の VOUT1/VEPD 電源は、マスタデバイス IC が生成した VOUT1/VEPD 電源を使用するので、内蔵発振動作開始期間後、電源安定期間になります。

電源安定期間に POWOFF コマンドを発行すると、内蔵発振を停止してスタンバイ状態になります。

### Flash メモリデータ使用

#### • EPD マイコン拡張時

Flash メモリデータを使用/EPD マイコン拡張時の EPD 表示更新シーケンスを図 7.7.2.2.3 に示します。

## 7. 機能説明

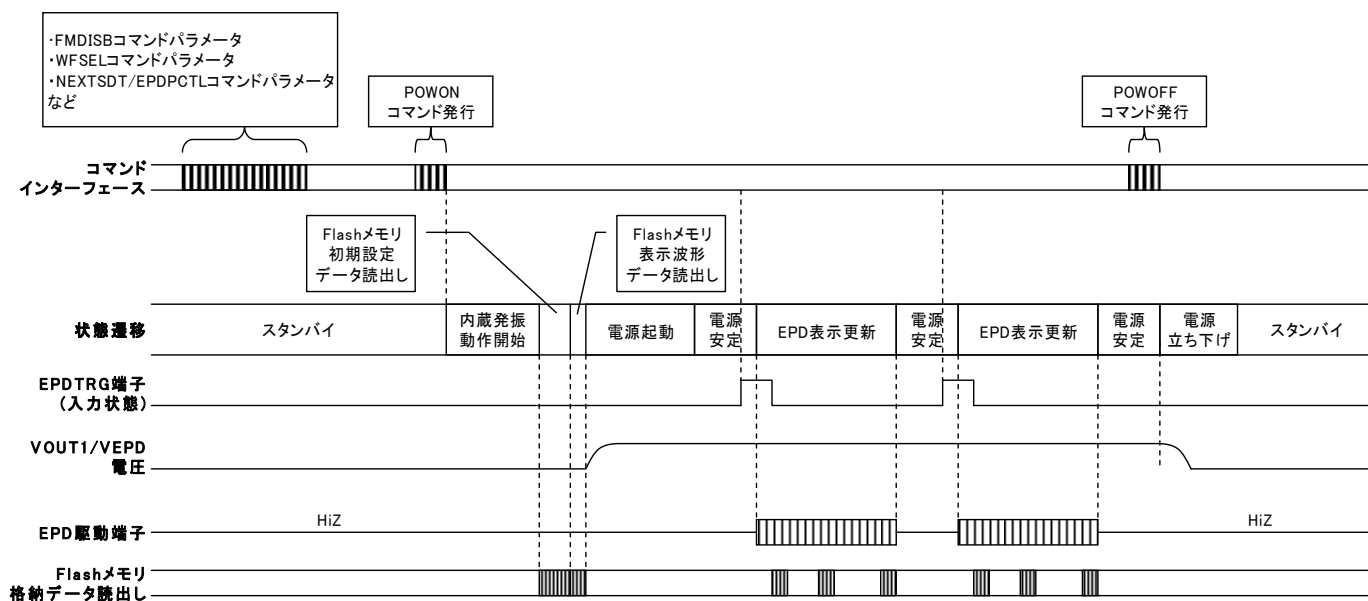


図 7.7.2.2.3 Flash メモリデータ使用/EPD マイコン拡張時

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 0、に設定してください。POWCTL/SLVMODE/DET2CTL/DROECTL/WFSET コマンドパラメータを発行は不要です。

POWON コマンドを発行すると、内蔵発振動作開始から電源安定期間まで遷移します(図 7.7.2.2.3 参照)。

EPD 表示更新時の表示波形データは、WFSEL コマンドパラメータ B12-B10(WFSEL[2:0])で選択した Flash メモリの表示波形データを使用します。

EPD 表示更新開始のタイミングは、EPD マイコンの EPD 表示更新開始に合わせます。EPD マイコンで生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で決まります。EPDWR コマンドは無効になります。EPD マイコンの拡張で使用する時の注意事項は 7.8 EPD マイコン拡張機能節を参照してください。

EPD 表示更新終了後、電源安定期間に戻ります。電源安定期間中であれば再度下記のコマンドパラメータを発行して何度でも EPD 表示更新開始トリガ(EPDTRG)を発行することで EPD 表示更新を行うことが可能です。電源安定期間中に発行可能なコマンドは下記の通りです。

- SEGDLN コマンドパラメータ(8.2.12 SEGDLN: 0x0C 参照)
- NEXTSDT コマンドパラメータ(8.2.13NEXTSDT: 0x10 参照)
- EPDPCTL コマンドパラメータ(8.2.17 EPDPCTL: 0x20 参照)
- EPDDCTL コマンドパラメータ(8.2.18 EPDDCTL: 0x21 参照)
- TEMPENSON コマンド(8.2.20 TEMPENSON: 0x23 参照)
- WFSET コマンドパラメータ(8.2.10 WFSET: 0x0A 参照)
- EPDWR コマンドパラメータ(8.2.16 EPDWR: 0x13 参照)
- POWOFF コマンドパラメータ(8.2.15 POWOFF: 0x12 参照)

電源安定期間に POWOFF コマンドを発行すると、電源立ち下げ期間に遷移してスタンバイ状態になります。

### ・スレーブデバイス IC 時

Flash メモリデータを使用、温度自動検出機能無効時の EPD 自動表示更新シーケンスを図 7.7.2.2.4 に示します。

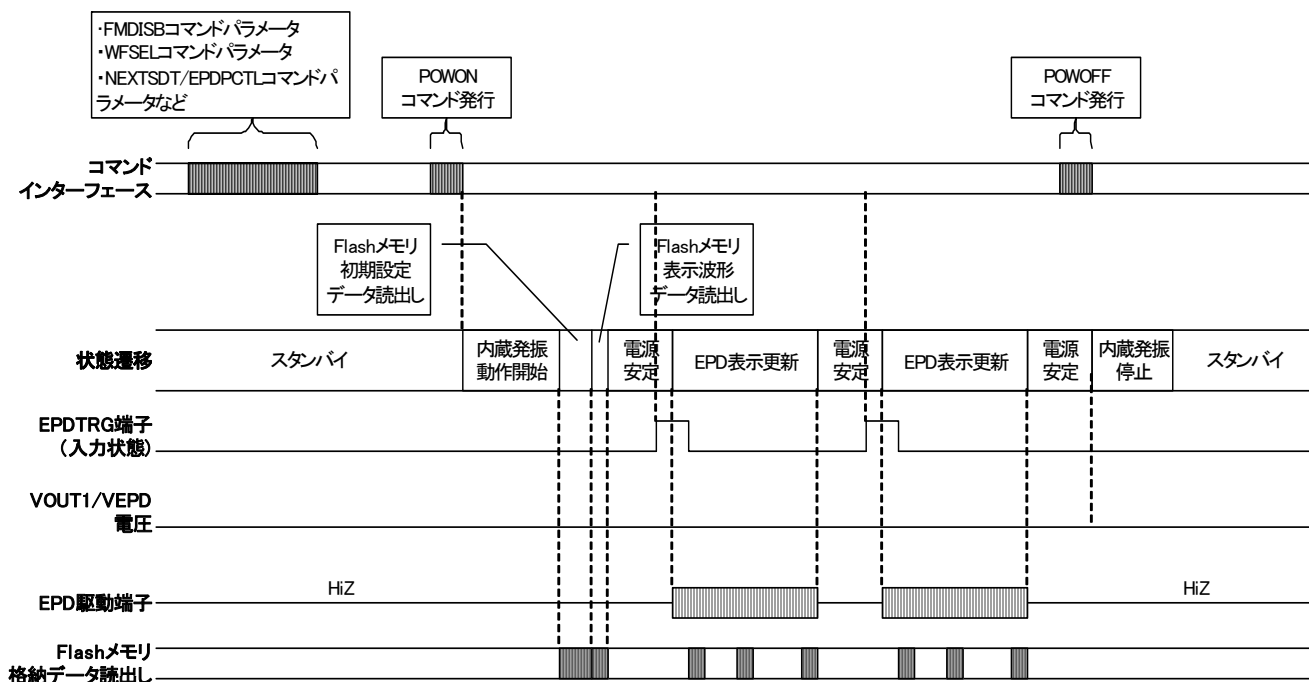


図 7.7.2.2.4 Flash メモリデータ使用/マルチチップ使用時スレーブデバイス IC

スタンバイ状態中にコマンドインターフェースから FMDISB コマンドパラメータ B10(FMDISB)を 0 に設定してください。POWCTL/SLVMODE/DET2CTL/DROECTL/WFSEL コマンドパラメータを発行は不要です。

POWON コマンドを発行すると、内蔵発振動作開始から電源安定期間まで遷移します(図 7.7.2.2.4 参照)。

EPD 表示更新時の表示波形データは、WFSEL コマンドパラメータ B12-B10(WFSEL[2:0])で選択した Flash メモリの表示波形データを使用します。

EPD 表示更新開始のタイミングは、マスタデバイス IC の EPD 表示更新開始に合わせます。マスタデバイス IC で生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で決まります。EPDWR コマンドは無効になります。マルチチップで使用するときの注意事項は 7.9 マルチチップ機能節を参照してください。

EPD 表示更新終了後、電源安定期間に戻ります。電源安定期間中であれば再度下記のコマンドパラメータを発行して何度でも EPD 表示更新開始トリガ(EPDTRG)を発行することで EPD 表示更新を行うことが可能です。電源安定期間中に発行可能なコマンドは下記の通りです。

- SEGDLN コマンドパラメータ(8.2.12 SEGDLN: 0x0C 参照)
- NEXTSDT コマンドパラメータ(8.2.13NEXTSDT: 0x10 参照)
- EPDPCTL コマンドパラメータ(8.2.17 EPDPCTL: 0x20 参照)
- EPDDCTL コマンドパラメータ(8.2.18 EPDDCTL: 0x21 参照)
- TEMPENSON コマンド(8.2.20 TEMPENSON: 0x23 参照)
- WFSET コマンドパラメータ(8.2.10 WFSET: 0x0A 参照)
- EPDWR コマンドパラメータ(8.2.16 EPDWR: 0x13 参照)
- POWOFF コマンドパラメータ(8.2.15 POWOFF: 0x12 参照)

電源安定期間に POWOFF コマンドを発行すると、内蔵発振を停止してスタンバイ状態になります。

## 7.8 EPDマイコン拡張機能

### 7.8.1 EPDマイコン拡張機能の概要

本デバイスはセイコーエプソン製 EPD マイコンの EPD 駆動端子の拡張用として使用することができます。

## 7. 機能説明

す。この機能を使用することでセイコーエプソン製 EPD マイコンの EPD 駆動端子を拡張することが可能です。主な機能を以下に示します。

- 本デバイスの昇圧回路で生成した VEPD 電圧を、セイコーエプソン製 EPD マイコン VEPD、VE5 端子に与えることが可能
- セイコーエプソン製 EPD マイコンが生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で EPD 表示更新の同期可能
- セイコーエプソン製 EPD マイコンと共通の表示波形メモリを格納

### 7.8.2 EPDマイコン拡張時の設定

セイコーエプソン製 EPD マイコンの EPD 駆動端子の拡張用として使用する時の端子/コマンドパラメータの設定を下記に示します。

- SLVSEL 端子 : High レベル
- SLVMODE コマンドパラメータ B10(SLVMODE) : 1(8.2.23 SLVMODE: 0x26 節参照)

### 7.8.3 EPDマイコン拡張時の表示同期

セイコーエプソン製 EPD マイコンの EPD 駆動端子の拡張用として使用する時、EPD マイコンと本デバイスの EPD 表示更新を同期させないと、EPD 表示更新が正しく行われません。

EPD 表示更新時、EPD マイコンと本デバイスが同期して EPD 表示更新を行えるように EPD マイコンが生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で EPD 表示更新の同期が可能になります。この機能を有効にする接続を下記に示します。

- EPDCLK 端子 : セイコーエプソン製 EPD マイコンの EPDCLK 信号出力端子と接続
- EPDTRG 端子 : セイコーエプソン製 EPD マイコンの EPDTRG 信号出力端子と接続

EPDCLK 信号のクロックの位相はアクティブ High です。EPDTRG 信号の High レベルを EPDCLK 信号で取り込むと EPD 表示更新が開始します。図 7.8.3 を参照してください。

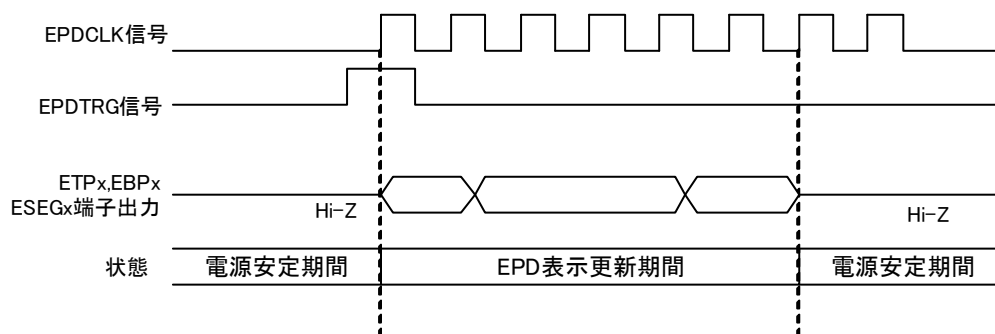


図 7.8.3 EPDCLK 信号と EPDTRG 信号の関係

EPDCLK 信号は下記の周期/周波数を守ってください。

- 周期 : 31.25us 以上の周期
- 周波数 : 32KHz 以下の周波数

### 7.8.4 EPDマイコン拡張時の表示波形データ

セイコーエプソン製 EPD マイコンの EPD 駆動端子の拡張用として使用する時は、EPD マイコンと本デバイスの表示波形データ(7.6.6 表示波形メモリ節参照)を同じにする必要があります。セイコーエプソン製 EPD マイコンと本デバイスの表示波形メモリ構成が同じなので、共通の設定で EPD 更新することが可能です。異なる表示波形データを使用したときの EPD 表示更新は保障できません。



### 7.8.5 EPDマイコン拡張時の結線図

セイコーエプソン製 EPD マイコンの EPD 駆動端子の拡張用として使用するときの結線図例は、11.3 EPD マイコン拡張時結線図例節の図 11.3 を参照してください。

## 7.9 マルチチップ機能

### 7.9.1 マルチチップ使用時の概要

本デバイスはマルチチップで使用することができます。この機能を使用することで EPD 駆動端子数を拡張することが可能です。主な機能を以下に示します。

- 本デバイス マスタデバイス IC の昇圧回路で生成した VOUT1 電圧を、本デバイス スレーブデバイス IC の VOUT1 端子に与えることが可能
- 本デバイスマスタデバイス IC の昇圧回路で生成した VEPD 電圧を、本デバイス スレーブデバイス IC の VEPD 端子に与えることが可能
- 本デバイス マスタデバイス IC が生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)で EPD 表示更新の同期可能

### 7.9.2 マルチチップ使用時の設定

本デバイスをマルチチップで使用する時、マスタデバイス IC の端子/コマンドパラメータの設定を下記に示します。

- SLVSEL 端子 : Low レベル
- IOCTL コマンドパラメータ B10(EPDTRGSIG) : 1(8.2.22 IOCTL: 0x25 節参照)

スレーブデバイス IC の端子/コマンドパラメータの設定を下記に示します。

- SLVSEL 端子 : High レベル
- SLVMODE コマンドパラメータ B10(SLVMODE) : 0(8.2.23 SLVMODE: 0x26 節参照)

### 7.9.3 マルチチップ使用時の表示同期

本デバイスをマルチチップで使用する時、マスタデバイス IC とスレーブデバイス IC の EPD 表示更新を同期させないと、EPD 表示更新が正しく行われません。

EPD 表示更新時、マスタデバイス IC とスレーブデバイス IC が同期して EPD 表示更新を行えるようにマスタデバイス IC が生成した EPD 表示更新開始トリガ(EPDTRG)と EPD 表示更新基準クロック(EPDCLK)でスレーブデバイス IC と EPD 表示更新の同期が可能になります。この機能を有効にする接続を下記に示します。

- マスタデバイス IC とスレーブデバイス IC の EPDCLK 端子を接続
- マスタデバイス IC とスレーブデバイス IC の EPDTRG 端子を接続

EPDCLK 信号のクロックの位相はアクティブ High です。EPDTRG 信号の High レベルを EPDCLK 信号で取り込むと EPD 表示更新が開始します。図 7.9.3 を参照してください。

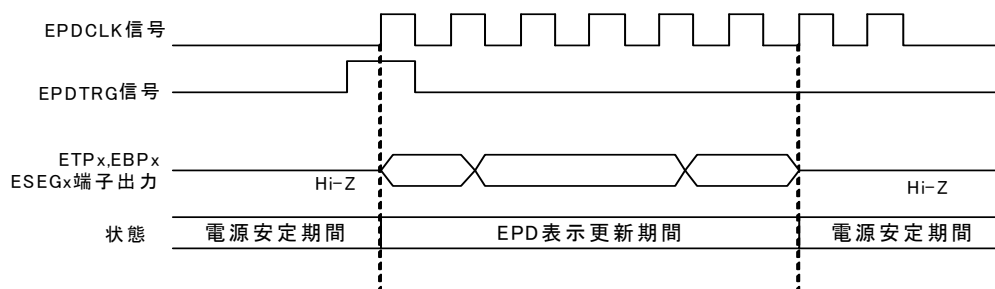


図 7.9.3 EPDCLK 信号と EPDTRG 信号の関係

## 7. 機能説明

---

EPDCLK 信号は下記の周期/周波数は下記の通りです。

- 周期： 4.096ms(Typ)の周期固定
- 周波数： 244Hz(Typ)の周波数固定

### 7.9.4 マルチチップ使用時の表示波形データ

本デバイスをマルチチップで使用する時、マスタデバイス IC とスレーブデバイス IC の表示波形データ (7.6.6 表示波形メモリ節参照)を同じにする必要があります。異なる表示波形データを使用したときの EPD 表示更新は保障できません。

### 7.9.5 マルチチップ時の結線図

本デバイスをマルチチップで使用する時の結線図例は、11.4 本デバイス マルチチップ時結線図例節の図 11.4 を参照してください。

## 8. コマンド

## 8.1 コマンド一覧

◇コマンドアドレス表

表 8.1.1 コマンドアドレス表

No.	Name	Code	Description	Type	P-Num	P-Res	F-Mem
1	CURSDT	0x01	Current Segment Data	WR1	32	No	No
2	CURBDT	0x 02	Current Back Plane Data	WR1	1	No	No
3	ATEPDWR1	0x03	Auto EPD Write 1	WR2	32	Yes	No
4	ATEPDWR2	0x04	Auto EPD Write 2	WR2	32	Yes	No
5	ATEPDWR3	0x05	Auto EPD Write 3	WR2	32	Yes	No
6	ATEPDWR4	0x06	Auto EPD Write 4	WR2	32	Yes	No
7	ATEPDWR5	0x07	Auto EPD Write 5	WR2	32	Yes	No
8	ATEPDWR6	0x08	Auto EPD Write 6	WR2	32	Yes	No
9	ATEPDWR7	0x09	Auto EPD Write 7	WR2	32	Yes	No
10	WFSET	0x0A	Waveform Timing Setting	WR1	64	Yes	No
11	FMDISB	0x0B	Flash Memory Disable	WR1	1	Yes	No
12	SEGDLEN	0x0C	Seg Data Length	WR1	2	Yes	No
13	NEXTSDT	0x10	Next Segment Data	WR1	32	Yes	No
14	POWON	0x11	Power On	CMD	-	-	-
15	POWOFF	0x12	Power Off	CMD	-	-	-
16	EPDWR	0x13	EPD Write	CMD	-	-	-
17	EPDPCTL	0x20	EPD Back Plane Control	WR1	1	Yes	No
18	EPDDCTL	0x21	EPD Display Control	WR1	1	Yes	No
19	WFSEL	0x22	WaveForm Select	WR1	1	Yes	No
20	TEMPSENSOR	0x23	Temperature Sensor Sensing On	CMD	-	-	-
21	POWCTL	0x24	Power Control	WR1	18	Yes	Yes
22	IOCTL	0x25	I/O Cell Control	WR1	1	Yes	Yes
23	SLVMODE	0x26	Slave mode	WR1	1	Yes	Yes
24	RDCOM	0x30	Read Command Address	WR1	1	Yes	No
25	RDSTATE	0x31	Read status	RD	3	Yes	No
26	DET2CTL	0x32	Detector2 Control	WR1	1	Yes	Yes
27	DROECTL	0x33	Driver Output Enable Control	WR1	2	Yes	Yes
28	SWRESET	0x4A	Software Reset	CMD	-	-	-

## 8. コマンド

---

No.	: コマンド番号
Name	: コマンド名称
Code	: コマンドコード
Description	: コマンド内容
Type	: コマンドタイプ CMD -コマンド入力により動作を制御するタイプ WR1 -動作を制御するパラメータの書き込みを行うタイプ WR2 -動作を制御するパラメータの書き込み、パラメータ入力後動作するタイプ RD -内部状態などの読み出しを行うタイプ
P-Num	: パラメータ数(バイト単位)
P-Res	: パラメータリセット Yes -パワーオンリセット/ソフトウェアリセット時、初期値にリセットする No -パワーオンリセット/ソフトウェアリセット時、初期値にリセットしない
F-Mem	: Flash メモりに格納可能パラメータ Yes -パラメータ格納可 No -パラメータ格納不可

## 8.2 コマンド詳細

## 8.2.1 CURSDT: 0x01

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
CURSDT	-	0	0	0	0	0	0	1	Current Segment Data
P1	B17	B16	B15	B14	B13	B12	B11	B10	CSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	CSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	CSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	CSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	CSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	CSEGDT[47:40]
P7	B77	B76	B75	B74	B73	B72	B71	B70	CSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	CSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	CSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	CSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	CSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	CSEGDT[95:88]
P13	B137	B136	B135	B134	B133	B132	B131	B130	CSEGDT[103:96]
P14	B147	B146	B145	B144	B143	B142	B141	B140	CSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	CSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	CSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	CSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	CSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	CSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	CSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	CSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	CSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	CSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	CSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	CSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	CSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	CSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	CSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	CSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	CSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	CSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	CSEGDT[255:248]

当コマンドは EPD 表示更新時(7.7 状態遷移を参照)以外の状態で発行可能です。

コマンドパラメータの発行開始パラメータ番号、発行終了パラメータ番号を下記のコマンドパラメータで設定することができます。

- 発行開始パラメータ番号設定 : SEGDLN コマンドパラメータ B14-B10(SEGDSTAD[4:0])
- 発行終了パラメータ番号設定 : SEGDLN コマンドパラメータ B24-B20(SEGDENDAD[4:0])

必ず SEGDLN コマンドパラメータ B24-B20(SEGDENDAD[4:0])で設定した当コマンドパラメータ番号まで発行してください。SEGDLN コマンドの詳細は、8.2.12 SEGDLN:0x0C 節を参照してください。

SEGDLN コマンドパラメータを設定後、当コマンドを発行してください。

### P1-P32 CSEGDT[255:0]: Current Segment Data(初期値:なし)

当パラメータは EPD 表示更新を行う前に表示している各セグメントの現表示データを格納します。

## 8. コマンド

パワーオンリセット及びソフトウェアリセットでリセットされません。

本デバイスを制御するデバイスは、VDD を投入して最初に EPD 表示更新を行う場合、現表示データを当パラメータに設定する必要があります。必ず EPD 表示更新開始を行う前に設定してください。設定しない場合、セグメント表示波形は保障できません。

EPD 表示更新終了後、各セグメントの表示更新データを自動的に格納します。VDD を投入して 2 回目以降 EPD 表示更新を行う際は、設定不要です。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 もしくは 0x2 の場合、表示更新を行う前のデータが 1 を書き込むと黒の表示、0 を書き込むと白を表示します。EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 もしくは 0x3 の時は、表示更新を行う前のデータが 1 を書き込むとパラメータには 0 が設定され白の表示、0 を書き込むとパラメータには 1 が設定され黒を表示します。

CSEGDT[255:0]とセグメントの対応は、表 8.2.1 を参照してください。

表 8.2.1 CSEGDT[255:0]\_対応セグメント表

Bit	CSEGDT[23:0]	対応セグメント	Bit	CSEGDT[23:0]	対応セグメント
B10	CSEGDT[0]	ESEG0	B170	CSEGDT[128]	ESEG128
B11	CSEGDT[1]	ESEG1	B171	CSEGDT[129]	ESEG129
B12	CSEGDT[2]	ESEG2	B172	CSEGDT[130]	ESEG130
B13	CSEGDT[3]	ESEG3	B173	CSEGDT[131]	ESEG131
B14	CSEGDT[4]	ESEG4	B174	CSEGDT[132]	ESEG132
B15	CSEGDT[5]	ESEG5	B175	CSEGDT[133]	ESEG133
B16	CSEGDT[6]	ESEG6	B176	CSEGDT[134]	ESEG134
B17	CSEGDT[7]	ESEG7	B177	CSEGDT[135]	ESEG135
B20	CSEGDT[8]	ESEG8	B180	CSEGDT[136]	ESEG136
B21	CSEGDT[9]	ESEG9	B181	CSEGDT[137]	ESEG137
B22	CSEGDT[10]	ESEG10	B182	CSEGDT[138]	ESEG138
B23	CSEGDT[11]	ESEG11	B183	CSEGDT[139]	ESEG139
B24	CSEGDT[12]	ESEG12	B184	CSEGDT[140]	ESEG140
B25	CSEGDT[13]	ESEG13	B185	CSEGDT[141]	ESEG141
B26	CSEGDT[14]	ESEG14	B186	CSEGDT[142]	ESEG142
B27	CSEGDT[15]	ESEG15	B187	CSEGDT[143]	ESEG143
B30	CSEGDT[16]	ESEG16	B190	CSEGDT[144]	ESEG144
B31	CSEGDT[17]	ESEG17	B191	CSEGDT[145]	ESEG145
B32	CSEGDT[18]	ESEG18	B192	CSEGDT[146]	ESEG146
B33	CSEGDT[19]	ESEG19	B193	CSEGDT[147]	ESEG147
B34	CSEGDT[20]	ESEG20	B194	CSEGDT[148]	ESEG148
B35	CSEGDT[21]	ESEG21	B195	CSEGDT[149]	ESEG149
B36	CSEGDT[22]	ESEG22	B196	CSEGDT[150]	ESEG150
B37	CSEGDT[23]	ESEG23	B197	CSEGDT[151]	ESEG151
B40	CSEGDT[24]	ESEG24	B200	CSEGDT[152]	ESEG152
B41	CSEGDT[25]	ESEG25	B201	CSEGDT[153]	ESEG153
B42	CSEGDT[26]	ESEG26	B202	CSEGDT[154]	ESEG154
B43	CSEGDT[27]	ESEG27	B203	CSEGDT[155]	ESEG155
B44	CSEGDT[28]	ESEG28	B204	CSEGDT[156]	ESEG156
B45	CSEGDT[29]	ESEG29	B205	CSEGDT[157]	ESEG157
B46	CSEGDT[30]	ESEG30	B206	CSEGDT[158]	ESEG158
B47	CSEGDT[31]	ESEG31	B207	CSEGDT[159]	ESEG159
B50	CSEGDT[32]	ESEG32	B210	CSEGDT[160]	ESEG160
B51	CSEGDT[33]	ESEG33	B211	CSEGDT[161]	ESEG161
B52	CSEGDT[34]	ESEG34	B212	CSEGDT[162]	ESEG162
B53	CSEGDT[35]	ESEG35	B213	CSEGDT[163]	ESEG163
B54	CSEGDT[36]	ESEG36	B214	CSEGDT[164]	ESEG164
B55	CSEGDT[37]	ESEG37	B215	CSEGDT[165]	ESEG165

B56	CSEGDT[38]	ESEG38	B216	CSEGDT[166]	ESEG166
B57	CSEGDT[39]	ESEG39	B217	CSEGDT[167]	ESEG167
B60	CSEGDT[40]	ESEG40	B220	CSEGDT[168]	ESEG168
B61	CSEGDT[41]	ESEG41	B221	CSEGDT[169]	ESEG169
B62	CSEGDT[42]	ESEG42	B222	CSEGDT[170]	ESEG170
B63	CSEGDT[43]	ESEG43	B223	CSEGDT[171]	ESEG171
B64	CSEGDT[44]	ESEG44	B224	CSEGDT[172]	ESEG172
B65	CSEGDT[45]	ESEG45	B225	CSEGDT[173]	ESEG173
B66	CSEGDT[46]	ESEG46	B226	CSEGDT[174]	ESEG174
B67	CSEGDT[47]	ESEG47	B227	CSEGDT[175]	ESEG175
B70	CSEGDT[48]	ESEG48	B230	CSEGDT[176]	ESEG176
B71	CSEGDT[49]	ESEG49	B231	CSEGDT[177]	ESEG177
B72	CSEGDT[50]	ESEG50	B232	CSEGDT[178]	ESEG178
B73	CSEGDT[51]	ESEG51	B233	CSEGDT[179]	ESEG179
B74	CSEGDT[52]	ESEG52	B234	CSEGDT[180]	ESEG180
B75	CSEGDT[53]	ESEG53	B235	CSEGDT[181]	ESEG181
B76	CSEGDT[54]	ESEG54	B236	CSEGDT[182]	ESEG182
B77	CSEGDT[55]	ESEG55	B237	CSEGDT[183]	ESEG183
B80	CSEGDT[56]	ESEG56	B240	CSEGDT[184]	ESEG184
B81	CSEGDT[57]	ESEG57	B241	CSEGDT[185]	ESEG185
B82	CSEGDT[58]	ESEG58	B242	CSEGDT[186]	ESEG186
B83	CSEGDT[59]	ESEG59	B243	CSEGDT[187]	ESEG187
B84	CSEGDT[60]	ESEG60	B244	CSEGDT[188]	ESEG188
B85	CSEGDT[61]	ESEG61	B245	CSEGDT[189]	ESEG189
B86	CSEGDT[62]	ESEG62	B246	CSEGDT[190]	ESEG190
B87	CSEGDT[63]	ESEG63	B247	CSEGDT[191]	ESEG191
B90	CSEGDT[64]	ESEG64	B250	CSEGDT[192]	ESEG192
B91	CSEGDT[65]	ESEG65	B251	CSEGDT[193]	ESEG193
B92	CSEGDT[66]	ESEG66	B252	CSEGDT[194]	ESEG194
B93	CSEGDT[67]	ESEG67	B253	CSEGDT[195]	ESEG195
B94	CSEGDT[68]	ESEG68	B254	CSEGDT[196]	ESEG196
B95	CSEGDT[69]	ESEG69	B255	CSEGDT[197]	ESEG197
B96	CSEGDT[70]	ESEG70	B256	CSEGDT[198]	ESEG198
B97	CSEGDT[71]	ESEG71	B257	CSEGDT[199]	ESEG199
B100	CSEGDT[72]	ESEG72	B260	CSEGDT[200]	ESEG200
B101	CSEGDT[73]	ESEG73	B261	CSEGDT[201]	ESEG201
B102	CSEGDT[74]	ESEG74	B262	CSEGDT[202]	ESEG202
B103	CSEGDT[75]	ESEG75	B263	CSEGDT[203]	ESEG203
B104	CSEGDT[76]	ESEG76	B264	CSEGDT[204]	ESEG204
B105	CSEGDT[77]	ESEG77	B265	CSEGDT[205]	ESEG205
B106	CSEGDT[78]	ESEG78	B266	CSEGDT[206]	ESEG206
B107	CSEGDT[79]	ESEG79	B267	CSEGDT[207]	ESEG207
B110	CSEGDT[80]	ESEG80	B270	CSEGDT[208]	ESEG208
B111	CSEGDT[81]	ESEG81	B271	CSEGDT[209]	ESEG209
B112	CSEGDT[82]	ESEG82	B272	CSEGDT[210]	ESEG210
B113	CSEGDT[83]	ESEG83	B273	CSEGDT[211]	ESEG211
B114	CSEGDT[84]	ESEG84	B274	CSEGDT[212]	ESEG212
B115	CSEGDT[85]	ESEG85	B275	CSEGDT[213]	ESEG213
B116	CSEGDT[86]	ESEG86	B276	CSEGDT[214]	ESEG214
B117	CSEGDT[87]	ESEG87	B277	CSEGDT[215]	ESEG215
B120	CSEGDT[88]	ESEG88	B280	CSEGDT[216]	ESEG216
B121	CSEGDT[89]	ESEG89	B281	CSEGDT[217]	ESEG217
B122	CSEGDT[90]	ESEG90	B282	CSEGDT[218]	ESEG218

## 8. コマンド

B123	CSEGDT[91]	ESEG91	B283	CSEGDT[219]	ESEG219
B124	CSEGDT[92]	ESEG92	B284	CSEGDT[220]	ESEG220
B125	CSEGDT[93]	ESEG93	B285	CSEGDT[221]	ESEG221
B126	CSEGDT[94]	ESEG94	B286	CSEGDT[222]	ESEG222
B127	CSEGDT[95]	ESEG95	B287	CSEGDT[223]	ESEG223
B130	CSEGDT[96]	ESEG96	B290	CSEGDT[224]	ESEG224
B131	CSEGDT[97]	ESEG97	B291	CSEGDT[225]	ESEG225
B132	CSEGDT[98]	ESEG98	B292	CSEGDT[226]	ESEG226
B133	CSEGDT[99]	ESEG99	B293	CSEGDT[227]	ESEG227
B134	CSEGDT[100]	ESEG100	B294	CSEGDT[228]	ESEG228
B135	CSEGDT[101]	ESEG101	B295	CSEGDT[229]	ESEG229
B136	CSEGDT[102]	ESEG102	B296	CSEGDT[230]	ESEG230
B137	CSEGDT[103]	ESEG103	B297	CSEGDT[231]	ESEG231
B140	CSEGDT[104]	ESEG104	B300	CSEGDT[232]	ESEG232
B141	CSEGDT[105]	ESEG105	B301	CSEGDT[233]	ESEG233
B142	CSEGDT[106]	ESEG106	B302	CSEGDT[234]	ESEG234
B143	CSEGDT[107]	ESEG107	B303	CSEGDT[235]	ESEG235
B144	CSEGDT[108]	ESEG108	B304	CSEGDT[236]	ESEG236
B145	CSEGDT[109]	ESEG109	B305	CSEGDT[237]	ESEG237
B146	CSEGDT[110]	ESEG110	B306	CSEGDT[238]	ESEG238
B147	CSEGDT[111]	ESEG111	B307	CSEGDT[239]	ESEG239
B150	CSEGDT[112]	ESEG112	B310	CSEGDT[240]	ESEG240
B151	CSEGDT[113]	ESEG113	B311	CSEGDT[241]	ESEG241
B152	CSEGDT[114]	ESEG114	B312	CSEGDT[242]	ESEG242
B153	CSEGDT[115]	ESEG115	B313	CSEGDT[243]	ESEG243
B154	CSEGDT[116]	ESEG116	B314	CSEGDT[244]	ESEG244
B155	CSEGDT[117]	ESEG117	B315	CSEGDT[245]	ESEG245
B156	CSEGDT[118]	ESEG118	B316	CSEGDT[246]	ESEG246
B157	CSEGDT[119]	ESEG119	B317	CSEGDT[247]	ESEG247
B160	CSEGDT[120]	ESEG120	B320	CSEGDT[248]	ESEG248
B161	CSEGDT[121]	ESEG121	B321	CSEGDT[249]	ESEG249
B162	CSEGDT[122]	ESEG122	B322	CSEGDT[250]	ESEG250
B163	CSEGDT[123]	ESEG123	B323	CSEGDT[251]	ESEG251
B164	CSEGDT[124]	ESEG124	B324	CSEGDT[252]	ESEG252
B165	CSEGDT[125]	ESEG125	B325	CSEGDT[253]	ESEG253
B166	CSEGDT[126]	ESEG126	B326	CSEGDT[254]	ESEG254
B167	CSEGDT[127]	ESEG127	B327	CSEGDT[255]	ESEG255

### 8.2.2 CURBDT: 0x02

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
CURBDT	-	0	0	0	0	0	1	0	Current Back Plane Data
P1	-	-	-	-	-	-	-	B10	CBPDT

当コマンドは EPD 表示更新時(7.7 状態遷移を参照)以外の状態で発行可能です。

#### B17-B11 Reserved

#### B10 CBPDT: Current Back Plane Data(初期値:なし)

当パラメータは EPD 表示更新を行う前に表示している各セグメントの現表示データを格納します。パワーオンリセット及びソフトウェアリセットでリセットされません。

本デバイスを制御するデバイスは、VDD を投入して最初に EPD 表示更新を行う場合、現表示データを当パラメータに設定する必要があります。必ず EPD 表示更新開始を行う前に設定してください。



設定しない場合、バックプレーン表示波形は保障できません。

EPD 表示更新終了後、バックプレーンの表示更新した表示データを自動的に格納します。VDD を投入して 2 回目以降 EPD 表示更新を行う際は、設定不要です。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 もしくは 0x2 の場合、表示更新を行う前のデータが 1 を書き込むと黒の表示、0 を書き込むと白を表示します。EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 もしくは 0x3 の時は、表示更新を行う前のデータが 1 を書き込むとパラメータには 0 が設定され白の表示、0 を書き込むとパラメータには 1 が設定され黒を表示します。

### 8.2.3 ATEPDWR1: 0x03

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
ATEPDWR1	-	0	0	0	0	0	1	1	Auto EPD Write 1
P1	B17	B16	B15	B14	B13	B12	B11	B10	NSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	NSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	NSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	NSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	NSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	NSEGDT[47:40]
P7	B77	B76	B75	B74	B73	B72	B71	B70	NSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	NSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	NSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	NSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	NSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	NSEGDT[95:88]
P13	B137	B136	B135	B134	B133	B132	B131	B130	NSEGDT[103:96]
P14	B147	B146	B145	B144	B143	B142	B141	B140	NSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	NSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	NSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	NSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	NSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	NSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	NSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	NSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	NSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	NSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	NSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	NSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	NSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	NSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	NSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	NSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	NSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	NSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	NSEGDT[255:248]

当コマンドは下記条件までパラメータを発行すると、自動 EPD 表示更新シーケンス(7.7.1 自動 EPD 表示更新シーケンス節参照)を開始します。

- 発行開始パラメータ番号設定：SEGDLN コマンドパラメータ B14-B10(SEGDSTAD[4:0])
- 発行終了パラメータ番号設定：SEGDLN コマンドパラメータ B24-B20(SEGDENDAD[4:0])

SEGDLN コマンドの詳細は、8.2.12 SEGDLN:0x0C 節を参照してください。SEGDLN コマンドを設定後、当コマンドを発行してください。

EPD 表示更新時に使用する表示波形メモリは下記の設定で変わります。

## 8. コマンド

- FMDISB コマンドパラメータ B10(FMDISB) : 8.2.11 FMDISB: 0x0B 節参照
- SLVSEL 端子 : 5.4 EPD マイコン EPD 駆動端子拡張/  
マルチチップ時制御端子節参照
- POWCTL コマンドパラメータ B30(ATTEMPON) : 8.2.21 POWCTL: 0x24 節参照

上記設定と表示波形メモリ選択の関係を表 8.2.3.1 に示します。

表 8.2.3.1 表示波形メモリ選択表

FMDISB	SLVSEL 端子	ATTEMPON	状態	選択表示波形メモリ
1	-	-	Flash メモリ未使用時	WFSET (コマンドパラメータ)
0	1	-	Flash メモリデータ使用時 スレーブ IC 時	表示波形 1 (Flash メモリ)
0	0	0	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 OFF 時	表示波形 1 (Flash メモリ)
0	0	1	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 ON 時	温度自動検出結果 から選択(Flash メモリ)

当コマンドはスタンバイ状態時(7.7 状態遷移を参照)のみ発行することが可能です。

### P1-P32 NSEGDT[255:0]: Next Segment Data

(初期値:0x0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000)

当パラメータは EPD 表示更新を行う各セグメント表示データを格納します。

各 1 ビットが 1 つのセグメントに対応しています。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。

NSEGDT[255:0]とセグメントの対応は、表 8.2.3.2 を参照してください。

表 8.2.3.2 NSEGDT[255:0]\_対応セグメント表

Bit	NSEGDT[23:0]	対応セグメント	Bit	NSEGDT[23:0]	対応セグメント
B10	NSEGDT[0]	ESEG0	B170	NSEGDT[128]	ESEG128
B11	NSEGDT[1]	ESEG1	B171	NSEGDT[129]	ESEG129
B12	NSEGDT[2]	ESEG2	B172	NSEGDT[130]	ESEG130
B13	NSEGDT[3]	ESEG3	B173	NSEGDT[131]	ESEG131
B14	NSEGDT[4]	ESEG4	B174	NSEGDT[132]	ESEG132
B15	NSEGDT[5]	ESEG5	B175	NSEGDT[133]	ESEG133
B16	NSEGDT[6]	ESEG6	B176	NSEGDT[134]	ESEG134
B17	NSEGDT[7]	ESEG7	B177	NSEGDT[135]	ESEG135
B20	NSEGDT[8]	ESEG8	B180	NSEGDT[136]	ESEG136
B21	NSEGDT[9]	ESEG9	B181	NSEGDT[137]	ESEG137
B22	NSEGDT[10]	ESEG10	B182	NSEGDT[138]	ESEG138
B23	NSEGDT[11]	ESEG11	B183	NSEGDT[139]	ESEG139
B24	NSEGDT[12]	ESEG12	B184	NSEGDT[140]	ESEG140
B25	NSEGDT[13]	ESEG13	B185	NSEGDT[141]	ESEG141
B26	NSEGDT[14]	ESEG14	B186	NSEGDT[142]	ESEG142
B27	NSEGDT[15]	ESEG15	B187	NSEGDT[143]	ESEG143

B30	NSEGDT[16]	ESEG16	B190	NSEGDT[144]	ESEG144
B31	NSEGDT[17]	ESEG17	B191	NSEGDT[145]	ESEG145
B32	NSEGDT[18]	ESEG18	B192	NSEGDT[146]	ESEG146
B33	NSEGDT[19]	ESEG19	B193	NSEGDT[147]	ESEG147
B34	NSEGDT[20]	ESEG20	B194	NSEGDT[148]	ESEG148
B35	NSEGDT[21]	ESEG21	B195	NSEGDT[149]	ESEG149
B36	NSEGDT[22]	ESEG22	B196	NSEGDT[150]	ESEG150
B37	NSEGDT[23]	ESEG23	B197	NSEGDT[151]	ESEG151
B40	NSEGDT[24]	ESEG24	B200	NSEGDT[152]	ESEG152
B41	NSEGDT[25]	ESEG25	B201	NSEGDT[153]	ESEG153
B42	NSEGDT[26]	ESEG26	B202	NSEGDT[154]	ESEG154
B43	NSEGDT[27]	ESEG27	B203	NSEGDT[155]	ESEG155
B44	NSEGDT[28]	ESEG28	B204	NSEGDT[156]	ESEG156
B45	NSEGDT[29]	ESEG29	B205	NSEGDT[157]	ESEG157
B46	NSEGDT[30]	ESEG30	B206	NSEGDT[158]	ESEG158
B47	NSEGDT[31]	ESEG31	B207	NSEGDT[159]	ESEG159
B50	NSEGDT[32]	ESEG32	B210	NSEGDT[160]	ESEG160
B51	NSEGDT[33]	ESEG33	B211	NSEGDT[161]	ESEG161
B52	NSEGDT[34]	ESEG34	B212	NSEGDT[162]	ESEG162
B53	NSEGDT[35]	ESEG35	B213	NSEGDT[163]	ESEG163
B54	NSEGDT[36]	ESEG36	B214	NSEGDT[164]	ESEG164
B55	NSEGDT[37]	ESEG37	B215	NSEGDT[165]	ESEG165
B56	NSEGDT[38]	ESEG38	B216	NSEGDT[166]	ESEG166
B57	NSEGDT[39]	ESEG39	B217	NSEGDT[167]	ESEG167
B60	NSEGDT[40]	ESEG40	B220	NSEGDT[168]	ESEG168
B61	NSEGDT[41]	ESEG41	B221	NSEGDT[169]	ESEG169
B62	NSEGDT[42]	ESEG42	B222	NSEGDT[170]	ESEG170
B63	NSEGDT[43]	ESEG43	B223	NSEGDT[171]	ESEG171
B64	NSEGDT[44]	ESEG44	B224	NSEGDT[172]	ESEG172
B65	NSEGDT[45]	ESEG45	B225	NSEGDT[173]	ESEG173
B66	NSEGDT[46]	ESEG46	B226	NSEGDT[174]	ESEG174
B67	NSEGDT[47]	ESEG47	B227	NSEGDT[175]	ESEG175
B70	NSEGDT[48]	ESEG48	B230	NSEGDT[176]	ESEG176
B71	NSEGDT[49]	ESEG49	B231	NSEGDT[177]	ESEG177
B72	NSEGDT[50]	ESEG50	B232	NSEGDT[178]	ESEG178
B73	NSEGDT[51]	ESEG51	B233	NSEGDT[179]	ESEG179
B74	NSEGDT[52]	ESEG52	B234	NSEGDT[180]	ESEG180
B75	NSEGDT[53]	ESEG53	B235	NSEGDT[181]	ESEG181
B76	NSEGDT[54]	ESEG54	B236	NSEGDT[182]	ESEG182
B77	NSEGDT[55]	ESEG55	B237	NSEGDT[183]	ESEG183
B80	NSEGDT[56]	ESEG56	B240	NSEGDT[184]	ESEG184
B81	NSEGDT[57]	ESEG57	B241	NSEGDT[185]	ESEG185
B82	NSEGDT[58]	ESEG58	B242	NSEGDT[186]	ESEG186
B83	NSEGDT[59]	ESEG59	B243	NSEGDT[187]	ESEG187
B84	NSEGDT[60]	ESEG60	B244	NSEGDT[188]	ESEG188
B85	NSEGDT[61]	ESEG61	B245	NSEGDT[189]	ESEG189
B86	NSEGDT[62]	ESEG62	B246	NSEGDT[190]	ESEG190
B87	NSEGDT[63]	ESEG63	B247	NSEGDT[191]	ESEG191
B90	NSEGDT[64]	ESEG64	B250	NSEGDT[192]	ESEG192
B91	NSEGDT[65]	ESEG65	B251	NSEGDT[193]	ESEG193
B92	NSEGDT[66]	ESEG66	B252	NSEGDT[194]	ESEG194
B93	NSEGDT[67]	ESEG67	B253	NSEGDT[195]	ESEG195
B94	NSEGDT[68]	ESEG68	B254	NSEGDT[196]	ESEG196

## 8. コマンド

B95	NSEGDT[69]	ESEG69	B255	NSEGDT[197]	ESEG197
B96	NSEGDT[70]	ESEG70	B256	NSEGDT[198]	ESEG198
B97	NSEGDT[71]	ESEG71	B257	NSEGDT[199]	ESEG199
B100	NSEGDT[72]	ESEG72	B260	NSEGDT[200]	ESEG200
B101	NSEGDT[73]	ESEG73	B261	NSEGDT[201]	ESEG201
B102	NSEGDT[74]	ESEG74	B262	NSEGDT[202]	ESEG202
B103	NSEGDT[75]	ESEG75	B263	NSEGDT[203]	ESEG203
B104	NSEGDT[76]	ESEG76	B264	NSEGDT[204]	ESEG204
B105	NSEGDT[77]	ESEG77	B265	NSEGDT[205]	ESEG205
B106	NSEGDT[78]	ESEG78	B266	NSEGDT[206]	ESEG206
B107	NSEGDT[79]	ESEG79	B267	NSEGDT[207]	ESEG207
B110	NSEGDT[80]	ESEG80	B270	NSEGDT[208]	ESEG208
B111	NSEGDT[81]	ESEG81	B271	NSEGDT[209]	ESEG209
B112	NSEGDT[82]	ESEG82	B272	NSEGDT[210]	ESEG210
B113	NSEGDT[83]	ESEG83	B273	NSEGDT[211]	ESEG211
B114	NSEGDT[84]	ESEG84	B274	NSEGDT[212]	ESEG212
B115	NSEGDT[85]	ESEG85	B275	NSEGDT[213]	ESEG213
B116	NSEGDT[86]	ESEG86	B276	NSEGDT[214]	ESEG214
B117	NSEGDT[87]	ESEG87	B277	NSEGDT[215]	ESEG215
B120	NSEGDT[88]	ESEG88	B280	NSEGDT[216]	ESEG216
B121	NSEGDT[89]	ESEG89	B281	NSEGDT[217]	ESEG217
B122	NSEGDT[90]	ESEG90	B282	NSEGDT[218]	ESEG218
B123	NSEGDT[91]	ESEG91	B283	NSEGDT[219]	ESEG219
B124	NSEGDT[92]	ESEG92	B284	NSEGDT[220]	ESEG220
B125	NSEGDT[93]	ESEG93	B285	NSEGDT[221]	ESEG221
B126	NSEGDT[94]	ESEG94	B286	NSEGDT[222]	ESEG222
B127	NSEGDT[95]	ESEG95	B287	NSEGDT[223]	ESEG223
B130	NSEGDT[96]	ESEG96	B290	NSEGDT[224]	ESEG224
B131	NSEGDT[97]	ESEG97	B291	NSEGDT[225]	ESEG225
B132	NSEGDT[98]	ESEG98	B292	NSEGDT[226]	ESEG226
B133	NSEGDT[99]	ESEG99	B293	NSEGDT[227]	ESEG227
B134	NSEGDT[100]	ESEG100	B294	NSEGDT[228]	ESEG228
B135	NSEGDT[101]	ESEG101	B295	NSEGDT[229]	ESEG229
B136	NSEGDT[102]	ESEG102	B296	NSEGDT[230]	ESEG230
B137	NSEGDT[103]	ESEG103	B297	NSEGDT[231]	ESEG231
B140	NSEGDT[104]	ESEG104	B300	NSEGDT[232]	ESEG232
B141	NSEGDT[105]	ESEG105	B301	NSEGDT[233]	ESEG233
B142	NSEGDT[106]	ESEG106	B302	NSEGDT[234]	ESEG234
B143	NSEGDT[107]	ESEG107	B303	NSEGDT[235]	ESEG235
B144	NSEGDT[108]	ESEG108	B304	NSEGDT[236]	ESEG236
B145	NSEGDT[109]	ESEG109	B305	NSEGDT[237]	ESEG237
B146	NSEGDT[110]	ESEG110	B306	NSEGDT[238]	ESEG238
B147	NSEGDT[111]	ESEG111	B307	NSEGDT[239]	ESEG239
B150	NSEGDT[112]	ESEG112	B310	NSEGDT[240]	ESEG240
B151	NSEGDT[113]	ESEG113	B311	NSEGDT[241]	ESEG241
B152	NSEGDT[114]	ESEG114	B312	NSEGDT[242]	ESEG242
B153	NSEGDT[115]	ESEG115	B313	NSEGDT[243]	ESEG243
B154	NSEGDT[116]	ESEG116	B314	NSEGDT[244]	ESEG244
B155	NSEGDT[117]	ESEG117	B315	NSEGDT[245]	ESEG245
B156	NSEGDT[118]	ESEG118	B316	NSEGDT[246]	ESEG246
B157	NSEGDT[119]	ESEG119	B317	NSEGDT[247]	ESEG247
B160	NSEGDT[120]	ESEG120	B320	NSEGDT[248]	ESEG248
B161	NSEGDT[121]	ESEG121	B321	NSEGDT[249]	ESEG249

B162	NSEGDT[122]	ESEG122	B322	NSEGDT[250]	ESEG250
B163	NSEGDT[123]	ESEG123	B323	NSEGDT[251]	ESEG251
B164	NSEGDT[124]	ESEG124	B324	NSEGDT[252]	ESEG252
B165	NSEGDT[125]	ESEG125	B325	NSEGDT[253]	ESEG253
B166	NSEGDT[126]	ESEG126	B326	NSEGDT[254]	ESEG254
B167	NSEGDT[127]	ESEG127	B327	NSEGDT[255]	ESEG255

## 8.2.4 ATEPDWR2: 0x04

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
ATEPDWR2	-	0	0	0	0	1	0	0	Auto EPD Write 2
P1	B17	B16	B15	B14	B13	B12	B11	B10	NSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	NSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	NSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	NSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	NSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	NSEGDT[47:40]
P7	B77	B76	B75	B74	B73	B72	B71	B70	NSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	NSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	NSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	NSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	NSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	NSEGDT[95:88]
P13	B137	B136	B135	B134	B133	B132	B131	B130	NSEGDT[103:96]
P14	B147	B146	B145	B144	B143	B142	B141	B140	NSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	NSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	NSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	NSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	NSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	NSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	NSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	NSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	NSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	NSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	NSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	NSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	NSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	NSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	NSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	NSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	NSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	NSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	NSEGDT[255:248]

当コマンドは下記条件までパラメータを発行すると、自動 EPD 表示更新シーケンス(7.7.1 自動 EPD 表示更新シーケンス節参照)を開始します。

- 発行開始パラメータ番号設定：SEGDLEN コマンドパラメータ B14-B10(SEGDSTAD[4:0])
- 発行終了パラメータ番号設定：SEGDLEN コマンドパラメータ B24-B20(SEGDENDAD[4:0])

SEGDLEN コマンドの詳細は、8.2.12 SEGDLEN:0x0C 節を参照してください。SEGDLEN コマンドを設定後、当コマンドを発行してください。

EPD 表示更新時に使用する表示波形メモリは下記の設定で変わります。

- FMDISB コマンドパラメータ B10(FMDISB) : 8.2.11 FMDISB: 0x0B 節参照

## 8. コマンド

- SLVSEL 端子 : 5.4 EPD マイコン EPD 駆動端子拡張/マルチチップ時制御端子節参照
- POWCTL コマンドパラメータ B30(ATTEMPON) : 8.2.21 POWCTL: 0x24 節参照

上記設定と表示波形メモリ選択の関係を表 8.2.4 に示します。

表 8.2.4 表示波形メモリ選択表

FMDISB	SLVSEL 端子	ATTEMPON	状態	選択表示波形メモリ
1	-	-	Flash メモリ未使用時	WFSET (コマンドパラメータ)
0	1	-	Flash メモリデータ使用時 スレーブ IC 時	表示波形 2 (Flash メモリ)
0	0	0	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 OFF 時	表示波形 2 (Flash メモリ)
0	0	1	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 ON 時	温度自動検出結果 から選択(Flash メモリ)

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)のみ発行することが可能です。

### P1-P32 NSEGDT[255:0]: Next Segment Data

(初期値:0x0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000)

当パラメータは EPD 表示更新を行う各セグメント表示データを格納します。

各 1 ビットが 1 つのセグメントに対応しています。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。

NSEGDT[255:0]とセグメントの対応は、表 8.2.3.2 を参照してください。

### 8.2.5 ATEPDWR3: 0x05

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
ATEPDWR3	-	0	0	0	0	1	0	1	Auto EPD Write 3
P1	B17	B16	B15	B14	B13	B12	B11	B10	NSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	NSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	NSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	NSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	NSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	NSEGDT[47:40]
P7	B77	B76	B75	B74	B73	B72	B71	B70	NSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	NSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	NSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	NSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	NSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	NSEGDT[95:88]
P13	B137	B136	B135	B134	B133	B132	B131	B130	NSEGDT[103:96]

P14	B147	B146	B145	B144	B143	B142	B141	B140	NSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	NSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	NSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	NSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	NSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	NSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	NSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	NSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	NSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	NSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	NSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	NSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	NSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	NSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	NSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	NSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	NSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	NSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	NSEGDT[255:248]

当コマンドは下記条件までパラメータを発行すると、自動 EPD 表示更新シーケンス(7.7.1 自動 EPD 表示更新シーケンス節参照)を開始します。

- 発行開始パラメータ番号設定：SEGDLEN コマンドパラメータ B14-B10(SEGDSTAD[4:0])
- 発行終了パラメータ番号設定：SEGDLEN コマンドパラメータ B24-B20(SEGDENDAD[4:0])

SEGDLEN コマンドの詳細は、8.2.12 SEGDLEN:0x0C 節を参照してください。SEGDLEN コマンドを設定後、当コマンドを発行してください。

EPD 表示更新時に使用する表示波形メモリは下記の設定で変わります。

- FMDISB コマンドパラメータ B10(FMDISB) : 8.2.11 FMDISB: 0x0B 節参照
- SLVSEL 端子 : 5.4 EPD マイコン EPD 駆動端子拡張/マルチチップ時制御端子節参照
- POWCTL コマンドパラメータ B30(ATEMPON) : 8.2.21 POWCTL: 0x24 節参照

上記設定と表示波形メモリ選択の関係を表 8.2.5 に示します。

表 8.2.5 表示波形メモリ選択表

FMDISB	SLVSEL 端子	ATEMPON	状態	選択表示波形メモリ
1	-	-	Flash メモリ未使用時	WFSET (コマンドパラメータ)
0	1	-	Flash メモリデータ使用時 スレーブ IC 時	表示波形 3 (Flash メモリ)
0	0	0	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 OFF 時	表示波形 3 (Flash メモリ)
0	0	1	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 ON 時	温度自動検出結果 から選択(Flash メモリ)

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)のみ発行することが可能です。

#### P1-P32 NSEGDT[255:0]: Next Segment Data

(初期値:0x0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000)

当パラメータは EPD 表示更新を行う各セグメント表示データを格納します。

当パラメータは各 1 ビットが 1 つのセグメントに対応しています。

## 8. コマンド

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。

NSEGDT[255:0]とセグメントの対応は、表 8.2.3.2 を参照してください。

### 8.2.6 ATEPDWR4: 0x06

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
ATEPDWR4	-	0	0	0	0	1	1	0	Auto EPD Write 4
P1	B17	B16	B15	B14	B13	B12	B11	B10	NSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	NSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	NSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	NSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	NSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	NSEGDT[47:40]
P7	B77	B76	B75	B74	B73	B72	B71	B70	NSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	NSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	NSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	NSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	NSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	NSEGDT[95:88]
P13	B137	B136	B135	B134	B133	B132	B131	B130	NSEGDT[103:96]
P14	B147	B146	B145	B144	B143	B142	B141	B140	NSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	NSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	NSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	NSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	NSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	NSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	NSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	NSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	NSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	NSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	NSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	NSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	NSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	NSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	NSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	NSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	NSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	NSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	NSEGDT[255:248]

当コマンドは下記条件までパラメータを発行すると、自動 EPD 表示更新シーケンス(7.7.1 自動 EPD 表示更新シーケンス節参照)を開始します。

- 発行開始パラメータ番号設定：SEGDLN コマンドパラメータ B14-B10(SEGDSTAD[4:0])
- 発行終了パラメータ番号設定：SEGDLN コマンドパラメータ B24-B20(SEGDENDAD[4:0])

SEGDLN コマンドの詳細は、8.2.12 SEGDLN:0x0C 節を参照してください。SEGDLN コマンドを設定後、当コマンドを発行してください。



EPD 表示更新時に使用する表示波形メモリは下記の設定で変わります。

- FMDISB コマンドパラメータ B10(FMDISB) : 8.2.11 FMDISB: 0x0B 節参照
- SLVSEL 端子 : 5.4 EPD マイコン EPD 駆動端子拡張/マルチチップ時制御端子節参照
- POWCTL コマンドパラメータ B30(ATTEMPO) : 8.2.21 POWCTL: 0x24 節参照

上記設定と表示波形メモリ選択の関係を表 8.2.6 に示します。

表 8.2.6 表示波形メモリ選択表

FMDISB	SLVSEL 端子	ATTEMPO	状態	選択表示波形メモリ
1	-	-	Flash メモリ未使用時	WFSET (コマンドパラメータ)
0	1	-	Flash メモリデータ使用時 スレーブ IC 時	表示波形 4 (Flash メモリ)
0	0	0	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 OFF 時	表示波形 4 (Flash メモリ)
0	0	1	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 ON 時	温度自動検出結果 から選択(Flash メモリ)

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)のみ発行することが可能です。

#### P1-P32 NSEGDT[255:0]: Next Segment Data

(初期値:0x0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000)

当パラメータは EPD 表示更新を行う各セグメント表示データを格納します。

各 1 ビットが 1 つのセグメントに対応しています。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。

NSEGDT[255:0]とセグメントの対応は、表 8.2.3.2 を参照してください。

#### 8.2.7 ATEPDWR5: 0x07

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
ATEPDWR5	-	0	0	0	0	1	1	1	Auto EPD Write 5
P1	B17	B16	B15	B14	B13	B12	B11	B10	NSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	NSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	NSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	NSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	NSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	NSEGDT[47:40]
P7	B77	B76	B75	B74	B73	B72	B71	B70	NSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	NSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	NSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	NSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	NSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	NSEGDT[95:88]

## 8. コマンド

P13	B137	B136	B135	B134	B133	B132	B131	B130	NSEGDT[103:96]
P14	B147	B146	B145	B144	B143	B142	B141	B140	NSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	NSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	NSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	NSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	NSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	NSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	NSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	NSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	NSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	NSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	NSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	NSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	NSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	NSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	NSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	NSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	NSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	NSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	NSEGDT[255:248]

当コマンドは下記条件までパラメータを発行すると、自動 EPD 表示更新シーケンス(7.7.1 自動 EPD 表示更新シーケンス節参照)を開始します。

- 発行開始パラメータ番号設定：SEGDLEN コマンドパラメータ B14-B10(SEGDSTAD[4:0])
- 発行終了パラメータ番号設定：SEGDLEN コマンドパラメータ B24-B20(SEGDENDAD[4:0])

SEGDLEN コマンドの詳細は、8.2.12 SEGDLEN:0x0C 節を参照してください。SEGDLEN コマンドを設定後、当コマンドを発行してください。

EPD 表示更新時に使用する表示波形メモリは下記の設定で変わります。

- FMDISB コマンドパラメータ B10(FMDISB) : 8.2.11 FMDISB: 0x0B 節参照
- SLVSEL 端子 : 5.4 EPD マイコン EPD 駆動端子拡張/マルチチップ時制御端子節参照
- POWCTL コマンドパラメータ B30(ATEMPON) : 8.2.21 POWCTL: 0x24 節参照

上記設定と表示波形メモリ選択の関係を表 8.2.7 に示します。

表 8.2.7 表示波形メモリ選択表

FMDISB	SLVSEL 端子	ATEMPON	状態	選択表示波形メモリ
1	-	-	Flash メモリ未使用時	WFSET (コマンドパラメータ)
0	1	-	Flash メモリデータ使用時 スレーブ IC 時	表示波形 5 (Flash メモリ)
0	0	0	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 OFF 時	表示波形 5 (Flash メモリ)
0	0	1	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 ON 時	温度自動検出結果 から選択(Flash メモリ)

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)のみ発行することが可能です。

### P1-P32 NSEGDT[255:0]: Next Segment Data

(初期値:0x0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000)

当パラメータは EPD 表示更新を行う各セグメント表示データを格納します。

各 1 ビットが 1 つのセグメントに対応しています。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。

NSEGDT[255:0]とセグメントの対応は、表 8.2.3.2 を参照してください。

### 8.2.8 ATEPDWR6: 0x08

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
ATEPDWR6	-	0	0	0	1	0	0	0	Auto EPD Write 6
P1	B17	B16	B15	B14	B13	B12	B11	B10	NSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	NSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	NSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	NSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	NSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	NSEGDT[47:40]
P7	B77	B76	B75	B74	B73	B72	B71	B70	NSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	NSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	NSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	NSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	NSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	NSEGDT[95:88]
P13	B137	B136	B135	B134	B133	B132	B131	B130	NSEGDT[103:96]
P14	B147	B146	B145	B144	B143	B142	B141	B140	NSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	NSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	NSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	NSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	NSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	NSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	NSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	NSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	NSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	NSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	NSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	NSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	NSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	NSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	NSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	NSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	NSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	NSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	NSEGDT[255:248]

当コマンドは下記条件までパラメータを発行すると、自動 EPD 表示更新シーケンス(7.7.1 自動 EPD 表示更新シーケンス節参照)を開始します。

- 発行開始パラメータ番号設定：SEGDLN コマンドパラメータ B14-B10(SEGDSTAD[4:0])
- 発行終了パラメータ番号設定：SEGDLN コマンドパラメータ B24-B20(SEGDENDAD[4:0])

SEGDLN コマンドの詳細は、8.2.12 SEGDLN:0x0C 節を参照してください。SEGDLN コマンドを設定後、当コマンドを発行してください。

## 8. コマンド

EPD 表示更新時に使用する表示波形メモリは下記の設定で変わります。

- FMDISB コマンドパラメータ B10(FMDISB) : 8.2.11 FMDISB: 0x0B 節参照
- SLVSEL 端子 : 5.4 EPD マイコン EPD 駆動端子拡張/マルチチップ時制御端子節参照
- POWCTL コマンドパラメータ B30(ATTEM PON) : 8.2.21 POWCTL: 0x24 節参照

上記設定と表示波形メモリ選択の関係を表 8.2.8 に示します。

表 8.2.8 表示波形メモリ選択表

FMDISB	SLVSEL 端子	ATTEM PON	状態	選択表示波形メモリ
1	-	-	Flash メモリ未使用時	WFSET (コマンドパラメータ)
0	1	-	Flash メモリデータ使用時 スレーブ IC 時	表示波形 6 (Flash メモリ)
0	0	0	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 OFF 時	表示波形 6 (Flash メモリ)
0	0	1	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 ON 時	温度自動検出結果 から選択(Flash メモリ)

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)のみ発行することが可能です。

### P1-P32 NSEGDT[255:0]: Next Segment Data

(初期値:0x0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000)

当パラメータは EPD 表示更新を行う各セグメント表示データを格納します。

各 1 ビットが 1 つのセグメントに対応しています。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。

NSEGDT[255:0]とセグメントの対応は、表 8.2.3.2 を参照してください。

### 8.2.9 ATEPDWR7: 0x09

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
ATEPDWR7	-	0	0	0	1	0	0	1	Auto EPD Write 7
P1	B17	B16	B15	B14	B13	B12	B11	B10	NSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	NSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	NSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	NSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	NSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	NSEGDT[47:40]
P7	B77	B76	B75	B74	B73	B72	B71	B70	NSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	NSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	NSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	NSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	NSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	NSEGDT[95:88]

P13	B137	B136	B135	B134	B133	B132	B131	B130	NSEGDT[103:96]
P14	B147	B146	B145	B144	B143	B142	B141	B140	NSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	NSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	NSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	NSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	NSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	NSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	NSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	NSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	NSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	NSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	NSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	NSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	NSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	NSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	NSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	NSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	NSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	NSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	NSEGDT[255:248]

当コマンドは下記条件までパラメータを発行すると、自動 EPD 表示更新シーケンス(7.7.1 自動 EPD 表示更新シーケンス節参照)を開始します。

- 発行開始パラメータ番号設定：SEGDLEN コマンドパラメータ B14-B10(SEGDSTAD[4:0])
- 発行終了パラメータ番号設定：SEGDLEN コマンドパラメータ B24-B20(SEGDENDAD[4:0])

SEGDLEN コマンドの詳細は、8.2.12 SEGDLEN:0x0C 節を参照してください。SEGDLEN コマンドを設定後、当コマンドを発行してください。

EPD 表示更新時に使用する表示波形メモリは下記の設定で変わります。

- FMDISB コマンドパラメータ B10(FMDISB) : 8.2.11 FMDISB: 0x0B 節参照
- SLVSEL 端子 : 5.4 EPD マイコン EPD 駆動端子拡張/マルチチップ時制御端子節参照
- POWCTL コマンドパラメータ B30(ATEMPON) : 8.2.21 POWCTL: 0x24 節参照

上記設定と表示波形メモリ選択の関係を表 8.2.9 に示します。

表 8.2.9 表示波形メモリ選択表

FMDISB	SLVSEL 端子	ATEMPON	状態	選択表示波形メモリ
1	-	-	Flash メモリ未使用時	WFSET (コマンドパラメータ)
0	1	-	Flash メモリデータ使用時 スレーブ IC 時	表示波形 7 (Flash メモリ)
0	0	0	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 OFF 時	表示波形 7 (Flash メモリ)
0	0	1	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 ON 時	温度自動検出結果 から選択(Flash メモリ)

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)のみ発行することが可能です。

#### P1-P32 NSEGDT[255:0]: Next Segment Data

(初期値:0x0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000)

当パラメータは EPD 表示更新を行う各セグメント表示データを格納します。

各 1 ビットが 1 つのセグメントに対応しています。

## 8. コマンド

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。

NSEGDT[255:0]とセグメントの対応は、表 8.2.3.2 を参照してください。

### 8.2.10 WFSET: 0x0A

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
WFSET	-	0	0	0	1	0	1	0	Waveform Timing Set
P1	B17	-	B15	B14	B13	B12	B11	B10	EPD_WAVE0[14:8]
P2	B27	B26	B25	B24	B23	B22	B21	B20	EPD_WAVE0[7:0]
P3	B37	-	B35	B34	B33	B32	B31	B30	EPD_WAVE1[14:8]
P4	B47	B46	B45	B44	B43	B42	B41	B40	EPD_WAVE1[7:0]
.	.	.	.	.	.	.	.	.	.
P61	B617	-	B615	B614	B613	B612	B611	B610	EPD_WAVE30[14:8]
P62	B627	B626	B625	B624	B623	B622	B621	B620	EPD_WAVE30[7:0]
P63	B637	-	B635	B634	B633	B632	B631	B630	EPD_WAVE31[14:8]
P64	B647	B646	B645	B644	B643	B642	B641	B640	EPD_WAVE31[7:0]

当コマンドは EPD 表示更新時(7.7 状態遷移節参照)以外の状態で発行することが可能です。

当コマンドの詳細は 7.6.6 表示波形メモリ節を参照してください。

### 8.2.11 FMDISB: 0x0B

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
FMDISB	-	0	0	0	1	0	1	1	Flash Memory Disable
P1	-	-	-	-	-	-	-	B10	FMDISB

当コマンドは常時発行することが発行することが可能です。

#### B17-B11 Reserved

#### B10 FMDISB: Flash Memory Disable Bit(初期値:0x0)

当パラメータは Flash メモリに格納されている初期設定データ、表示波形の設定を使用/未使用を選択します。

1 : Flash メモリデータ未使用

0 : Flash メモリデータ使用(初期値)

1 を設定する場合、ATEPDWR1~7 コマンドおよび POWON コマンドを発行する前に下記のコマンドパラメータを設定する必要があります。

- POWCTL コマンドパラメータ
- IOCTL コマンドパラメータ
- SLVSEL コマンドパラメータ
- DET2CTL コマンドパラメータ
- DROECTL コマンドパラメータ
- WFSET コマンドパラメータ

0 を設定する場合、Flash メモリに上記のコマンドパラメータの設定をプログラムしておく必要があ

ります。プログラムされていない場合、動作の保障はできません。

### 8.2.12 SEGDLEN: 0x0C

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
SEGDLEN	-	0	0	0	1	1	0	0	Seg Data Length
P1	-	-	-	B14	B13	B12	B11	B10	SEG DSTAD[4:0]
P2	-	-	-	B24	B23	B22	B21	B20	SEG DENDAD[4:0]

当コマンドは常時発行することが発行することが可能です。CURSDT/ATEPDWR1~7/NEXTSDT コマンドパラメータを発行する前に必ず任意のパラメータを設定してください。

全セグメントを使用しないとき、部分的に EPD 表示更新を行いたい時に設定してください。

**B17-B15** Reserved

**B14-B10** **SEG DSTAD[4:0]: Segment Data Start Address Bits(初期値:0x00)**

CURSDT/ATEPDWR1~7/NEXTSDT コマンドパラメータの入力開始アドレスを設定します。

表 8.2.12.1 SEG DSTAD[4:0] 入力開始アドレス表

SEG DSTAD[4:0]	入力開始アドレス
0x00	P1(初期値)
0x01 ~ 0x1F	P(設定値+ 1)

当パラメータの注意事項を下記に示します。

- SEG DSTAD[4:0] ≤ SEG DENDAD[4:0]

**B27-B25** Reserved

**B24-B20** **SEG DENDAD[4:0]: Segment Data End Address Bits(初期値:0x00)**

CURSDT/ATEPDWR1~7 コマンドパラメータの入力終了アドレスを設定します。NEXTSDT コマンドパラメータはこの設定は機能しません。

表 8.2.12.2 SEG DENDAD[4:0] 入力開始アドレス表

SEG DENDAD[4:0]	入力終了アドレス
0x1F	P32(初期値)
0x01 ~ 0x1F	P(設定値+ 1)

当パラメータの注意事項を下記に示します。

- SEG DSTAD[4:0] ≤ SEG DENDAD[4:0]

上記の注意事項を守らない場合、動作保障はできません。

ATEPDWR1~7 コマンドパラメータ入力時、当パラメータまで発行終了と同時に EPD 自動表示更新シーケンスが開始します。

### 8.2.13 NEXTSDT: 0x10

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
NEXTSDT	-	0	0	1	0	0	0	0	Next Segment Data
P1	B17	B16	B15	B14	B13	B12	B11	B10	NSEGDT[7:0]
P2	B27	B26	B25	B24	B23	B22	B21	B20	NSEGDT[15:8]
P3	B37	B36	B35	B34	B33	B32	B31	B30	NSEGDT[23:16]
P4	B47	B46	B45	B44	B43	B42	B41	B40	NSEGDT[31:24]
P5	B57	B56	B55	B54	B53	B52	B51	B50	NSEGDT[39:32]
P6	B67	B66	B65	B64	B63	B62	B61	B60	NSEGDT[47:40]

## 8. コマンド

P7	B77	B76	B75	B74	B73	B72	B71	B70	NSEGDT[55:48]
P8	B87	B86	B85	B84	B83	B82	B81	B80	NSEGDT[63:56]
P9	B97	B96	B95	B94	B93	B92	B91	B90	NSEGDT[71:64]
P10	B107	B106	B105	B104	B103	B102	B101	B100	NSEGDT[79:72]
P11	B117	B116	B115	B114	B113	B112	B111	B110	NSEGDT[87:80]
P12	B127	B126	B125	B124	B123	B122	B121	B120	NSEGDT[95:88]
P13	B137	B136	B135	B134	B133	B132	B131	B130	NSEGDT[103:96]
P14	B147	B146	B145	B144	B143	B142	B141	B140	NSEGDT[111:104]
P15	B157	B156	B155	B154	B153	B152	B151	B150	NSEGDT[119:112]
P16	B167	B166	B165	B164	B163	B162	B161	B160	NSEGDT[127:120]
P17	B177	B176	B175	B174	B173	B172	B171	B170	NSEGDT[135:128]
P18	B187	B186	B185	B184	B183	B182	B181	B180	NSEGDT[143:136]
P19	B197	B196	B195	B194	B193	B192	B191	B190	NSEGDT[151:144]
P20	B207	B206	B205	B204	B203	B202	B201	B200	NSEGDT[159:152]
P21	B217	B216	B215	B214	B213	B212	B211	B210	NSEGDT[167:160]
P22	B227	B226	B225	B224	B223	B222	B221	B220	NSEGDT[175:168]
P23	B237	B236	B235	B234	B233	B232	B231	B230	NSEGDT[183:176]
P24	B247	B246	B245	B244	B243	B242	B241	B240	NSEGDT[191:184]
P25	B257	B256	B255	B254	B253	B252	B251	B250	NSEGDT[199:192]
P26	B267	B266	B265	B264	B263	B262	B261	B260	NSEGDT[207:200]
P27	B277	B276	B275	B274	B273	B272	B271	B270	NSEGDT[215:208]
P28	B287	B286	B285	B284	B283	B282	B281	B280	NSEGDT[223:216]
P29	B297	B296	B295	B294	B293	B292	B291	B290	NSEGDT[231:224]
P30	B307	B306	B305	B304	B303	B302	B301	B300	NSEGDT[239:232]
P31	B317	B316	B315	B314	B313	B312	B311	B310	NSEGDT[247:240]
P32	B327	B326	B325	B324	B323	B322	B321	B320	NSEGDT[255:248]

当コマンドは EPD 表示更新時(7.7 状態遷移を参照)以外の状態で発行することが可能です。

コマンドパラメータの発行開始パラメータ番号を下記のコマンドパラメータで設定することができます。

➤ 発行開始パラメータ番号設定 : SEGDLLEN コマンドパラメータ B14-B10(SEGDSTAD[4:0])

発行終了パラメータ番号設定 : SEGDLLEN コマンドパラメータ B24-B20(SEGDENDAD[4:0])は当コマンドと関係ありません。発行終了したいパラメータ番号でパラメータの発行を終了してください。それまで発行したパラメータは反映されます。

SEGDLLEN コマンドの詳細は、8.2.12 SEGDLLEN:0x0C を参照してください。SEGDLLEN コマンドを設定後、当コマンドを発行してください。

### P1-P32 NSEGDT[255:0]: Next Segment Data

(初期値:0x0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000\_0000)

当パラメータは、POWON コマンド/EPDWR コマンド/POWOFF コマンドを使用して EPD 表示更新を行う時、EPD 表示更新を行う各セグメント表示データを格納します。ATEPDWR1~7 コマンドを発行して EPD 表示更新を行う場合は、設定する必要はありません。

各 1 ビットが 1 つのセグメントに対応しています。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。



NSEGDT[255:0]とセグメントの対応は、表 8.2.3.2 を参照してください。

#### 8.2.14 POWON: 0x11

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
POWON	-	0	0	1	0	0	0	1	Power On

当コマンドは常時発行することが可能です。

電源立ち上げ/EPD 表示更新/電源立ち下げを個別で制御する場合、当コマンドを発行することで下記の動作が行われます。

- 内蔵発振回路の起動開始
- EPD 表示更新時に必要な電源 VOUT1/VEPD Booster の電源起動開始

当コマンドを発行終了後、電源起動期間が終了するまでに 200ms が必要です。電源安定期間に移行すると、マスタ IC 時(SLVSEL 端子=Low レベル)は EPDWR コマンドの発行、スレーブ IC 時(SLVSEL 端子=High レベル)は EPDTRG 端子が High レベルの状態を EPDCLK 端子の立ち上がりで取り込むことで EPD 表示更新を開始します。

EPD 表示更新終了後、VOUT1/VEPD は自動で電源立ち下げを行いません。電源安定期間であれば、マスタ IC 時は EPDWR コマンドの発行、スレーブ IC 時は EPDTRG 端子が High レベルの状態を EPDCLK 端子の立ち上がりで取り込むことで、2 回以上 EPD 表示更新を行うことができます。

#### 8.2.15 POWOFF: 0x12

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
POWOFF	-	0	0	1	0	0	1	0	Power Off

当コマンドは電源安定期間(7.7 状態遷移節を参照)に発行することが可能です。

電源立ち上げ/EPD 表示更新/電源立ち下げを個別で制御する場合、当コマンドを発行すると下記の動作が行われます。

- 電源立ち下げシーケンス(7.7 状態遷移節を参照)に移行
- VOUT1/VEPD 電源の立ち下げ
- 内蔵発振回路の停止
- スタンバイ状態に移行(7.7 状態遷移節を参照)

#### 8.2.16 EPDWR: 0x13

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
EPDWR	-	0	0	1	0	0	1	1	EPD Write

当コマンドは電源安定期間(7.7 状態遷移節を参照)に発行することが可能です。またマスタ IC 時(SLVSEL 端子=Low レベル)発行することができます。

電源立ち上げ/EPD 表示更新/電源立ち下げを個別で制御する場合、当コマンドを発行すると下記の動作が行われます。

- EPD 表示更新開始(7.7 状態遷移節を参照)

スレーブ IC 時(SLVSEL 端子=High レベル)は当コマンドを使用することができません。EPDTRG 端子が High レベルの状態を EPDCLK 端子の立ち上がりで取り込むと、EPD 表示更新シーケンスを開始します。

#### 8.2.17 EPDPCTL: 0x20

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
EPDPCTL	-	0	1	0	0	0	0	0	EPD Back Plane Control

## 8. コマンド

P1	-	-	-	-	-	-	-	B10	NBPDT
----	---	---	---	---	---	---	---	-----	-------

当コマンドは EPD 表示更新時(7.7 状態遷移節を参照)以外の状態で発行することができます。

**B17-B11**            **Reserved**

**B10**                **NBPDT: Next Back Plane Data Bit(初期値:0x0)**

当パラメータは EPD 表示更新を行うバックプレーンの表示データを格納します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x0 の時、1 を書き込むと黒の表示、0 を書き込むと白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x1 の時、1 を書き込むと白の表示、0 を書き込むと黒を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x2 の時、設定関係なく白を表示します。

EPDDCTL コマンド B13-B12(DSPMOD)が 0x3 の時、設定関係なく黒を表示します。

### 8.2.18 EPDDCTL: 0x21

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
EPDDCTL	-	0	1	0	0	0	0	1	EPD Display Control
P1	-	-	-	-	B13	B12	-	-	DSPMOD[1:0]

当コマンドは EPD 表示更新時(7.7 状態遷移を参照)以外の状態で発行することが可能です。

**B17-B14**            **Reserved**

**B13-B12**           **DSPMOD[1:0]: Next Back Plane Bits(初期値:0x0)**

当パラメータは EPD 表示更新のモードを選択します。

表 8.2.18 DSPMOD[2:0]表示波形選択表

DSPMOD[1:0]	表示モード
0x3	全黒表示
0x2	全白表示
0x1	反転表示
0x0	通常表示

当パラメータを設定して EPD 表示更新をすることで表示の反転、全白表示、全黒表示を行うことができます。この表示制御は EPD 表示更新データの NEXTSDT[255:0]、NEXTBDT には直接影響を与えません。

通常表示を行うには、当パラメータを 0x0 に設定し、EPD 表示更新を行ってください。

**B11-B10**            **Reserved**

### 8.2.19 WFSEL: 0x22

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
WFSEL	-	0	1	0	0	0	1	0	Waveform Select
P1	-	-	-	-	-	B12	B11	B10	WFSEL[2:0]

当コマンドは EPD 表示更新時(7.7 状態遷移を参照)以外の状態で発行することが可能です。

**B17-B13**            **Reserved**

**B12-B10**           **WFSEL[2:0]:Waveform Select Bits(初期値:0x1)**

当パラメータは電源立ち上げ/EPD 表示更新/電源立ち下げを個別で制御する場合、EPD 表示更新時に Flash メモリに格納されている 7 種類の表示波形モードを選択します。表 8.2.18.1 を参照してください。

表 8.2.19.1 WFSEL[2:0]表示波形選択表

WFSEL[2:0]	選択表示波形
0x0	設定禁止
0x1	表示波形 1(初期値)
0x2	表示波形 2
0x3	表示波形 3
0x4	表示波形 4
0x5	表示波形 5
0x6	表示波形 6
0x7	表示波形 7

EPD 表示更新時に使用する表示波形メモリは下記の設定で変わります。

- FMDISB コマンドパラメータ B10(FMDISB) : 8.2.11 FMDISB: 0x0B 節参照
- SLVSEL 端子 : 5.4 EPD マイコン EPD 駆動端子拡張/マルチチップ時制御端子節参照
- POWCTL コマンドパラメータ B30(ATEMPON) : 8.2.21 POWCTL: 0x24 節参照

上記設定と表示波形メモリ選択の関係を表 8.2.19.2 に示します。

表 8.2.19.2 表示波形メモリ選択表

FMDISB	SLVSEL 端子	ATEMPON	状態	選択表示波形メモリ
1	-	-	Flash メモリ未使用時	WFSET (コマンドパラメータ)
0	1	-	Flash メモリデータ使用時 スレーブ IC 時	WFSEL[2:0] (Flash メモリ)
0	0	0	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 OFF 時	WFSEL[2:0] (Flash メモリ)
0	0	1	Flash メモリデータ使用時 マスタ IC 時 温度自動検出 ON 時	温度自動検出結果 から選択(Flash メモリ)

### 8.2.20 TEMPELSON: 0x23

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
TEMPELSON	-	0	1	0	0	0	1	1	Temperature Sensor Sensing On

当コマンドはスタンバイ状態/電源安定期間(7.7 状態遷移節を参照)に発行することが可能です。

発行すると温度検出回路が温度検出をします。温度検出はコマンド発行後 3.5ms で終了します。その間コマンドインターフェースの動作と EPD 表示更新は行わないでください。

温度検出結果(AD 値)はレジスタに格納されて、コマンドインターフェースから 7bit のデジタル値で読み出すことができます。I2C スレーブインターフェース時の読み出し手順は図 8.2.20.1 を参照してください。SPI スレーブインターフェース時の読み出し手順は、図 8.2.20.2 を参照してください。

## 8. コマンド

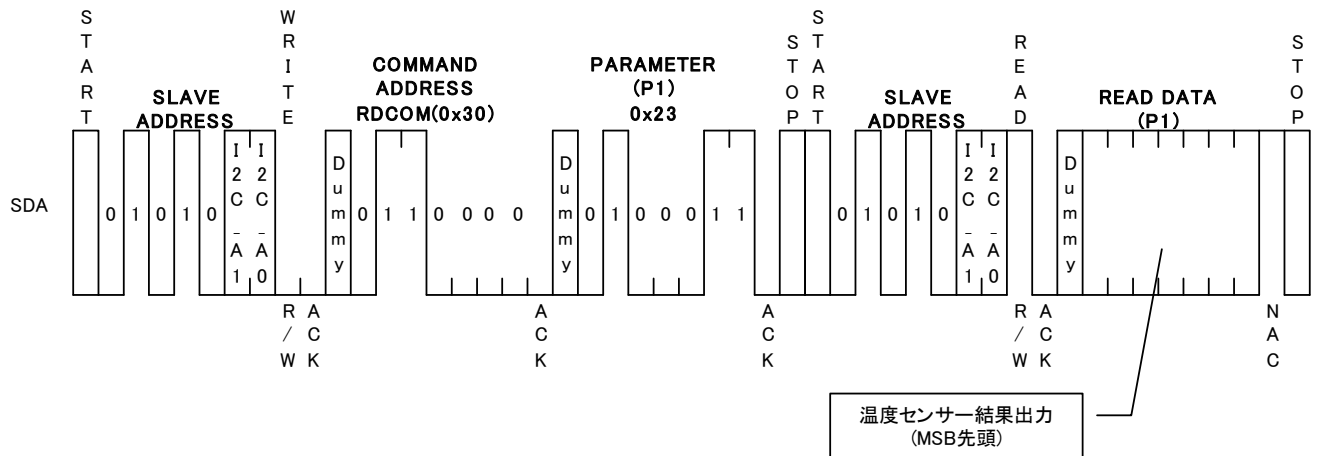


図 8.2.20.1 I2C スレーブインターフェース時 AD 値読み出し

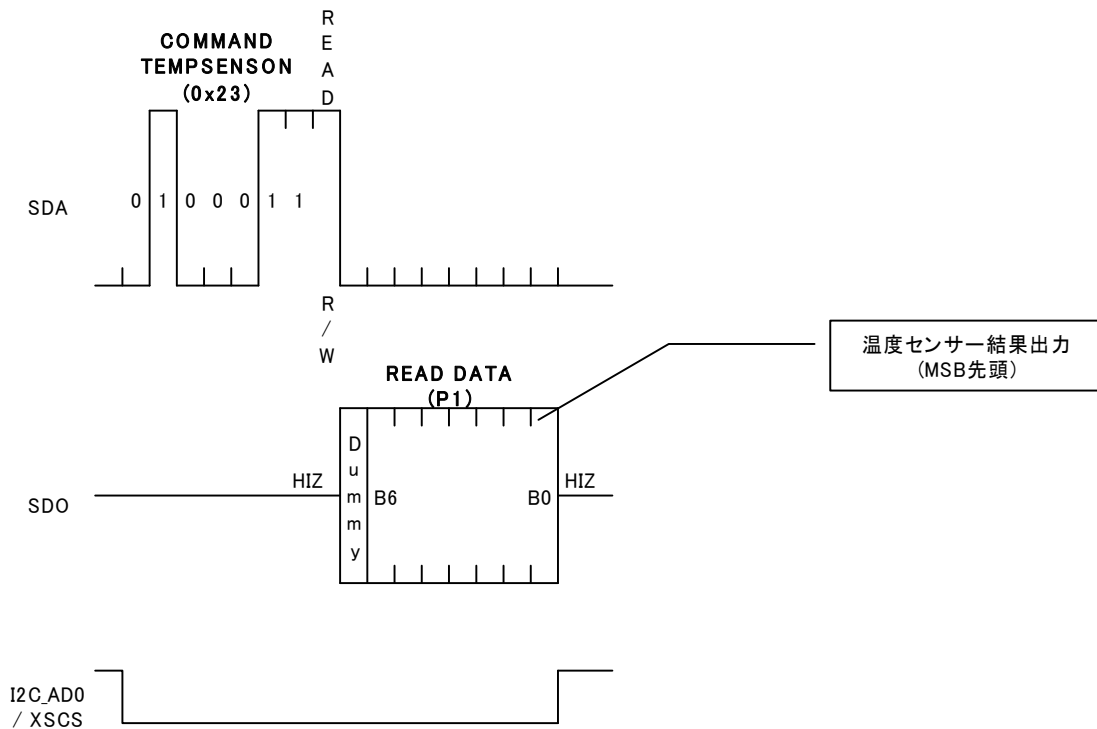


図 8.2.20.2 SPI スレーブインターフェース時 AD 値読み出し

### 8.2.21 POWCTL: 0x24

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
POWCTL	-	0	1	0	0	1	0	0	Power Control
P1	-	-	B15	B14	-	-	-	B10	VDC2SEL[1:0] VDC1SEL
P2	B27	B26	B25	B24	B23	B22	B21	B20	VOUSU1FREQ[1:0] VOUT1FREQ[1:0] VEPDSUFREQ[1:0] VEPDFREQ[1:0]
P3	-	-	-	0	-	-	-	B30	ATTEMPON
P4	B47	B46	B45	B44	B43	B42	B41	B40	FM2SETWAVE TMPTW1W2 [2:0]

									FM3SETWAVE TMPTW2W3 [2:0]
P5	B57	B56	B55	B54	B53	B52	B51	B50	FM4SETWAVE TMPTW3W4[2:0] FM5SETWAVE TMPTW4W5 [2:0]
P6	B67	B66	B65	B64	B63	B62	B61	B60	FM6SETWAVE TMPTW5W6 [2:0] FM7SETWAVE TMPTW6W7 [2:0]
P7	-	-	-	-	-	B72	B71	B70	TEMPOFFSET[2:0]
P8	0	0	0	0	1	1	1	1	Fix
P9	0	0	1	1	0	0	0	0	Fix
P10	0	0	0	0	0	1	0	0	Fix
P11	0	0	0	0	0	0	0	0	Fix
P12	0	0	1	0	1	1	0	1	Fix
P13	0	0	0	0	0	0	0	1	Fix
P14	0	0	0	0	1	0	0	0	Fix
P15	0	0	0	1	0	0	0	0	Fix
P16	0	0	0	1	1	0	0	0	Fix
P17	1	0	1	0	0	0	0	1	Fix
P18	0	0	0	1	1	1	1	1	Fix

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)に発行することが可能です。また FMDISB コマンド B10(FMDISB)が 0 の場合、当コマンドパラメータを発行する必要はありません。

**B17-B16** Reserved

**B15-B14** VDC2SEL[1:0]: VDC2 Voltage Select Bits (初期値:0x3)

当パラメータは、VEPD Booster の基準電源 VDC2 電圧を選択します。設定の対応表は表 8.2.21.1 を参照してください。VEPD 電圧は、VDC2 電圧の 3 倍になります。

表 8.2.21.1 VDC2SEL[1:0] と VDC2 電圧対応表

VDC2SEL[1:0]	VDC2 電圧	VEPD 電圧(VDC2 電圧 x 3)
0x0	禁止設定	禁止設定
0x1	3.05V	9.15V
0x2	4.1V	12.3V
0x3	5.15V(初期値)	15.45V

当パラメータに合わせて DET2CTL コマンドパラメータ B12-B11(DET2SEL[1:0])の設定を行ってください。8.2.26 DET2CTL:0x32 節 表 8.2.26 を参照してください

**B13-B11** Reserved

**B10** VDC1SEL: VDC1 Voltage Select Bit (初期値:0x0)

当パラメータは、VOUT1 Booster の基準電源 VDC1 電圧を設定します。設定の対応表は表 8.2.21.2 を参照してください。

表 8.2.21.2 VDC1SEL と VDC1 電圧対応表

VDC1SEL	VDC1 電圧	VOUT1 電圧
0x0	1.98V(初期値)	5.94V (VDC1 電圧 x 3)
0x1	2.98V	5.96V (VDC1 電圧 x 2)

VDD 電源 $\geq$ 3V の場合、1 に設定してください。VOUT1 は VDC1 電圧の 2 倍昇圧になり消費電力を削減することができます。1 に設定時且つ VDD 電圧 $<$ 3V の時、VDC1 電圧=VDD 電圧になります。

VDD 電源 $<$ 3V の時は、0 に設定してください。VOUT1 は VDC1 電圧の 3 倍昇圧になります。0 に設定時かつ VDD 電圧 $<$ 2V の時、VDC1 電圧=VDD 電圧となります。

## 8. コマンド

### B27-B26 VOUT1SUFREQ[1:0]: VOUT1 Start Up Dcdc Frequency Select Bits (初期値:0x0)

当パラメータは、VOUT1 Booster 電源起動期間(7.7 状態遷移節参照)の昇圧クロック周波数を選択します。設定の対応表は表 8.2.21.3 を参照してください。

表 8.2.21.3 VOUT1SUFREQ[1:0]と VOUT1 昇圧クロック周波数対応表

VOUT1SUFREQ[1:0]	VOUT1 昇圧クロック周波数
0x0	62.5KHz(初期値)
0x1	32KHz
0x2	16KHz
0x3	8KHz

通常使用時、当パラメータは 0x0 に設定してください。

### B25-B24 VOUT1FREQ[1:0]: VOUT1 Dcdc Frequency Select Bits (初期値:0x0)

当パラメータは、VOUT1 Booster の昇圧クロック周波数を選択します。VOUT1 Booster が電源起動期間(7.7 状態遷移節参照)以外で動作している時の設定です。設定の対応表は表 8.2.21.4 を参照してください。

表 8.2.21.4 VOUT1FREQ[1:0]と VOUT1 昇圧クロック周波数対応表

VOUT1FREQ[1:0]	VOUT1 昇圧クロック周波数
0x0	62.5KHz(初期値)
0x1	32KHz
0x2	16KHz
0x3	8KHz

当パラメータ設定は、6 外部部品推奨値節を参照してください。

### B23-B22 VEPDSUFREQ[1:0]: VEPD Start Up Dcdc Frequency Select Bits (初期値:0x0)

当パラメータは、VEPD Booster 電源起動期間(7.7 状態遷移節参照)の昇圧クロック周波数を選択します。設定の対応表は表 8.2.21.5 を参照してください。

表 8.2.21.5 VEPDSUFREQ[1:0]と VEPD 昇圧クロック周波数対応表

VEPDSUFREQ[1:0]	VEPD 昇圧クロック周波数
0x0	32KHz(初期値)
0x1	16KHz
0x2	8KHz
0x3	4KHz

通常使用時、当パラメータは 0x0 に設定してください。

### B21-B20 VEPDFREQ[1:0]: VEPD Dcdc Frequency Select Bits (初期値:0x0)

当パラメータは、VEPD Booster の昇圧クロック周波数を選択します。電源起動期間(7.7 状態遷移節を参照)以外で VEPD Booster が動作している時の設定です。設定の対応表は表 8.2.21.6 を参照してください。

表 8.2.21.6 VEPDFREQ[1:0] と VEPD 昇圧クロック周波数対応表

VEPDFREQ[1:0]	VEPD 昇圧クロック周波数
0x0	32KHz(初期値)
0x1	16KHz
0x2	8KHz
0x3	4KHz

当パラメータ設定は、6 外部部品推奨値節を参照してください。

**B37-B35** Reserved

**B34** Fixed 0 Bit

当パラメータは0に固定してください。

### B33-B31 Reserved

### B30 ATTEMPON: Auto Temperature Sensing On Bit (初期値:0x0)

当パラメータは、自動温度検出機能の使用/未使用を設定します。

1：自動温度検出機能を使用。

0：自動温度検出機能を未使用。(初期値)

この機能は EPD 表示更新前に、自動で温度検出を行い、結果を基に Flash メモリに格納された表示波形を選択する機能です(7.7 状態遷移節を参照)。当パラメータが有効になるのは、下記の設定時に限ります。

- SLVSEL 端子=Low レベル(マスタ IC 時)、且つ FMDISB コマンド B10(FMDISB)を0に設定 (Flash メモリデータを使用する)。

自動温度検出機能を有効にした場合、P4-P6 パラメータを必ず設定してください。無効時は、P4-P6 を設定する必要はありません。

この機能は EPD 表示更新を行う前に、Flash メモリに格納している初期設定データ(7.5.2 Flash メモリ初期設定データ参照)を自動で読み出します。EPD 表示更新前にコマンドインターフェースで POWCTL コマンドパラメータを発行しても Flash メモリの格納データに上書きされます。必ず Flash メモリの初期設定データをプログラムして使用してください。

### Flash メモリ表示波形データ数の設定

Flash メモリに格納している表示波形データの数に1を設定する POWCTL コマンドパラメータを下記に示します。

- 表示波形データ 2 種類： B47(FM2SETWAVE)
- 表示波形データ 3 種類： B43(FM3SETWAVE)
- 表示波形データ 4 種類： B57(FM4SETWAVE)
- 表示波形データ 5 種類： B53(FM5SETWAVE)
- 表示波形データ 6 種類： B67(FM6SETWAVE)
- 表示波形データ 7 種類： B63(FM7SETWAVE)

必ず上記に該当するパラメータに1を設定してください。設定していない場合の動作保証はできません。

### 温度境界値と表示波形データ

温度境界値は温度自動検出結果から、温度変化によって最大7つの Flash メモリに格納している表示波形データを自動で選択する為の設定です。表示波形データの設定の詳細は、7.5.1 Flash メモリマップを参照してください。

温度境界値の設定は下記の POWCTL コマンドパラメータです。

- 表示波形データ 1 と 2 の温度境界値設定： B46-B44(TMPTW1W2[2:0])
- 表示波形データ 2 と 3 の温度境界値設定： B42-B40(TMPTW2W3[2:0])
- 表示波形データ 3 と 4 の温度境界値設定： B56-B54(TMPTW3W4[2:0])
- 表示波形データ 4 と 5 の温度境界値設定： B52-B50(TMPTW4W5[2:0])
- 表示波形データ 5 と 6 の温度境界値設定： B66-B64(TMPTW5W6[2:0])
- 表示波形データ 6 と 7 の温度境界値設定： B62-B60(TMPTW6W7[2:0])

上記設定値と温度境界値の関係を表 8.2.21.7 に示します。(温度検出精度は±5°Cです。)

表 8.2.21.7 設定値と温度境界値対応表

設定値	温度境界値
0x0	0.1°C(初期値)
0x1	10.2°C
0x2	20.3°C

## 8. コマンド

0x3	29.7°C
0x4	39.8°C
0x5	49.9°C
0x6,0x7	設定禁止

温度境界値設定の注意事項を下記に示します。

- TMPTW1W2[2:0]<TMPTW2W3[2:0]<TMPTW3W4[2:0]<TMPTW4W5[2:0]<TMPTW5W6[2:0]<TMPTW6W7[2:0]  
(但し Flash メモリに格納している表示波形データ数以上の温度境界値設定は不要。設定しても動作に影響はしません。)

表示波形メモリに表示波計データを7種類格納している場合の温度境界値、表示波形メモリ、温度自動検出結果の例を図 8.2.21.1 に示します。

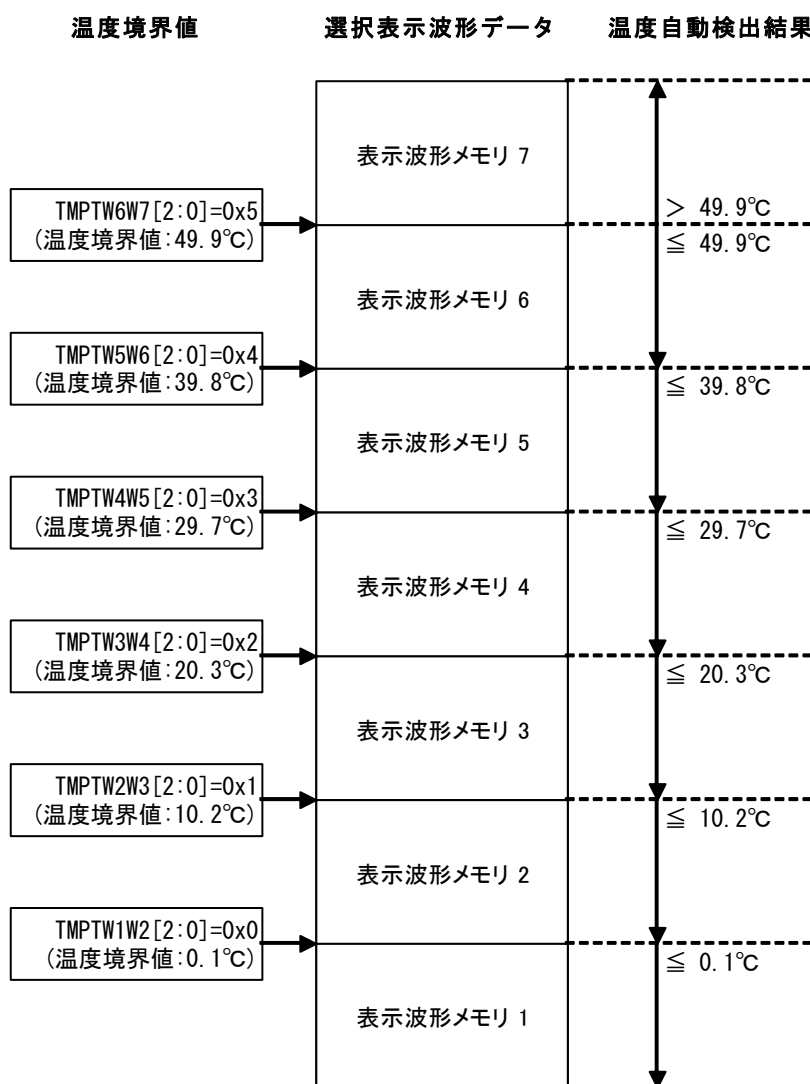


図 8.2.21.1 表示波形例(波形表示データ 7 種類)

表示波形メモリに表示波計データを3種類格納している場合の温度境界値、表示波形メモリ、温度自動検出結果の例を図 8.2.21.2 に示します。



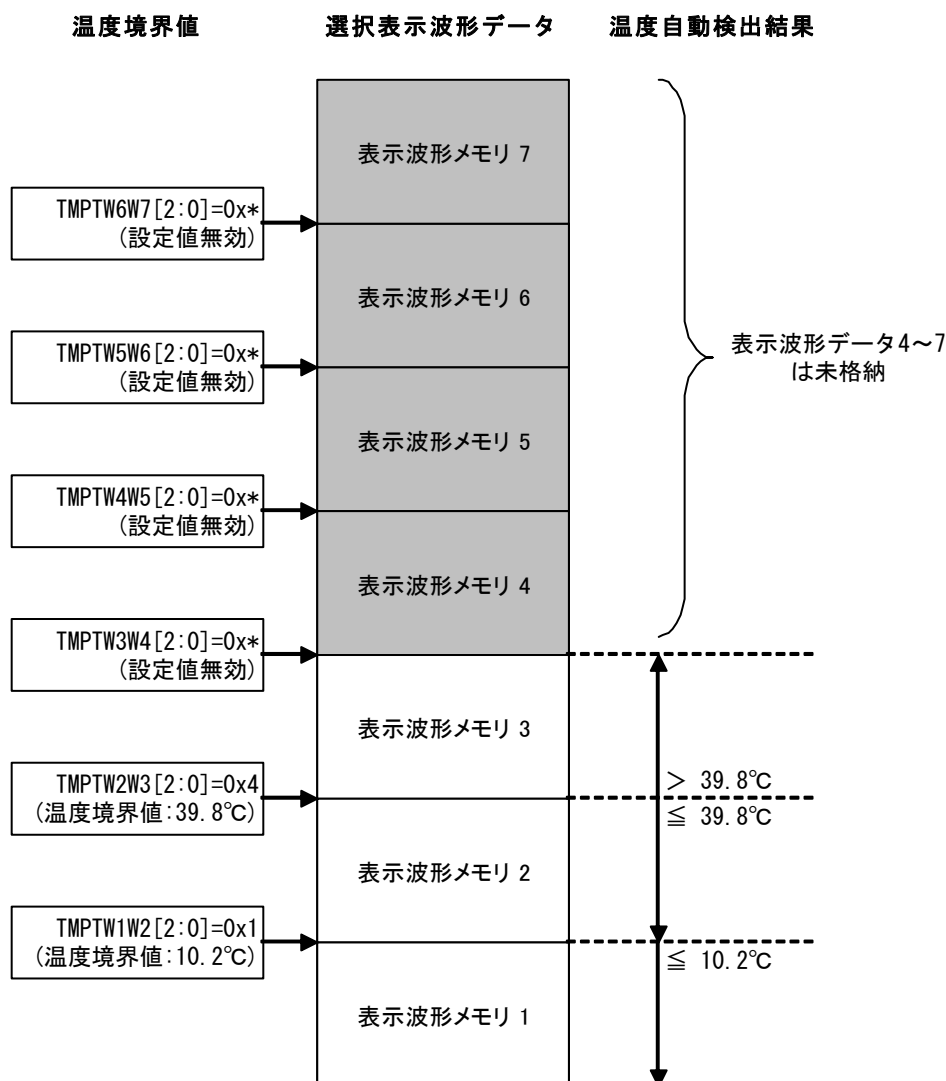


図 8.2.21.2 表示波形例(波形表示データ 3 種類)

**B47 FM2SETWAVE: Flash Memory 2 Setting Waveform Bit (初期値:0x0)**

当パラメータは、Flash メモリに 2 種類の表示波形を格納しているかを示します。

1 : 2 種類の表示波形データを Flash メモリに格納。

0 : 1 種類もしくは 3 種類以上表示波形データを Flash メモリに格納。(初期値)

当パラメータは、下記の設定をすべて満たす時、設定してください。

- B30(ATTEMPON)を 1 に設定。
- マスタ IC 時(SLVSEL 端子=Low レベル)。
- Flash メモリデータを使用する(FMDISB コマンド B10(FMDISB)を 0 に設定)。

上記以外の設定時は無効になります。

**B46-B44 TMPTW1W2[2:0]: Temperature Point between Waveform 1 and Waveform 2 Bits (初期値:0x0)**

当パラメータは、Flash メモリに格納した表示波形データ 1 と表示波形データ 2 を選択する温度の境界値を設定して、温度自動検出結果からどちらの波形を選択するか決めます。設定値と温度境界値の関係は、表 8.2.21.7 を参照してください。

**B43 FM3SETWAVE: Flash Memory 3 Setting Waveform Bit (初期値:0x0)**

## 8. コマンド

---

当パラメータは、Flash メモリに 3 種類の表示波形を格納しているかを示します。

1 : 3 種類の表示波形データを Flash メモリに格納。

0 : 2 種類以下もしくは 4 種類以上表示波形データを Flash メモリに格納。(初期値)

当パラメータは、下記の設定をすべて満たす時、設定してください。

- B30(ATTEMPON)を 1 に設定。
- マスタ IC 時(SLVSEL 端子=Low レベル)。
- Flash メモリデータを使用する(FMDISB コマンド B10(FMDISB)を 0 に設定)。

上記以外の設定時は無効になります。

### **B42-B40**            **TMPTW2W3[2:0]: Temperature Point between Waveform 2 and Waveform 3 Bits** (初期値:0x1)

当パラメータは、Flash メモリに格納した表示波形データ 2 と表示波形データ 3 を選択する温度の境界値を設定して、温度自動検出結果からどちらの波形を選択するか決めます。設定値と温度境界値の関係は、表 8.2.21.7 を参照してください。

### **B57**                **FM4SETWAVE: Flash Memory 4 Setting Waveform Bit (初期値:0x0)**

当パラメータは、Flash メモリに 4 種類の表示波形を格納しているかを示します。

1 : 4 種類の表示波形データを Flash メモリに格納。

0 : 3 種類以下もしくは 5 種類以上表示波形データを Flash メモリに格納。(初期値)

当パラメータは、下記の設定をすべて満たす時、設定してください。

- B30(ATTEMPON)を 1 に設定。
- マスタ IC 時(SLVSEL 端子=Low レベル)。
- Flash メモリデータを使用する(FMDISB コマンド B10(FMDISB)を 0 に設定)。

上記以外の設定時は無効になります。

### **B56-B54**            **TMPTW3W4[2:0]: Temperature Point between Waveform 3 and Waveform 4 Bits** (初期値:0x2)

当パラメータは、Flash メモリに格納した表示波形データ 3 と表示波形データ 4 を選択する温度の境界値を設定して、温度自動検出結果からどちらの波形を選択するか決めます。設定値と温度境界値の関係は、表 8.2.21.7 を参照してください。

### **B53**                **FM5SETWAVE: Flash Memory 5 Setting Waveform Bit (初期値:0x0)**

当パラメータは、Flash メモリに 5 種類の表示波形を格納しているかを示します。

1 : 5 種類の表示波形データを Flash メモリに格納。

0 : 4 種類以下もしくは 6 種類以上表示波形データを Flash メモリに格納。(初期値)

当パラメータは、下記の設定をすべて満たす時、設定してください。

- B30(ATTEMPON)を 1 に設定。
- マスタ IC 時(SLVSEL 端子=Low レベル)。
- Flash メモリデータを使用する(FMDISB コマンド B10(FMDISB)を 0 に設定)。

上記以外の設定時は無効になります。

---

**B52-B50**            **TMPTW4W5[2:0]: Temperature Point between Waveform 4 and Waveform 5 Bits**  
(初期値:0x3)

当パラメータは、Flash メモリに格納した表示波形データ 4 と表示波形データ 5 を選択する温度の境界値を設定して、温度自動検出結果からどちらの波形を選択するか決めます。設定値と温度境界値の関係は、表 8.2.21.7 を参照してください。

**B67**                    **FM6SETWAVE: Flash Memory 6 Setting Waveform Bit (初期値:0x0)**

当パラメータは、Flash メモリに 6 種類の表示波形データを格納しているか設定します。

1 : 6 種類の表示波形データを Flash メモリに格納。

0 : 5 種類以下もしくは 7 種類の表示波形データを Flash メモリに格納。(初期値)

当パラメータは、下記の設定をすべて満たす時、設定してください。

- B30(ATTEMPON)を 1 に設定。
- マスタ IC 時(SLVSEL 端子=Low レベル)。
- Flash メモリデータを使用する(FMDISB コマンド B10(FMDISB)を 0 に設定)。

上記以外の設定時は無効になります。

**B66-B64**            **TMPTW5W6[2:0]: Temperature Point between Waveform 5 and Waveform 6 Bits**  
(初期値:0x4)

当パラメータは、Flash メモリに格納した表示波形データ 5 と表示波形データ 6 を選択する温度の境界値を設定して、温度自動検出結果からどちらの波形を選択するか決めます。設定値と温度境界値の関係は、表 8.2.21.7 を参照してください。

**B63**                    **FM7SETWAVE: Flash Memory 7 Setting Waveform Bit (初期値:0x1)**

当パラメータは、Flash メモリに 7 種類の表示波形を格納しているかを示します。

1 : 7 種類の表示波形データを Flash メモリに格納。(初期値)

0 : 6 種類以下の表示波形データを Flash メモリに格納。

当パラメータは、下記の設定をすべて満たす時、設定してください。

- B30(ATTEMPON)を 1 に設定。
- マスタ IC 時(SLVSEL 端子=Low レベル)。
- Flash メモリデータを使用する(FMDISB コマンド B10(FMDISB)を 0 に設定)。

上記以外の設定時は無効になります。

**B62-B60**            **TMPTW6W7[2:0]: Temperature Point between Waveform 6 and Waveform 7 Bits**  
(初期値:0x5)

当パラメータは、Flash メモリに格納した表示波形データ 6 と表示波形データ 7 を選択する温度の境界値を設定して、温度自動検出結果からどちらの波形を選択するか決めます。設定値と温度境界値の関係は、表 8.2.21.7 を参照してください。

**B77-B73**            **Reserved****B72-B70**            **TEMPOFFSET[2:0]: Temperature Sensing Result Offset Bits (初期値:0x0)**

当パラメータは、温度検出結果(AD 値)に対するオフセットを行います。オフセット量は表 8.2.21.8 を参照してください。

## 8. コマンド

表 8.2.21.8 TEMPOFFSET[2:0]とオフセット値対応表

TEMPOFFSET[2:0]	温度センシング結果(AD 値) のオフセット量	温度値 のオフセット量
0x0	AD 値 + 0(初期値)	+0°C
0x1	AD 値 + 2	+1.26°C
0x2	AD 値 + 4	+2.52°C
0x3	AD 値 + 6	+3.78°C
0x4	AD 値 - 0	-0°C
0x5	AD 値 - 2	-1.26°C
0x6	AD 値 - 4	-2.52°C
0x7	AD 値 - 6	-3.78°C

当パラメータを設定すると、温度検出結果(AD 値)にオフセットを計算した結果が出力されます。

温度検出結果(AD 値)は7ビットです(AD 値 : 0x0~0x7F)。オフセット演算結果が 0x0 未満になった場合は 0x0 になります。0x128 以上になった場合は 0x127 になります。

### B87-B80

通常使用時、当パラメータは 0x0F に設定してください。

### B97-B90

通常使用時、当パラメータは 0x30 に設定してください。

### B107-B100

通常使用時、当パラメータは 0x04 に設定してください。

### B117-B110

通常使用時、当パラメータは 0x00 に設定してください。

### B127-B120

通常使用時、当パラメータは 0x2D に設定してください。

### B137-B130

通常使用時、当パラメータは 0x01 に設定してください。

### B147-B140

通常使用時、当パラメータは 0x08 に設定してください。

### B157-B150

通常使用時、当パラメータは 0x10 に設定してください。

### B167-B160

通常使用時、当パラメータは 0x18 に設定してください。

### B177-B170

通常使用時、当パラメータは 0xA1 に設定してください。

### B187-B180

通常使用時、当パラメータは 0x1F に設定してください。

## 8.2.22 IOCTL: 0x25

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
IOCTL	-	0	1	0	0	1	0	1	I/O Cell Control
P1	-	-	-	-	-	-	-	B10	EPDCTLSIG

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)に発行することが可能です。また FMDISB コマンド B10(FMDISB)が 0 の場合、当コマンドパラメータを発行する必要はありません。

**B17-B11**      **Reserved**

**B10**            **EPDTRGSIG: Epd Trigger Signal Bit (初期値:0x0)**

当パラメータは、EPDCLK 端子と EPDTRG 端子が出力(SLVSEL 端子=Low レベル)の時、内部で生成した EPD 表示更新タイミングを生成した EPDCLK 信号と EPDTRG 信号を端子ら出力するか決めます。

0x1 : スレーブ IC 制御信号を出力する

(EPDCLK 信号=EPDCLK 端子。EPDTRG 信号=EPDTRG 端子)

0x0 : 0(VSS)出力固定(初期値)

本デバイスをマルチチップで使用する場合、マスタデバイス(SLVSEL 端子=Low レベル)は 0x1 に設定する必要があります。0x1 に設定することで、EPD 表示更新時必要なクロックと表示開始タイミングをスレーブ IC に出力します。スレーブデバイス(SLVSEL 端子=High レベル)時、当パラメータは関係ありません。

本デバイスを単体で使用する時、0x0 に設定することで EPDCLK 端子と EPDTRG 端子を Low レベル (VSS)出力に固定することで、無駄な消費電流を抑えることができます。

### 8.2.23 SLVMODE: 0x26

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
SLVMODE	-	0	1	0	0	1	1	0	Slave Mode
P1	-	-	-	-	-	-	-	B10	SLVMODE

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)に発行することが可能です。また FMDISB コマンド B10(FMDISB)が 0 の場合、当コマンドパラメータを発行する必要はありません。

**B17-B11**      **Reserved**

**B10**            **SLVMODE: Slave Mode Bit (初期値:0x0)**

当パラメータは、スレーブデバイス(SLVSEL 端子=High レベル)の時、マルチチップ時か EPD マイコン拡張時で使用するかを設定します。

0x1 : EPD マイコン拡張時

0x0 : マルチチップ時(初期値)

本デバイスをマルチチップのスレーブ IC で使用する場合、0x0 に設定する必要があります。0x 0 に設定することで、マルチチップのスレーブ IC で使用すると認識し、マスタ IC が生成した VOUT1/VEPD 電圧を共通に使用することが可能になります。

本デバイスを EPD マイコン拡張で使用する時、0x1 に設定する必要があります。0x1 に設定することで、EPD マイコン拡張で使用すると認識し、VOUT1/VEPD 電圧を生成して EPD マイコンに供給します。

注 : EPD マイコンは VOUT1/VEPD 電源を外部投入可能な状態にしておく必要があります。

### 8.2.24 RDCOM: 0x30

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
RDCOM	-	0	1	1	0	0	0	0	Read Command Address
P1	-	B16	B15	B14	B13	B12	B11	B10	RDCOMAD

当コマンドは常時発行することが可能です。

**B17**            **Reserved**

## 8. コマンド

### B16-B10 RDCOMAD: Read Command Address Bits (初期値:0x31)

当パラメータは、コマンドインターフェースが I2C スレーブインターフェース (IFSEL 端子=Low レベル)の時、読み出したいコマンドパラメータのアドレスを選択します。コマンドパラメータをリードする前に必ず設定してください。表 8.2.24 にリードコマンドアドレスとコマンドの対応を示します。

表 8.2.24 リードコマンドアドレスと選択コマンド表

RDCOM[6:0]	選択コマンド
0x01	CURSDT
0x02	CURBDT
0x03	ATEPDWR1
0x04	ATEPDWR2
0x05	ATEPDWR3
0x06	ATEPDWR4
0x07	ATEPDWR5
0x08	ATEPDWR6
0x09	ATEPDWR7
0x0A	WFSET
0x0B	FMDISB
0x0C	SEGDLEN
0x10	NEXTSDT
0x20	EPDPCTL
0x21	EPDDCTL
0x22	WFSEL
0x23	TEMPSENON
0x24	POWCTL
0x25	IOCTL
0x26	SLVMODE
0x30	RDCOM
0x31	RDSTATE
0x32	DET2CTL
0x33	DROECTL

SPI スレーブインターフェース(IFSEL 端子=High レベル)の時、当パラメータは無効となります。

### 8.2.25 RDSTATE: 0x31

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
RDSTATE	-	0	1	1	0	0	0	1	Read Status
P1(RD)	-	B16	B15	B14	B13	B12	B11	B10	RDSTATE[15:8]
P2(RD)	-	B26	B25	B24	B23	B22	B21	B20	RDSTATE [7:0]

当コマンドは、本デバイスのステート状態フラグと表示波形の選択状態、本デバイスのリビジョンデータを読み出します。各ビットの対応は表 8.2.25 を参照してください。

表 8.2.25 RDSTATE ビット表

Bit	Read Flag	0 Output	1 Output
B17	未使用	Fix 0	
B16	スタンバイ状態	No	Yes(default)
B15	ATEPDWR1~7 動作フラグ	No(default)	Yes
B14	内蔵発振動作フラグ	No(default)	Yes
B13	電源起動シーケンス期間フラグ	No(default)	Yes
B12	電源安定期間/EPD 表示更新期間フラグ	0x0~0x3 (default:0x0)	
B11	0x0/0x1:電源安定期間/EPD 表示更新期間以外 0x2:電源安定期間中		

	0x3:EPD 表示更新期間中	
B10	温度センサーセンシング期間	No(default) Yes
B27	未使用	Fix 0
B26	選択表示波形 Flash メモリ	0x0~0x7 (default:0x0)
B25	0x0:未選択 / 0x1:表示波形 1 / 0x2:表示波形 2 / 0x3:表示波形 3 /	
B24	0x4:表示波形 4 / 0x5:表示波形 5 / 0x6 表示波形 6 / 0x7:表示波形 7	
B23	未使用	Fix 0
B22	本デバイス リビジョン	Fix 0x1
B21		
B20		

## 8.2.26 DET2CTL: 0x32

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
DET2CTL	-	0	1	1	0	0	1	0	Detector2 Control
P1	-	-	B15	-	-	B12	B11	B10	TESTOUT DET2SEL[1:0] DETVEPDON

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)に発行することが可能です。また FMDISB コマンド B10(FMDISB)が 0 の場合、当コマンドパラメータを発行する必要はありません。

**B17-B16** Reserved

**B15** TESTOUT: Test Out Bit (初期値:0x0)

この機能はテスト機能です。通常使用時、当パラメータは 0x0 に設定してください。

**B14-B13** Reserved

**B12-B11** DET2SEL[1:0]: Detector2 Voltage Select Bits (初期値:0x0)

当パラメータは、POWCTL コマンドパラメータ B15-B14(VDC2SEL[1:0])の設定値によって設定してください。当パラメータと VDC2SEL[1:0]の対応は表 8.2.26 を参照してください。

表 8.2.26 DET2SEL[1:0]選択表

VDC2SEL[1:0]	DET2SEL[1:0]
0x0	0x0
0x1	0x1
0x2	0x2
0x3	0x3

**B10** DET2ON: Detector2 On Bit (初期値:0x0)

通常使用時、当パラメータは 0x1 に設定してください。

## 8.2.27 DROECTL: 0x33

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
DROECTL	-	0	1	1	0	0	1	1	Driver Output Enable Control
P1	B17	B16	B15	B14	B13	B12	B11	B10	ESEGOENCTL[7:0]
P2	-	-	-	-	-	-	B21	B20	ETBPOENCTL[1:0]

当コマンドはスタンバイ状態時(7.7 状態遷移節を参照)に発行することが可能です。また FMDISB コマンド B10(FMDISB)が 0 の場合、当コマンドパラメータを発行する必要はありません。

未使用セグメント、トッププレーン、バックプレーンがある際、未使用端子を常時 HiZ にすることができます(セグメント: 32 端子単位。トッププレーン、バックプレーン: 2 端子単位)。

## 8. コマンド

### B17-B10 ESEGOENCTL[7:0]: Epd Segment Output Enable Control Bits(初期値:0x00)

セグメントを 32 端子単位で出力状態を設定します。当パラメータと ESEG の対応は表 8.2.27.1 を参照してください。

表 8.2.27.1 ESEGOENCTL[7:0] ESEG 対応表

Bit	対応セグメント	設定 0	設定 1
ESEGOENCTL[0]	ESEG0~ESEG31	常時 HiZ	表示更新時出力
ESEGOENCTL[1]	ESEG32~ESEG63	常時 HiZ	表示更新時出力
ESEGOENCTL[2]	ESEG64~ESEG95	常時 HiZ	表示更新時出力
ESEGOENCTL[3]	ESEG96~ESEG127	常時 HiZ	表示更新時出力
ESEGOENCTL[4]	ESEG128~ESEG159	常時 HiZ	表示更新時出力
ESEGOENCTL[5]	ESEG160~ESEG191	常時 HiZ	表示更新時出力
ESEGOENCTL[6]	ESEG192~ESEG223	常時 HiZ	表示更新時出力
ESEGOENCTL[7]	ESEG224~ESEG255	常時 HiZ	表示更新時出力

### B27-B22 Reserved

### B21-B20 ETBPOENCTL [1:0]: Epd Tp Bp Output Enable Control Bits(初期値:0x0)

トッププレーン、バックプレーンを 2 端子単位で出力状態を設定します。当パラメータと ETP/EBP の対応は表 8.2.27.2 を参照してください。

表 8.2.27.2 ETBPCTL[1:0] ETP、EBP 対応表

Bit	対応トッププレーン/ バックプレーン	設定 0	設定 1
ETBPOENCTL[0]	ETP0,ETP3,EBP0,EBP3	常時 HiZ	表示更新時出力
ETBPOENCTL[1]	ETP1,ETP1,EBP2,EBP2	常時 HiZ	表示更新時出力

### 8.2.28 SWRESET: 0x4A

Command	D7	D6	D5	D4	D3	D2	D1	D0	Description
SWRESET	-	0	1	0	1	0	1	0	Software Reset

当コマンドは常時発行することが可能です。

当コマンドを発行することで、本デバイスをコマンドインターフェースから内部ロジック回路を初期化することができます。発行後は下記の動作が行われます。

- コマンドパラメータレジスタの初期化(CURSDT/CURBDT コマンドパラメータ以外)。
- スタンバイ状態に移行。

当コマンド発行後は、コマンドインターフェースから必要なコマンドパラメータの設定を行い、EPD 表示更新を行ってください。



## 9. 絶対最大定格

表 9 絶対最大定格

Item	Symbol	Rating Value			Unit
電源電圧 (1)	VDD	-0.3	~	+7.0	V
電源電圧 (2)	VD1	-0.3	~	+2.5	V
Flash プログラミング電圧	VPP	-0.2	~	+8.0	V
EPD 駆動電圧 1	VOOUT1	-0.3	~	+7.0	V
EPD 駆動電圧 2	VEPD	-0.3	~	+23.0	V
入力電圧	VI	-0.3	~	VDD+0.3	V
出力電圧	VO	-0.3	~	VDD+0.3	V
高レベル出力電流	IOH	1 端子	-5		mA
		全端子合計	-20		mA
低レベル出力電流	IOL	1 端子	5		mA
		全端子合計	20		mA
許容損失	VO	200			mW
動作温度	Ta	-20	~	70	°C
保存温度	Tstg	-65	~	150	°C
半田付け温度・時間	Tsol	260°C, 10 秒 (リード部)			

- 電圧は全て VSS=0V を基準とした値です
- 上記絶対最大定格を超えて LSI を使用した場合、LSI の永久破壊となることがあります。また、通常動作では電気的特性の条件で使用することが望ましく、この条件を超えると LSI の誤動作の原因となるとともに、LSI の信頼性に悪影響を及ぼすことがあります。
- 保存温度はベアチップ状態での値です。
- IC の動作は電気的特性内で保証されます。
- 電源端子近傍にノイズ対策用のバイパスコンデンサを挿入して下さい。

## 10. 電気的特性

### 10. 電気的特性

#### 10.1 DC特性

表 10.1 DC 特性

指定なき場合 VDD=1.75V~5.50V、Ta=-20°C~70°C

Item	Symbol	Condition	Min	Typ	Max	Unit
電源電圧 (1)	VDD	-	1.75	-	5.50	V
Flash プログラミング電圧	VPP	-	6.80	7.00	7.20	V
EPD 駆動電圧 1	VOUT1	-	5.20	-	6.00	V
EPD 駆動電圧 2-1	VEPD1	-	-	9.15	-	V
EPD 駆動電圧 2-2	VEPD2	-	-	12.30	-	V
EPD 駆動電圧 2-3	VEPD3	-	-	15.45	-	V
高レベル入力電圧	VIH	XSTA,VD1SEL 端子	0.7VDD	-	VDD	V
低レベル入力電圧	VIL	XSTA,VD1SEL 端子	VSS	-	0.3VDD	V
高レベルシュミット入力 スレッショルド電圧	VT+	*Note1	0.5VDD	-	0.9VDD	V
低レベルシュミット入力 スレッショルド電圧	VT-	*Note1	0.1VDD	-	0.5VDD	V
入力プルアップ抵抗電流	RIN	VIL=0V XMFS 端子	-	-	-50	uA
高レベル出力電圧	VOH	IOH=-300uA *Note2	VDD-0.2	-	VDD	V
低レベル出力電圧	VOL	IOL=300uA *Note2	VSS	-	VSS+0.2	V
静止電流 1	IDDQ1	Ta=25°C Deep Standby (XSTA=L)	-	0.06	1.00	uA
静止電流 2	IDDQ2	Standby (XSTA=H)	-	40	60	uA
動作電流 1	IDDOP1	*Note4	-	410	550	uA
動作電流 2	IDDOP2	*Note5	-	380	570	uA
動作電流 3	IDDOP3	*Note6	-	330	400	uA
動作電流 4	IDDOP4	*Note7	-	290	400	uA
入力電流	ILI	VSS≤VIN≤VDD *Note3	-100	-	100	nA
入力容量	CI	Frequency=1MHz Ta=25°C,チップ単体 *Note3	-	-	15	pF
出力容量	CO	Frequency=1MHz Ta=25°C,チップ単体 *Note8	-	-	15	pF
内蔵発振周波数	FOSC	-	1.90	2.00	2.10	MHz
温度検出回路精度	TEMP	-10°C~60°C	-5	-	5	°C

表 10.2 突入電流

Ta=25°C

Item	Symbol	Condition	Typ	Unit
突入電流(昇圧起動時 1)	INRUSH DCDC1	*Note4	25	mA
突入電流(昇圧起動時 2)	INRUSH DCDC2	*Note5	25	mA
突入電流(昇圧起動時 3)	INRUSH DCDC3	*Note6	30	mA
突入電流(昇圧起動時 4)	INRUSH DCDC4	*Note7	40	mA

- \*Note1：対象入力端子 SLVSEL, IFSEL, OS, XMFS, MFC, MFDI, EPDCLK, EPDTRG, SCL, SDA, I2C\_AD0 / XSCS, I2C\_AD1
- \*Note2：対象出力端子 MFDO, EPDCLK, EPDTRG, SDO, SDA
- \*Note3：対象入力端子 XSTA, VD1SEL, SLVSEL, IFSEL, OS, XMFS, MFC, MFDI, EPDCLK, EPDTRG, SCL, SDA, I2C\_AD0 / XSCS, I2C\_AD1, TESTEN, TESTMOD0, TESTMOD1, TESTFOFF
- \*Note4：動作条件 EPD 表示更新期間の消費電流  
VDD=1.75V～3.60V。1次昇圧 3倍昇圧設定。2次昇圧 3倍昇圧 15.45V。  
ライニングコンデンサ C11P-C11N 間 / C12P-C12N 間 / C11P-C11N 間 / C12P-C12N 間 0.1uF 接続。  
安定化容量 VOUT1-VSS 間 / VEPD-VSS 間 0.1uF 接続。  
1次昇圧クロック周波数:62.5KHz。2次昇圧クロック周波数:32KHz。  
IC 単体無負荷時の消費電流。
- \*Note5：動作条件 EPD 表示更新期間の消費電流  
VDD=3.00V～5.50V。1次昇圧 2倍昇圧設定。2次昇圧 3倍昇圧 15.45V。  
ライニングコンデンサ C11P-C11N 間 / C12P-C12N 間 / C11P-C11N 間 / C12P-C12N 間 0.1uF 接続。  
安定化容量 VOUT1-VSS 間 / VEPD-VSS 間 0.1uF 接続。  
1次昇圧クロック周波数:62.5KHz。2次昇圧クロック周波数:32KHz。  
IC 単体無負荷時の消費電流。
- \*Note6：動作条件 EPD 表示更新期間の消費電流  
VDD=1.75V～3.60V。1次昇圧 3倍昇圧設定。2次昇圧 3倍昇圧 15.45V。  
ライニングコンデンサ C11P-C11N 間 / C12P-C12N 間 / C11P-C11N 間 / C12P-C12N 間 1.0uF 接続。  
安定化容量 VOUT1-VSS 間 / VEPD-VSS 間 1.0uF 接続。  
1次昇圧クロック周波数:8KHz。2次昇圧クロック周波数:4KHz。  
IC 単体無負荷時の消費電流。
- \*Note7：動作条件 EPD 表示更新期間の消費電流

## 10. 電気的特性

---

VDD=3.00V~5.50V。1次昇圧 2倍昇圧設定。2次昇圧 3倍昇圧 15.45V。  
フライングコンデンサ C11P-C11N 間 / C12P-C12N 間 / C11P-C11N 間 /  
C12P-C12N 間 1.0uF 接続。

安定化容量 VOUT1-VSS 間 / VEPD-VSS 間 1.0uF 接続。

1次昇圧クロック周波数:8KHz。2次昇圧クロック周波数:4KHz。

IC 単体無負荷時の消費電流。

\*Note8: 対象出力端子

MFDO,EPDCLK,EPDTRG,SDO,ESEG0-255,EBP0-3,ETP0-3

## 10.2 AC特性

## 10.2.1 I2Cスレーブインターフェース

表 10.2.1 I2C スレーブインターフェース AC 特性<sup>注1</sup>

項目	記号	100KHz アクセス (Standard-Mode)		400KHz アクセス (Fast-Mode)		単位
		Min	Max	Min	Max	
SCL クロック時間	$f_{SCL}$	-	100	-	400	kHz
SCL "L" 時間	$t_{LOW}$	4.7	-	1.3	-	us
SCL "H" 時間	$t_{HIGH}$	4.0	-	0.6	-	us
開始条件 セットアップ時間	$t_{SU;STA}$	4.7	-	0.6	-	us
開始条件 ホールド時間	$t_{HD;STA}$	4.0	-	0.6	-	us
停止条件 セットアップ時間	$t_{SU;STO}$	4.0	-	0.6	-	us
データ セットアップ時間	$t_{SU;DAT}$	250	-	100	-	ns
データ ホールド時間	$t_{HD;DAT}$	0	-	0	-	us
SDA 立ち下がり時間 <sup>注2</sup>	$t_f$ <sup>注2</sup>	-	0.3	-	0.3	us
開始条件と停止条件の間の バスフリー時間	$t_{BUF}$	4.7	-	1.3	-	us

注 1:  $V_{DD}=1.75V\sim 5.50V$ 、 $T_a=-20^{\circ}C\sim 70^{\circ}C$

入力信号のタイミングは  $V_{DD}-V_{SS}$  の 30%および 70%を基準に規定。

出力信号のタイミングは  $V_{DD}-V_{SS}$  の 20%および 80%を基準に規定。

SCL/SDA の立ち上がり時間は、

- 100KHz アクセス (Standard-Mode) 時 : 1.0us 以内
- 400KHz アクセス (fast-Mode) 時 : 0.3us 以内

マスタデバイス IC の SCL/SDA の立ち下がり時間は、

- 100KHz アクセス (Standard-Mode) 時 : 0.3us 以内
- 400KHz アクセス (fast-Mode) 時 : 0.3us 以内

注 2: 静電容量 : 220pF、プルアップ抵抗 : 3.3K $\Omega$  時の規格。

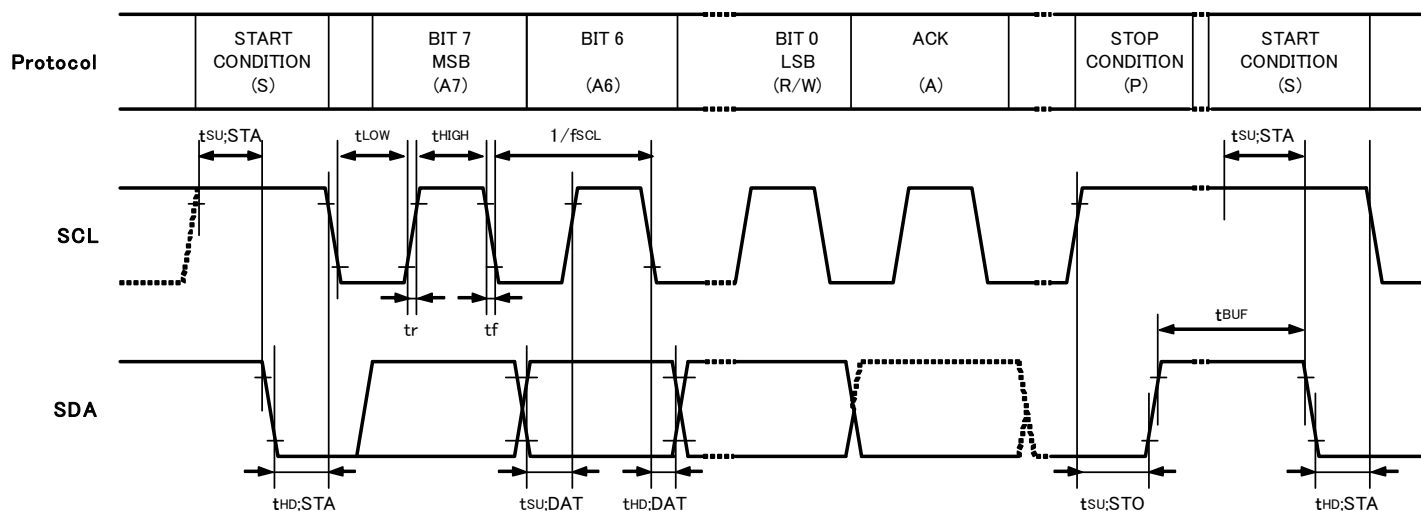


図 10.2.1 I2C スレーブインターフェース AC 特性図

## 10. 電気的特性

### 10.2.2 SPIスレーブインターフェース

表 10.2.2 SPI スレーブインターフェース AC 特性<sup>注1</sup>

項目	記号	Min	Max	単位
XSCS セットアップ時間	tSCSS	100	-	ns
XSCS ホールド時間	tSCSH	100	-	ns
XSCS “H” 時間	tSCSW	100	-	ns
SCL クロック時間(ライト)	tSCLCYCW	200	-	ns
SCL “H” 時間(ライト)	tSCLHW	50	-	ns
SCL “L” 時間(ライト)	tSCLLW	50	-	ns
SCL クロック時間(リード)	tSCLCYCR	200	-	ns
SCL “H” 時間(リード)	tSCLHR	100	-	ns
SCL “L” 時間(リード)	tSCLLR	100	-	ns
データセットアップ時間	tSDAS	50	-	ns
データホールド時間	tSDAH	50	-	ns
データ出力時間 <sup>注2</sup>	tSACC <sup>注2</sup>	-	100	ns

注 1: VDD=1.75V~5.50V、Ta=-20°C~70°C。

入力信号の立ち上がり時間(tr), 立ち下がり時間(tf) はともに 15ns 以下で規定。

入力信号のタイミングは VDD-VSS の 30%および 70%を基準に規定。

出力信号のタイミングは VDD-VSS の 20%および 80%を基準に規定。

注 2: 端子単体 無負荷時

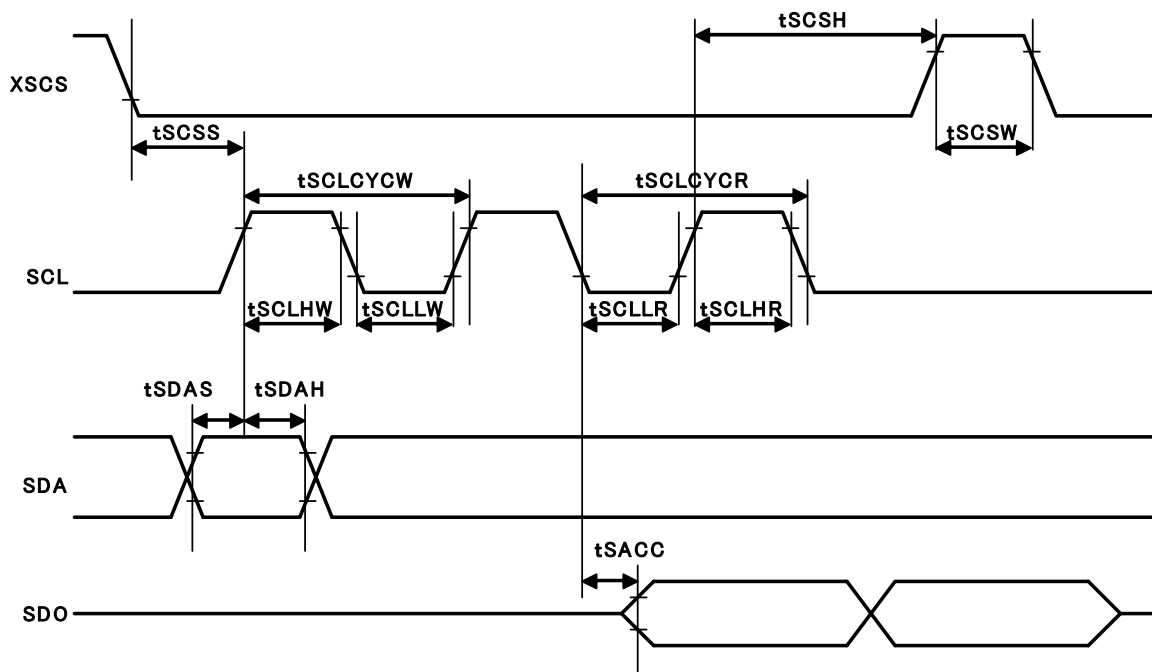


図 10.2.2 SPI スレーブインターフェース AC 特性図

## 10.2.3 ディープスタンバイ制御

表 10.2.3 ディープスタンバイ制御 AC 特性<sup>注1</sup>

Item	Symbol	Parameter	Min	Typ	Max	Unit	Measurement Condition
XSTA	tXSTALW	XSTA Low Pulse Width	1	-	-	ms	
	tPORC	Power On Reset Cancel Time	200	-	-	us	

注 1: VDD=1.75V~5.50V、Ta=-20°C~70°C

入力信号の立ち上がり時間(tr), 立ち下がり時間(tf) はともに 15ns 以下で規定

タイミングは VDD-VSS の 30%および 70%を基準に規定

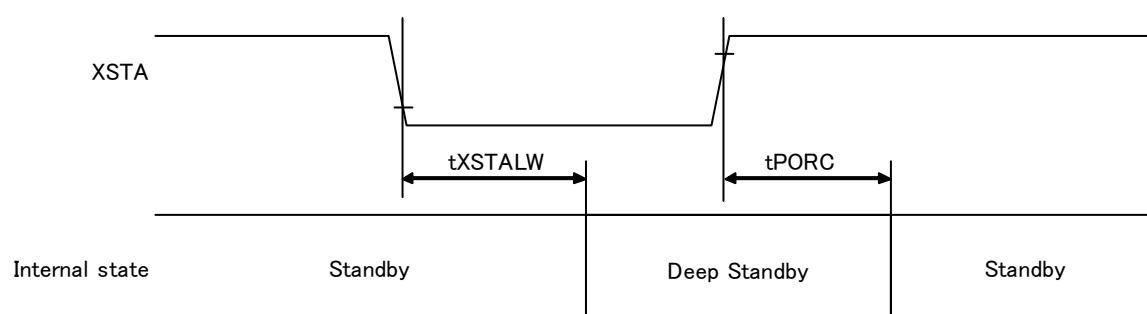


図 10.2.3 ディープスタンバイ制御 AC 特性図

## 10. 電気的特性

### 10.2.4 ESEG出力遅延

表 10.2.4 ESEG 出力遅延<sup>注1</sup>

Item	Symbol	Parameter	Min	Typ	Max	Unit	Measurement Condition
ESEGxxx	tESEGST	ESEG Out Settling Time	-	-	500	ns	

注 1: VDD=1.75V~5.50V、VEPD=9.0V~15.45V、Ta=-20°C~70°C

EPDCLK のタイミングは VDD-VSS の 30% および 70% を基準に規定

ESEG0~255 タイミングは VEPD-VSS の 20% および 80% を基準に規定

端子単体 無負荷時

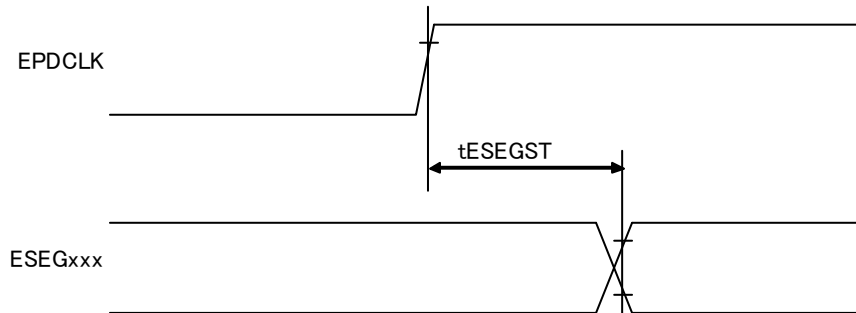


図 10.2.4 ESEGxx 出力遅延図

### 10.2.5 ETP出力遅延

表 10.2.5 ETP 出力遅延<sup>注1</sup>

Item	Symbol	Parameter	Min	Typ	Max	Unit	Measurement Condition
ETPx	tETPST	ETP Out Settling Time	-	-	500	ns	

注 1: VDD=1.75V~5.50V、VEPD=9.0V~15.45V、Ta=-20°C~70°C

EPDCLK のタイミングは VDD-VSS の 30% および 70% を基準に規定

ETP0~3 のタイミングは、VEPD-VSS の 20% および 80% を基準に規定

端子単体 無負荷時

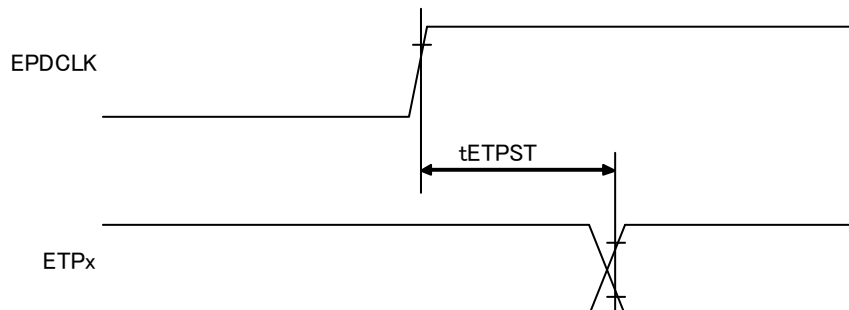


図 10.2.5 ETP 出力遅延図



## 10.2.6 EBP出力遅延

表 10.2.6 EBP 出力遅延<sup>注1</sup>

Item	Symbol	Parameter	Min	Typ	Max	Unit	Measurement Condition
EBPx	tEBPST	EBP Out Settling Time	-	-	500	ns	

注 1: VDD=1.75V~5.50V、VEPD=9.0V~15.45V、Ta=-20°C~70°C

EPDCLK のタイミングは VDD-VSS の 30% および 70% を基準に規定

EBP0~3 のタイミングは、VEPD-VSS の 20% および 80% を基準に規定

端子単体 無負荷時

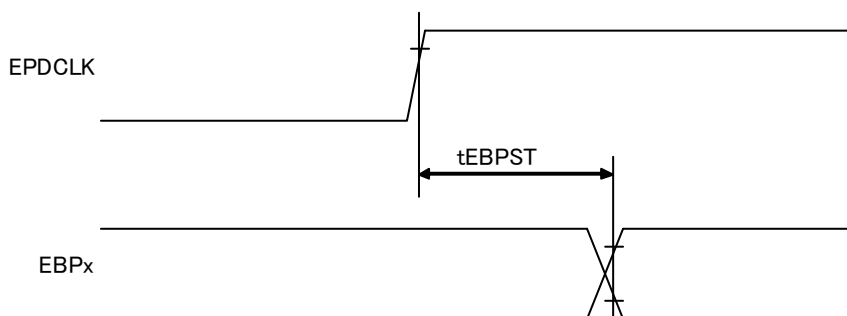


図 10.2.6 EBP 出力遅延図

## 10.2.7 EPDCLK, EPDTRG出力遅延

表 10.2.7 EPDTRG, EPDCLK 出力遅延<sup>注1</sup>

Item	Symbol	Parameter	Min	Typ	Max	Unit	Measurement Condition
EPDTRG	tEPDCLK	EPDCLK Out Settling Time	-	-	100	ns	
EPDCLK	tEPDTRG	EPDTRG Out Settling Time	-	-	100	ns	

注 1: VDD=1.75V~5.50V、Ta=-20°C~70°C

入力信号の立ち上がり時間(tr)、立ち下がり時間(tf) はともに 15ns 以下で規定。

入力信号のタイミングは VD1-VSS の 30% および 70% を基準に規定。

EPDCLK、EPDTRG のタイミングは、VDD-VSS の 20% および 80% を基準に規定

端子単体 無負荷時

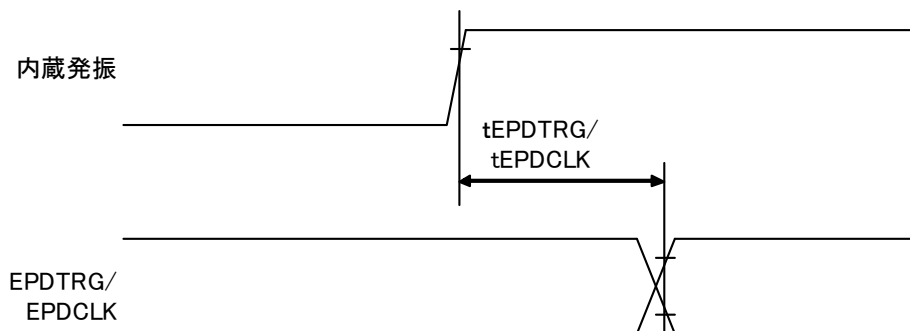


図 10.2.7 EPDCLK、EPDTRG 出力遅延図

## 11. 基本外部結線図

### 11.1 本デバイス単体時結線図例(ESEG 全端子使用時)

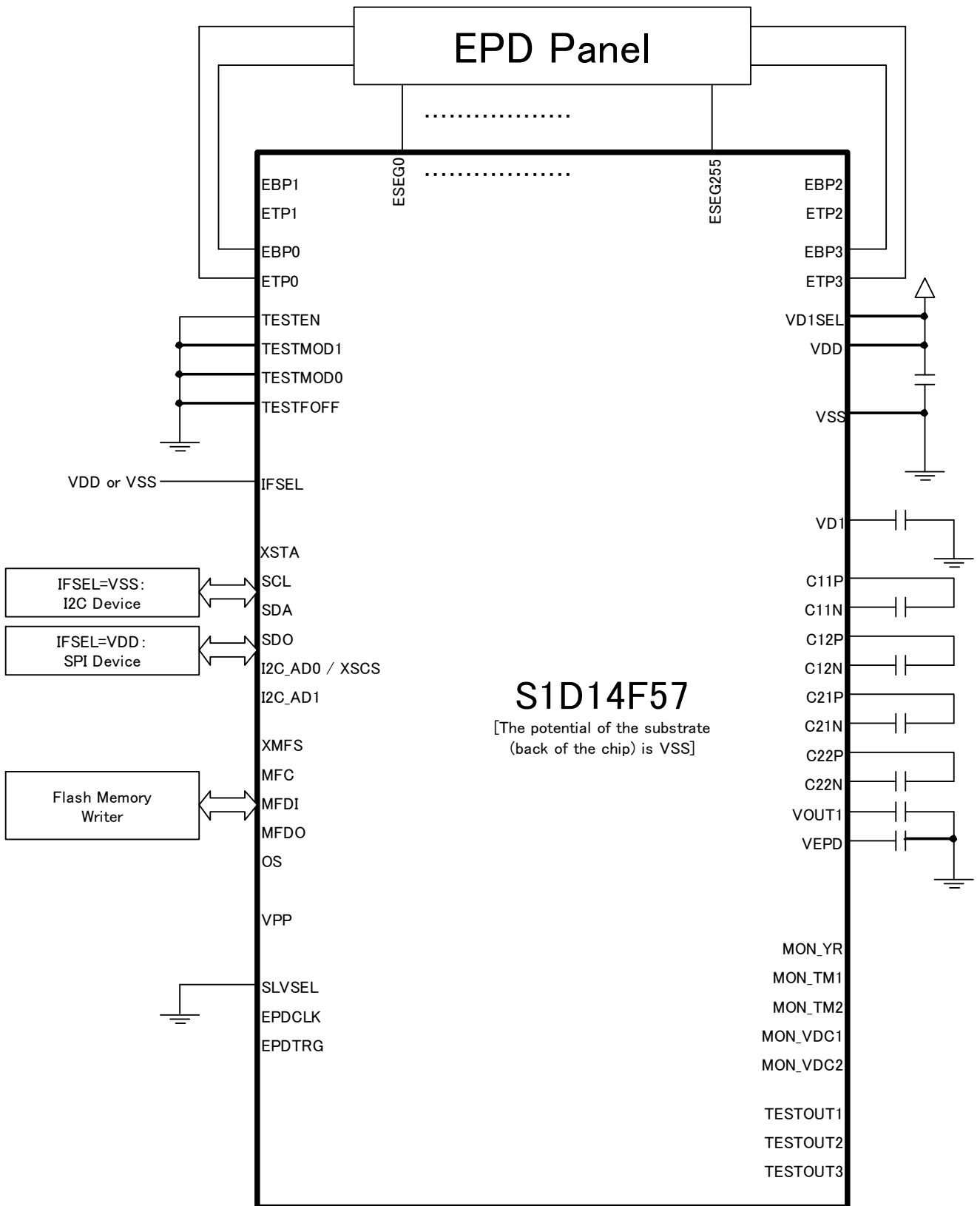


図 11.1 本デバイス 単体使用時結線図例(ESEG256)

11.2 本デバイス単体時結線図例(ESEG 192 端子使用時)

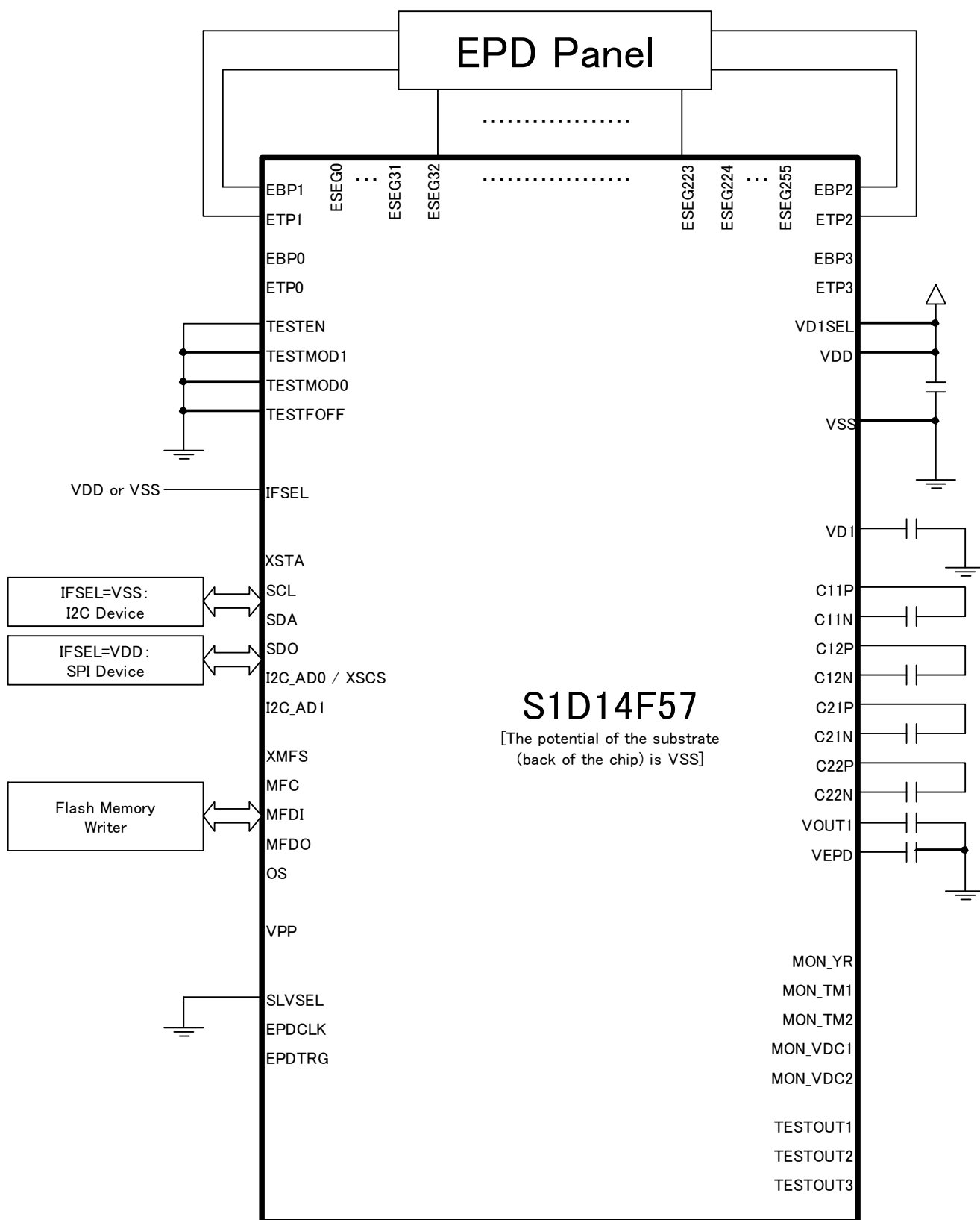


図 11.2 本デバイス 単体使用時結線図例(ESEG192)

11.3 EPDマイコン拡張時結線図例

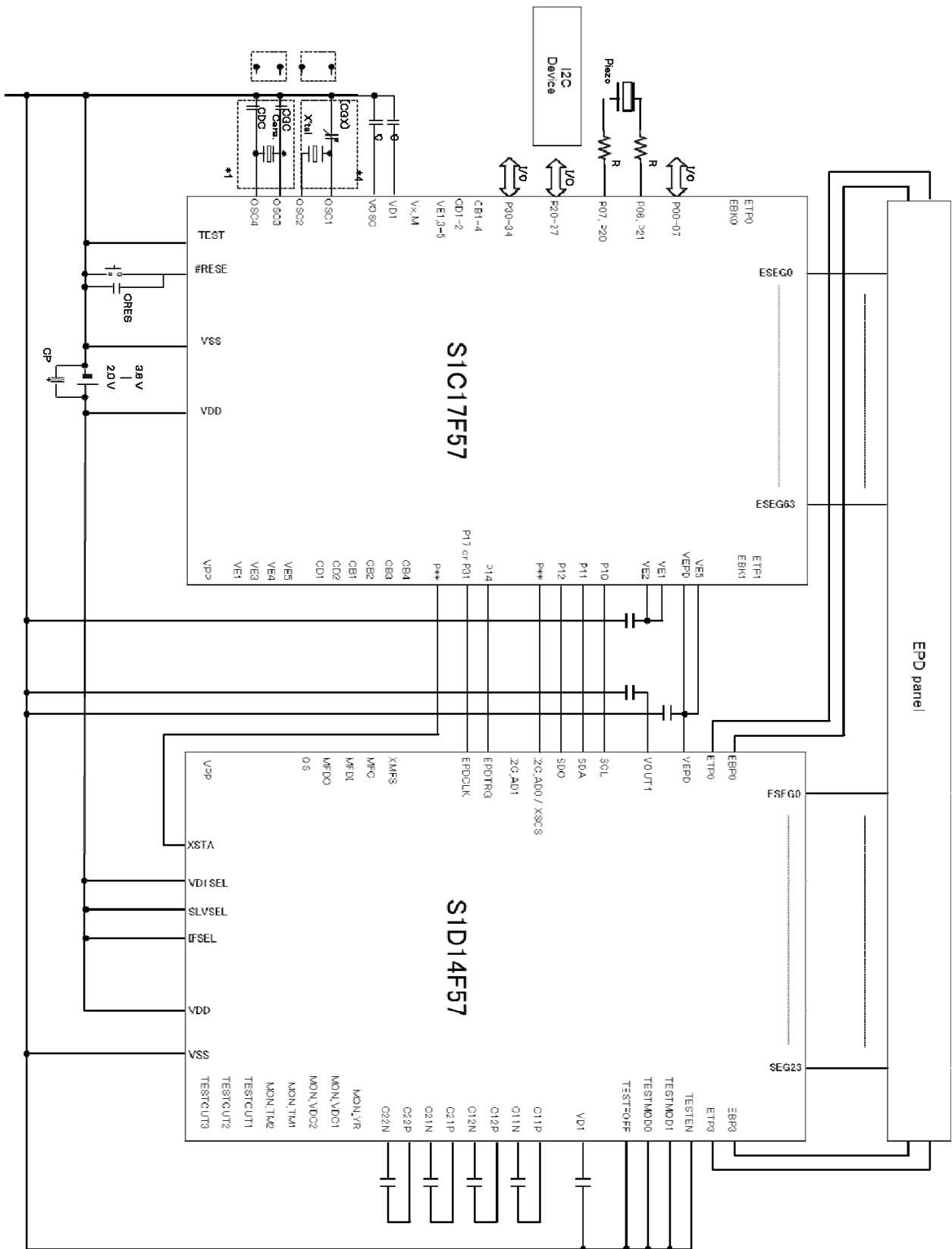


図 11.3 EPD マイコン拡張時結線図例

注：この図はセイコーエプソン製 EPD マイコン S1C17F57 を使用した結線図例です

11.4 本デバイス マルチチップ時結線図例

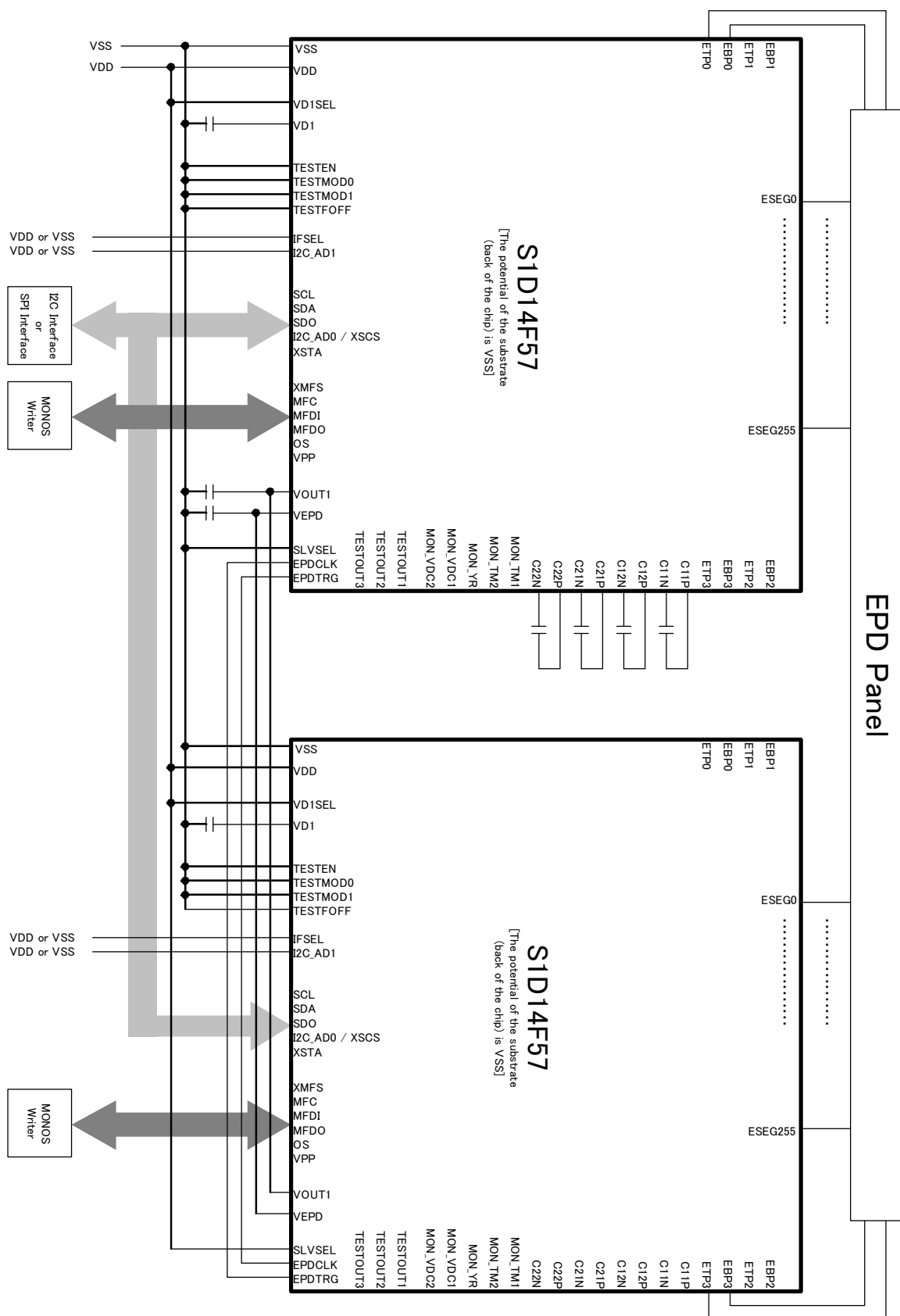


図 11.4 本デバイスマルチチップ使用時結線図例



## セイコーエプソン株式会社

マイクロデバイス事業部 IC 営業部

---

東京 〒191-8501 東京都日野市日野 421-8  
TEL (042) 587-5313 (直通) FAX (042) 587-5116

大阪 〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 15F  
TEL (06) 6120-6000 (代表) FAX (06) 6120-6100

---

ドキュメントコード : 412355401  
2012年 05月 作成