

**S1D13515/S2D13515
ディスプレイコントローラ
S5U13515P00C100 評価ボード
ユーザマニュアル**

本資料のご使用につきましては、次の点にご留意願います。

本資料の内容については、予告無く変更することがあります。

1. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
2. 本資料に掲載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これら起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
3. 特性値の数値の大小は、数直線上の大小関係で表しています。
4. 本資料に掲載されている製品のうち「外国為替及び外国貿易法」に定める戦略物資に該当するものについては、輸出する場合、同法に基づく輸出許可が必要です。
5. 本資料に掲載されている製品は、生命維持装置その他、きわめて高い信頼性が要求される用途を前提としていません。よって、弊社は本（当該）製品をこれらの用途に用いた場合のいかなる責任についても負いかねます。
6. 本資料に掲載されている会社名、商品名は、各社の商標または登録商標です。

目次

1. はじめに	1
2. 機能	2
3. 取り付けと設定	3
3.1 CNF[7:0]設定入力	3
3.1.1 CNF[2:0]	3
3.1.2 CNF[7:3]	4
3.1.3 ホストインターフェースの設定	5
3.2 設定ジャンパー	6
4. 技術説明	11
4.1 電源	11
4.1.1 所要電源	11
4.1.2 電圧レギュレータ	11
4.1.3 S1D13515/S2D13515電源	11
4.1.4 LCDバックライト電源	11
4.2 クロック	12
4.3 リセット	12
4.4 メモリ	12
4.4.1 SDRAM	12
4.4.2 SPIインターフェース付きシリアルフラッシュメモリ	12
4.5 ホストインターフェース	13
4.5.1 ダイレクトホストバスインターフェースサポート	13
4.5.2 Epson S5U13U00P00C100 USBアダプタボードへの接続	14
4.6 LCDインターフェース	15
4.6.1 FP1IOインターフェース	15
4.6.2 FP2IOインターフェース	15
4.7 カメラ/I2Cインターフェース	16
4.8 キーパッドインターフェース	17
4.9 I2Sインターフェース	18
4.10 PWMコネクタ	19
4.11 C33デバッグポート	20
4.12 JTAGインターフェース	21
5. パーツリスト	22
6. 回路図	25
7. ボードレイアウト	30
8. 参照	32
8.1 文書	32
8.2 文書ソース	32

1. はじめに

本書では、S5U13515P00C100評価ボードのセットアップと操作について説明します。この評価ボードは、S1D13515/S2D13515ディスプレイコントローラ用の評価プラットフォームとして設計されています。

S5U13515P00C100評価ボードは、種々のCPUに対応した適切な信号を提供するホストコネクタを介して多数のネイティブプラットフォームと共に使用することができます。また、S5U13515P00C100評価ボードは、USB 2.0によってS5U13U00P00C100 USBアダプタボードに接続して、ノートブックコンピュータやデスクトップコンピュータと共に使用することができます。

英語版のS5U13515P00C100 Evaluation Board User Manualが正規の資料であり、本書は正規英語版ユーザー マニュアルの補助的資料として、お客様のご理解を深めるために和訳したものです。製品のご検討および採用に当たりましては、必ず正規英語版の最新資料をご確認ください。

なお、本書および正規英語版は適宜改訂されています。最新版は、
http://www.epson.jp/device/semicon/product/lcd_controllers/index.htm、<http://vdc.epson.com/>からダウンロードできます。

2. 機能

S5U13515P00C100評価ボードには次の機能があります。

- 256ピンPBGA S1D13515/S2D13515ディスプレイコントローラ
- オンボードSDRAM (32MB (32ビット幅) または16MB (16ビット幅) を選択可能)
- オンボードシリアルフラッシュメモリ (32Mビット)
- 種々のホストバスインターフェースへの接続用ヘッダ (すべてのS1D13515/S2D13515ホストバスインターフェース信号を含む)
- S5U13U00P00C100 USBアダプタボードへの接続用ヘッダ
- 種々のLCDパネルへの接続用ヘッダ (すべてのS1D13515/S2D13515 FP1IOおよびFP2IOインターフェース信号を含む)
- カメラへの接続用ヘッダ
- I2S出力用ヘッダ
- オンボード3×3キーパッド
- オンボード20MHzクリスタル
- 14ピンDIPソケット (CLKI入力用の発振器が必要な場合)
- 3.3V入力電源
- 1.8V出力付きオンボード電圧レギュレータ
- 調整可能な12～25V出力、最大60～100mAのオンボード電圧レギュレータ。LCDパネルのLEDバックライト用電力を供給

3. 取り付けと設定

S5U13515P00C100評価ボードは、種々の異なる構成で使用することを可能にするDIPスイッチ、ジャンパーおよび0Ω抵抗器を備えています。

3.1 CNF[7:0]設定入力

S1D13515/S2D13515には、DIPスイッチと0Ω抵抗器の組み合わせで設定することができる8つの設定入力 (CNF[7:0]) があります。CNF[2:0]は入力専用で、DIPスイッチSW1を使って設定されます。CNF[7:3]は、いくつかのホストインターフェース信号と多重化されており、0Ω抵抗器によって設定されます。

3.1.1 CNF[2:0]

CNF[2:0]は、後で述べるようにDIPスイッチSW1を使って設定されます。

表3.1 CNF[2:0]の環境設定

CNF[2:0]	1 (HIOVDDに接続)	0 (VSSに接続)
CNF2		CNF[2:1]は、ホストバスインタフェースを選択するためにCNF[7:3]と組み合わせて使用されます。選択できるホストバスインタフェースの一覧は、5ページの表3.3「ホストインタフェースの環境設定」を参照してください。
CNF1		
CNF0	入力クロック1のソースはOSCI	入力クロック1のソースはCLKI

＝推奨設定

下の図は、S5U13515P00C100評価ボードのDIPスイッチSW1の位置を示します。

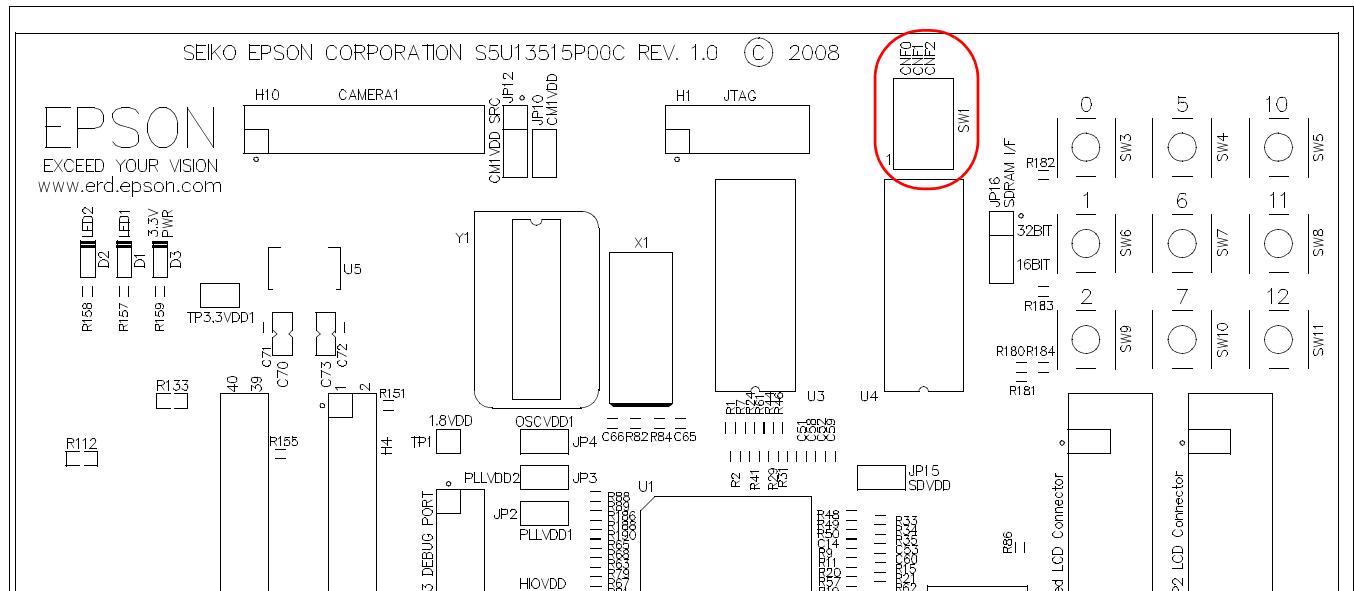


図3.1 設定DIPスイッチ (SW1) の位置

3. 取り付けと設定

3.1.2 CNF[7:3]

CNF[7:3]は、下記のように0Ω抵抗器を使って設定されます。

表3.2 CNF[7:3]の環境設定

CNF	端子	1 (HIOVDDに接続)	0 (VSSに接続)
CNF3 (注を参照)	TEA#	R100実装 R107非実装	R100非実装 R107実装
	AB0	R99実装 R106非実装	R99非実装 R106実装
CNF4	BDIP#	R95実装 R102非実装	R95非実装 R102実装
CNF5	BURST#	R96実装 R103非実装	R96非実装 R103実装
CNF6 (注を参照)	AB3	R98実装 R105非実装	R98非実装 R105実装
	BE1#	R97実装 R104非実装	R97非実装 R104実装
	AB0	R99実装 R106非実装	R99非実装 R106実装
CNF7	AB4	R101実装 R108非実装	R101非実装 R108実装

=デフォルト設定。S5U13U00P00C100 USBアダプタボードを使用するときに必要な設定

注

CNF3とCNF6は、他のCNF入力の組み合わせにより様々な端子に割り付けられます。

下の図は、CNF[7:3]を設定するために使用される0Ω抵抗器の位置を示します。

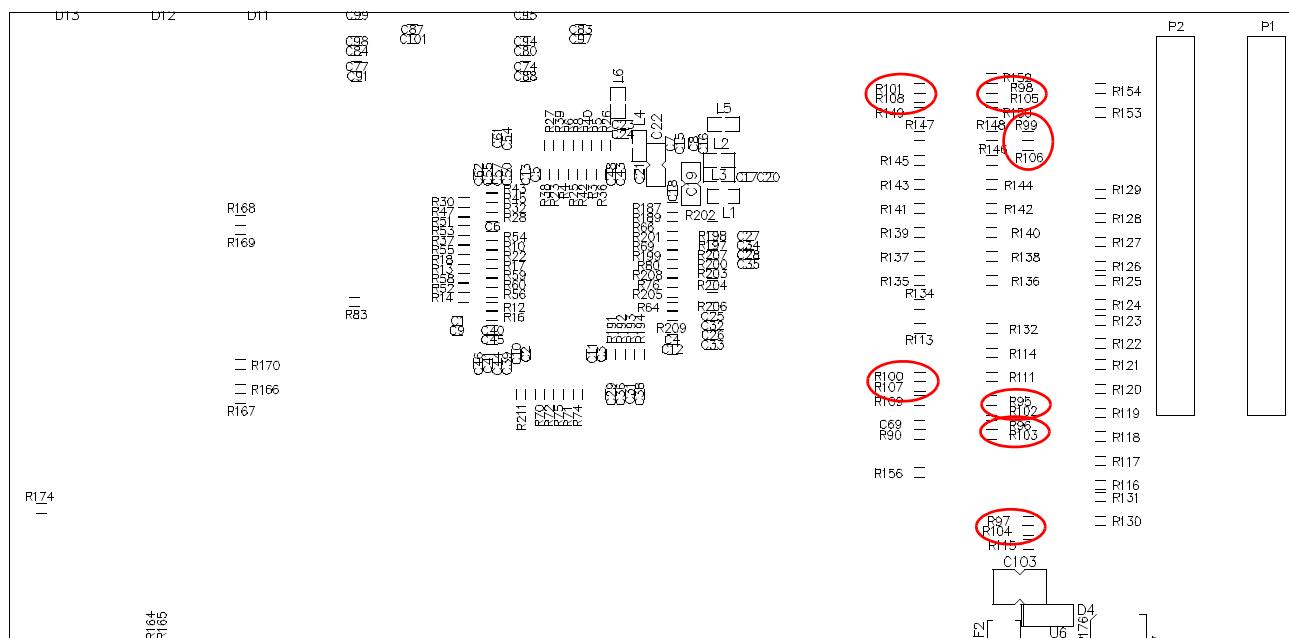


図3.2 CNF[7:3]0Ω抵抗器の位置

3.1.3 ホストインターフェースの設定

S5U13515P00C100評価ボードによって使用されるホストバスインターフェースは、CNF[2:1]端子と未使用のホストインターフェース端子の組み合わせを使って選択されます。多くのホストバスインターフェースには、ホストバスインターフェースを選択するために設定端子 (CNF[7:3]) として使用できる未使用端子があります。下の表は、使用可能な設定の一覧です。

表3.3 ホストインターフェースの環境設定

CNF1	CNF2	CNF3	CNF4	CNF5	CNF6	CNF7	ホストインターフェース
0	0	0 (TEA#)	0 (BDIP#)	0 (BURST#)	0 (AB3)	X	インダイレクト、8ビット、Intel80タイプ1
0	0	0 (TEA#)	0 (BDIP#)	0 (BURST#)	1 (AB3)	X	インダイレクト、8ビット、Intel80タイプ2
0	0	0 (TEA#)	0 (BDIP#)	1 (BURST#)	1 (AB3)	0 (AB4)	SPI
0	0	0 (TEA#)	0 (BDIP#)	1 (BURST#)	1 (AB3)	1 (AB4)	I2C
0	0	0 (TEA#)	1 (BDIP#)	0 (BURST#)	0 (AB3)	X	インダイレクト、8ビット、NEC V850タイプ1
0	0	0 (TEA#)	1 (BDIP#)	0 (BURST#)	1 (AB3)	X	インダイレクト、8ビット、NEC V850タイプ2
0	0	0 (TEA#)	1 (BDIP#)	1 (BURST#)	0 (AB3)	X	インダイレクト、8ビット、Renesas SH4
0	1	0 (TEA#)	0 (BDIP#)	0 (BURST#)	0 (AB3)	X	インダイレクト、16ビット、Intel80タイプ1
0	1	0 (TEA#)	0 (BDIP#)	0 (BURST#)	1 (AB3)	X	インダイレクト、16ビット、Intel80タイプ2
0	1	0 (TEA#)	0 (BDIP#)	1 (BURST#)	1 (AB3)	0 (AB4)	SPI (2ストリーム)
0	1	0 (TEA#)	0 (BDIP#)	1 (BURST#)	1 (AB3)	1 (AB4)	I2C
0	1	0 (TEA#)	1 (BDIP#)	0 (BURST#)	0 (AB3)	X	インダイレクト、16ビット、NEC V850タイプ1
0	1	0 (TEA#)	1 (BDIP#)	0 (BURST#)	1 (AB3)	X	インダイレクト、16ビット、NEC V850タイプ2
0	1	0 (TEA#)	1 (BDIP#)	1 (BURST#)	0 (AB3)	X	インダイレクト、16ビット、Renesas SH4
0	0	1 (TEA#)	0 (BDIP#)	0 (BURST#)	0 (BE1#)	X	ダイレクト、8ビット、Intel80タイプ1
0	0	1 (TEA#)	0 (BDIP#)	0 (BURST#)	1 (BE1#)	X	ダイレクト、8ビット、Intel80タイプ2
0	0	1 (TEA#)	0 (BDIP#)	1 (BURST#)	1 (BE1#)	0 (AB4)	SPI
0	0	1 (TEA#)	0 (BDIP#)	1 (BURST#)	1 (BE1#)	1 (AB4)	I2C
0	0	1 (TEA#)	1 (BDIP#)	0 (BURST#)	0 (BE1#)	X	ダイレクト、8ビット、NEC V850タイプ1
0	0	1 (TEA#)	1 (BDIP#)	0 (BURST#)	1 (BE1#)	X	ダイレクト、8ビット、NEC V850タイプ2
0	0	1 (TEA#)	1 (BDIP#)	1 (BURST#)	0 (BE1#)	X	ダイレクト、8ビット、Renesas SH4
0	1	1 (TEA#)	0 (BDIP#)	0 (BURST#)	0 (AB0)	X	ダイレクト、16ビット、Intel80タイプ1
0	1	1 (TEA#)	0 (BDIP#)	0 (BURST#)	1 (AB0)	X	ダイレクト、16ビット、Intel80タイプ2
0	1	1 (TEA#)	0 (BDIP#)	1 (BURST#)	0 (AB0)	X	ダイレクト、16ビット、Intel PXA3xxs
0	1	1 (TEA#)	0 (BDIP#)	1 (BURST#)	1 (AB0)	0 (AB4)	SPI
0	1	1 (TEA#)	0 (BDIP#)	1 (BURST#)	1 (AB0)	1 (AB4)	I2C
0	1	1 (TEA#)	1 (BDIP#)	0 (BURST#)	0 (AB0)	X	ダイレクト、16ビット、NEC V850タイプ1
0	1	1 (TEA#)	1 (BDIP#)	0 (BURST#)	1 (AB0)	X	ダイレクト、16ビット、NEC V850タイプ2
0	1	1 (TEA#)	1 (BDIP#)	1 (BURST#)	0 (AB0)	X	ダイレクト、16ビット、Renesas SH4
1	0	0 (AB0)	X	X	X	X	インダイレクト、16ビット、TI EBI
1	0	1 (AB0)	X	X	X	X	ダイレクト、16ビット、TI EBI
1	1	0 (BE1#)	X	X	X	X	インダイレクト、16ビット、MPC555
1	1	1 (BE1#)	X	X	X	X	ダイレクト、16ビット、MPC555

=デフォルト設定。S5U13U00P00C100 USBアダプタボードを使用するときに必要な設定

X =適用外

3. 取り付けと設定

3.2 設定ジャンパー

S5U13515P00C100には、種々のボード設定を行う16のジャンパープロックがあります。各機能のジャンパー位置は次の通りです。

表3.4 設定ジャンパー一覧

ジャンパー	機能	ポジション1-2	ポジション2-3	ジャンパーなし
JP1	COREVDD	標準	—	COREVDD電流測定
JP2	PLL1VDD	標準	—	PLL1VDD電流測定
JP3	PLL2VDD	標準	—	PLL2VDD電流測定
JP4	OSCVDD	標準	—	OSCVDD電流測定
JP5	PIO1VDD	標準	—	PIO1VDD電流測定
JP6	HIOVDD	標準	—	HIOVDD電流測定
JP7	HIOVDDソース	H4コネクタ、端子31	3.3VDD	—
JP8	PIO1VDDソース	H9コネクタ、端子9	3.3VDD	—
JP9	PIO2VDDソース	H9コネクタ、端子10	3.3VDD	—
JP10	CM1VDD	標準	—	CM1VDD電流測定
JP11	PIO2VDD	標準	—	PIO2VDD電流測定
JP12	CM1DDソース	H9コネクタ、端子8	3.3VDD	—
JP13	IOVDDソース	H9コネクタ、端子7	3.3VDD	—
JP14	IOVDD	標準	—	IOVDD電流測定
JP15	SDVDD	標準	—	SDVDD電流測定
JP16	SDRAM幅選択（注を参照）	32ビット幅SDRAM	16ビット幅SDRAM	—

=S5U13U00P00C100 USBアダプタボードを使用するときに必要な設定

JP1、JP2、JP3、JP4、JP5、JP6、JP10、JP11、JP14、JP15 :
S1D13515/S2D13515用の電源

JP1、JP2、JP3、JP4、JP5、JP6、JP10、JP11、JP14、JP15を使って各S1D13515/S2D13515電源の消費電流を測定することができます。

ジャンパーがポジション1-2のときに標準動作が選択されます。

ジャンパーが取り付けられていないときに、ジャンパーの端子1と2に電流計を接続することによって各電源の消費電流を測定することができます。

各電源にはジャンパーが次のように関連づけられています。

COREVDDにはJP1
 PLL2VDDにはJP3
 PIO1VDDにはJP5
 CM1VDDにはJP10
 IOVDDにはJP14

PLL1VDDにはJP2
 OSCVDDにはJP4
 HIOVDDにはJP6
 PIO2VDDにはJP11
 SDVDDにはJP15

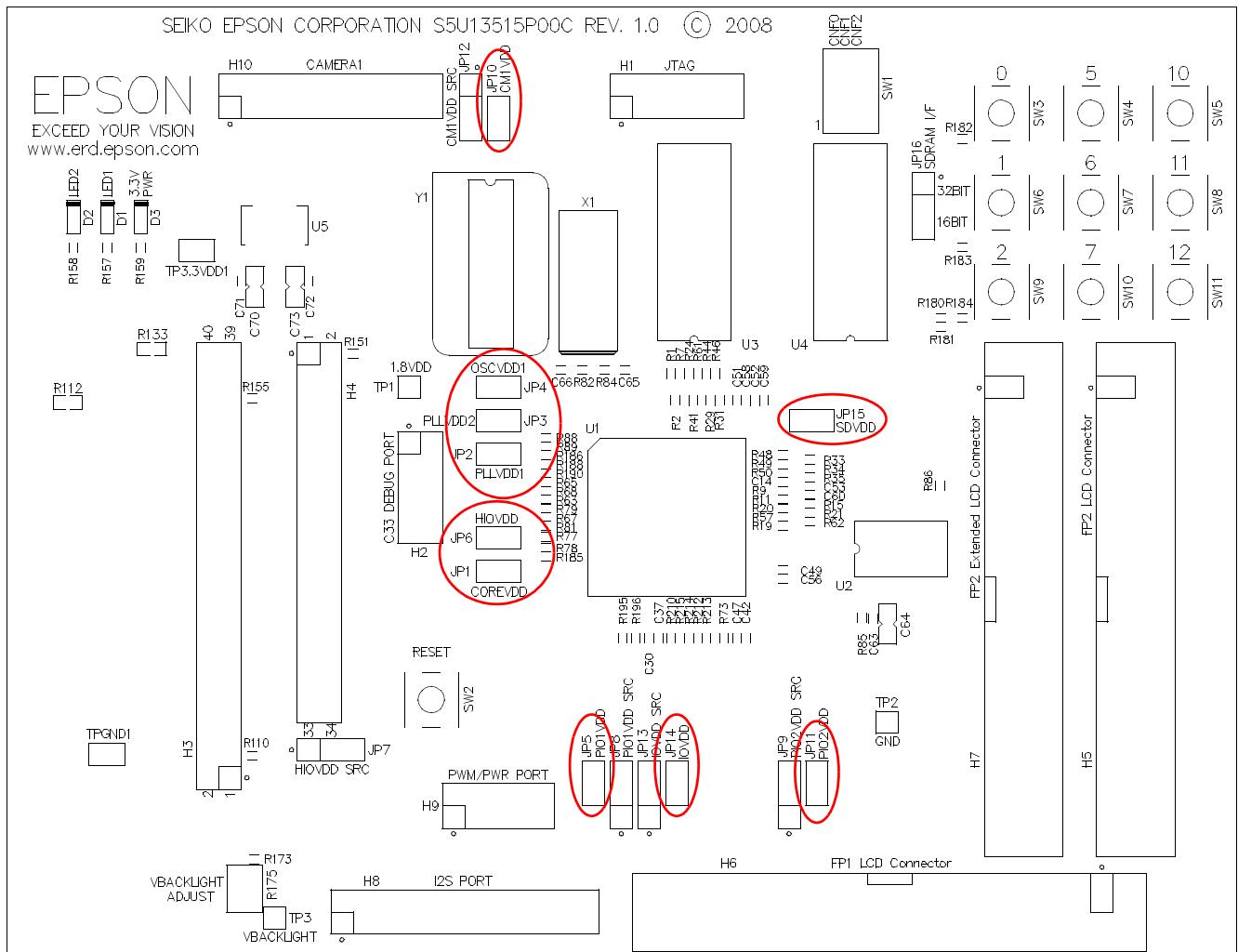


図3.3 設定ジャンパーの位置 (JP1、JP2、JP3、JP4、JP5、JP6、JP10、JP11、JP14、JP15)

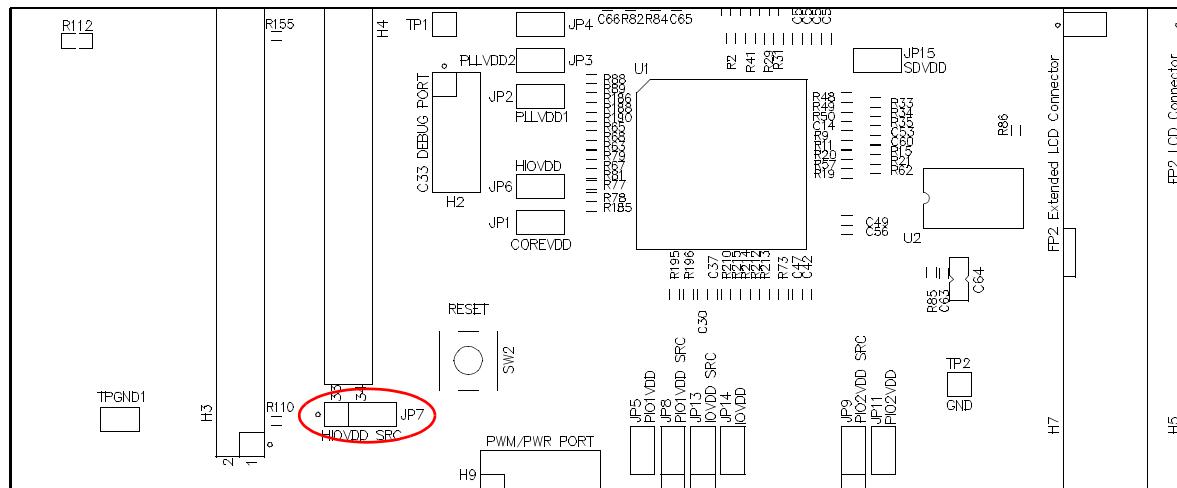
3. 取り付けと設定

JP7 : HIOVDDソース

JP7は、HIOVDD電源電圧のソースを選択するために使用されます。

ジャンパーがポジション1-2にあるときは、HIOVDD電圧をH4コネクタの端子31に供給しなければなりません。

ジャンパーがポジション2-3にあるときは、HIOVDD電圧は基板の3.3V電源によって供給されます。



JP9 : PIO2VDDソース

JP9は、PIO2VDD電源電圧のソースを選択するために使用されます。

ジャンパーがポジション1-2にあるときは、PIO2VDD電圧をH9コネクタの端子10に供給しなければなりません。

ジャンパーがポジション2-3にあるときは、PIO2VDD電圧は基板の3.3V電源によって供給されます。

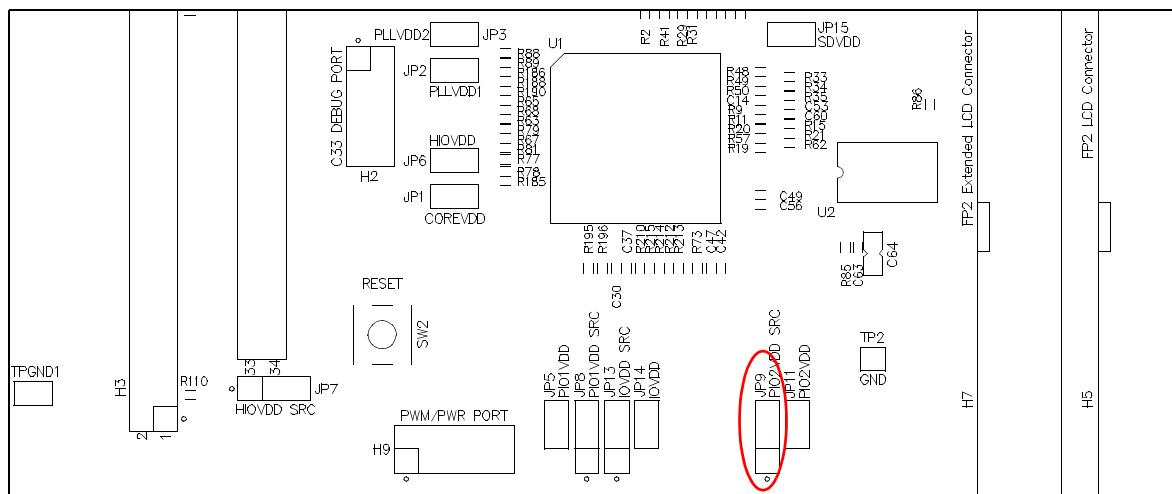


図3.6 設定ジャンパーの位置 (JP9)

JP12 : CM1VDDソース

JP12は、CM1VDD電源電圧のソースを選択するために使用されます。

ジャンパーがポジション1-2にあるときは、CM1VDD電圧をH9コネクタの端子8に供給しなければなりません。

ジャンパーがポジション2-3にあるときは、CM1VDD電圧は基板の3.3V電源によって供給されます。

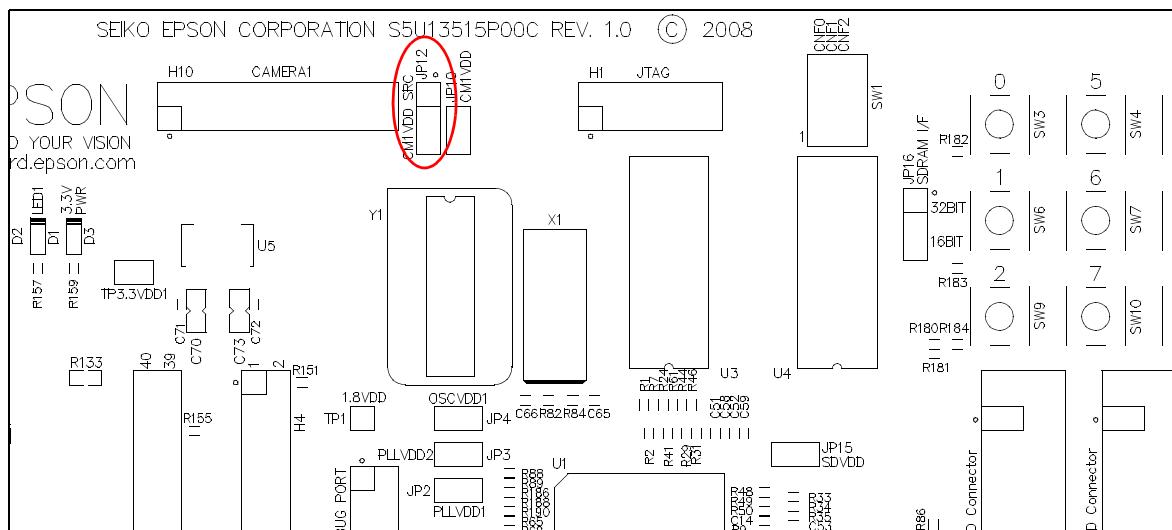


図3.7 設定ジャンパーの位置 (JP12)

3. 取り付けと設定

JP13 : IOVDDソース

JP13は、IOVDD電源電圧のソースを選択するために使用されます。

ジャンパーがポジション1-2にあるときは、IOVDD電圧をH9コネクタの端子7に供給しなければなりません。

ジャンパーがポジション2-3にあるときは、IOVDD電圧は基板の3.3V電源によって供給されます。

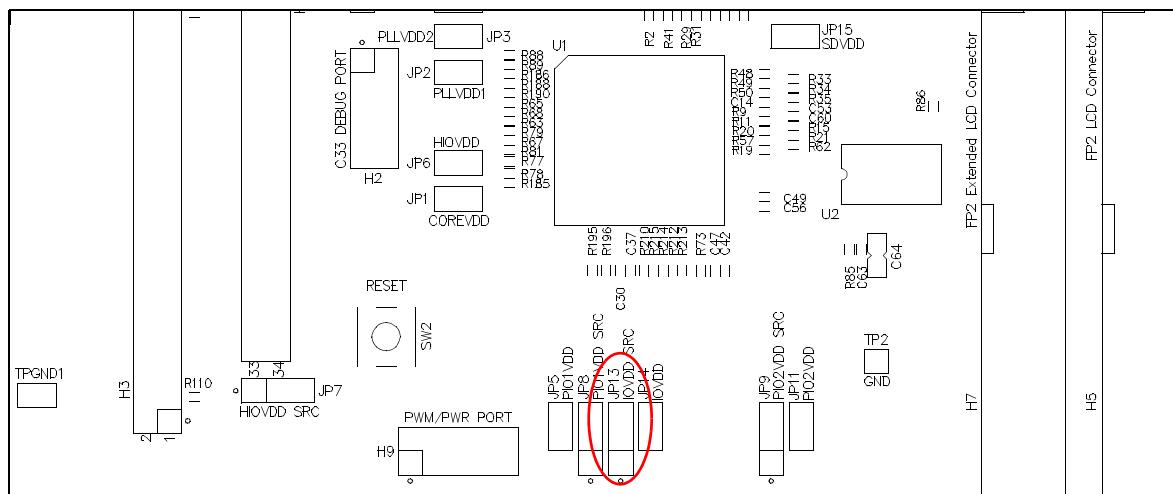


図3.8 設定ジャンパーの位置 (JP13)

JP16 : SDRAM幅選択

JP16は、外部SDRAMのバス幅を選択するために使用されます。

ジャンパーがポジション1-2にあるときは、外部SDRAMは32ビット幅、記憶容量は32MBです。この設定では、メモリは、それぞれ16MBと16ビット幅の並列の2つのチップで構成されています。

ジャンパーがポジション2-3にあるときは、外部SDRAMは16ビット幅、記憶容量は16MBです。この設定では、一方のメモリチップがディスエーブルされ、1つのチップだけがアクティブです（16MB、16ビット幅）。

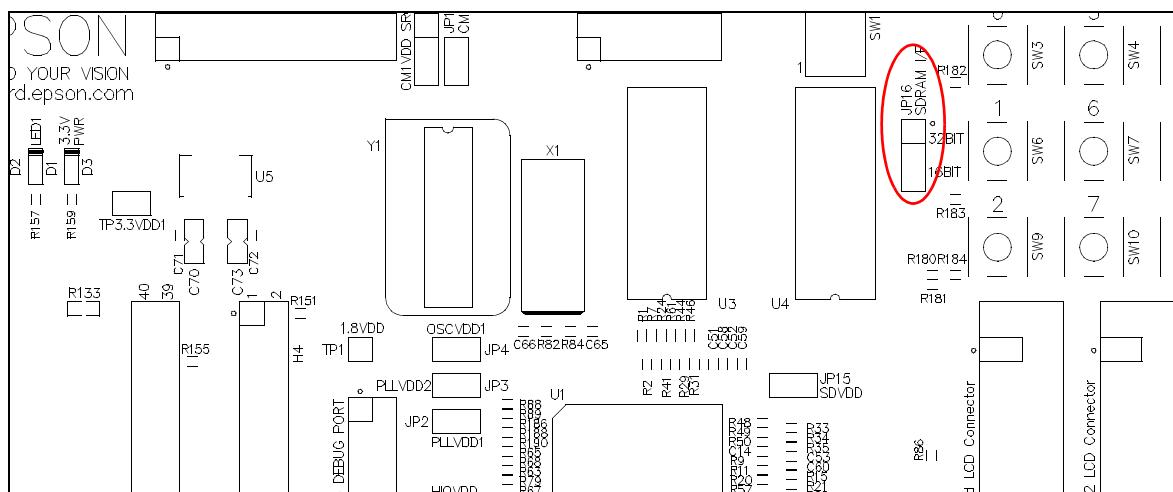


図3.9 設定ジャンバーの位置 (JP16)

4. 技術説明

4.1 電源

4.1.1 所要電源

S5U13515P00C100評価ボードは、外部調整電源（3.3V / 1A）が必要です。電源は、H4ヘッダの端子33またはP2ヘッダの端子5によって評価ボードに供給されます。

ボードに3.3V電力が印加されると緑色LED「3.3V Power」が点灯します。

4.1.2 電圧レギュレータ

S5U13515P00C100評価ボードは、S1D13515/S2D13515ディスプレイコントローラに必要な1.8V電源を供給するオンボードリニアレギュレータを備えています。また、LCDパネルのLEDバックライトに電力供給することができる、調整可能な12~25Vを生成する設定式スイッチング電圧レギュレータを備えています。

4.1.3 S1D13515/S2D13515電源

S1D13515/S2D13515ディスプレイコントローラは、2.3~2.7Vまたは3.0~3.6Vの電力が必要です。

COREVDD、PLL1VDD、PLL2VDDおよびOSCVDDは、オンボードリニア電圧レギュレータによって供給される1.8V電源を必要とします。

HIOVDD、PIO1VDD、PIO2VDD、CM1VDDおよびIOVDD入力電源は、2.3V~2.7Vまたは3.0V~3.6Vの範囲です。JP7、JP8、JP9、JP12またはJP13がポジション2-3に設定されたときは、対応する電源入力が3.3Vに接続されます。他の電圧が必要な場合は、6ページの表3.4「設定ジャンパー一覧」に示したように、対応するジャンパーをポジション1-2に設定し、外部電源を評価ボードに接続してください。

SDVDD入力電源は、2.3V~2.7Vまたは3.0V~3.6Vの範囲です。評価ボード上で、SDVDDは3.3Vに接続されます。

4.1.4 LCDバックライト電源

評価ボード上には調整可能な12~25V電源があります。12Vで利用可能な最大電流は100mAです。25Vで利用可能な最大電流は60mAです。この電源は、LCDパネルのLEDバックライトに電力供給するために使用されます。電圧は、R175ポットによって調整されます。

注

CCFLバックライトを使用するLCDパネルの場合は、CCFLバックライト用のインバータへの電力供給に外部電源を使用してください。通常、インバータの消費電流は、オンボード電圧レギュレータから得られる最大電流100mAよりも多くなります。

4. 技術説明

4.2 クロック

S1D13515/S2D13515ディスプレイコントローラ用のクロックは、OSCIおよびOSCO端子に接続された20MHzクリ��石によって供給されます。

さらに、S5U13515P00C100評価ボードは、DIP14フットプリントを実装する場合には発振器を使用することもできます。この場合、発振器は、S1D13515/S2D13515ディスプレイコントローラのCLKI入力クロックに接続されます。

注

S1D13515/S2D13515クロック構造の詳細は、『S1D13515/S2D13515テクニカルマニュアル』（ドキュメントコード：411584001）を参照してください。

4.3 リセット

S5U13515P00C100評価ボード上のS1D13515/S2D13515ディスプレイコントローラは、プッシュボタンスイッチ（SW）あるいはホスト開発プラットフォームからのアクティブローのリセット信号でリセットすることができます（H4コネクタの端子30を参照）。

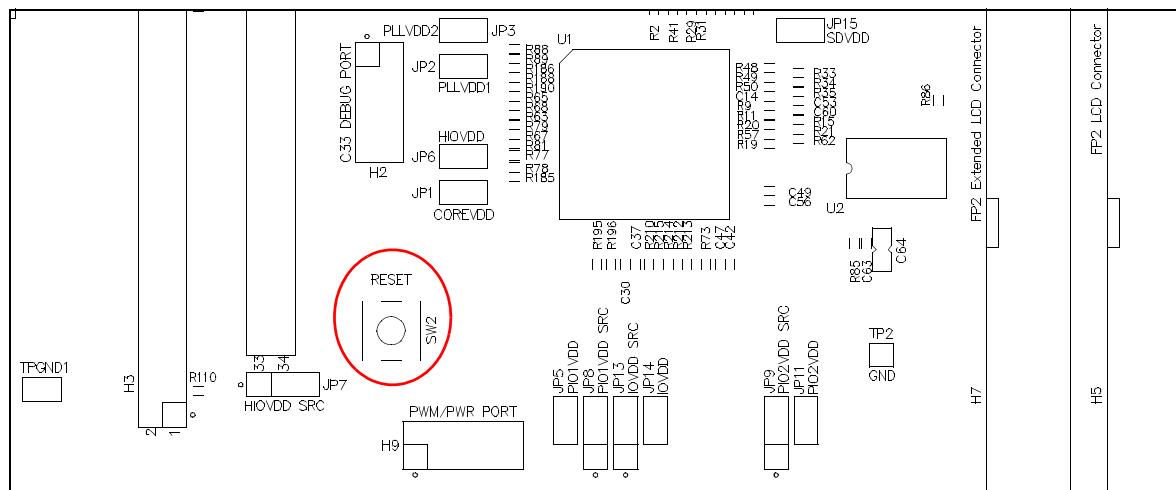


図4.1 リセットスイッチ（SW2）の位置

4.4 メモリ

4.4.1 SDRAM

S5U13515P00C100評価ボードには、2個のSDRAM IC（それぞれ128メガビット×16ビット、CL=2、TSOP54パッケージ）が搭載されています。S1D13515/S2D13515ディスプレイコントローラが、32ビット幅DRAMバス用に構成されるときは、両方のSDRAM ICが使用されます。S1D13515/S2D13515ディスプレイコントローラが16ビット幅DRAMバス用に構成されるときは、一方のSDRAM ICだけが使用され、他方のSDRAM ICは、ジャンパーJP16をポジション2-3にすることによって、チップ選択入力がインアクティブ状態にプルアップされてディスエーブルされます。

4.4.2 SPIインタフェース付きシリアルフラッシュメモリ

S1D13515/S2D13515ディスプレイコントローラは、32MビットフラッシュEPROMに接続されたSPIフラッシュメモリインターフェースを備えています。

4.5 ホストインターフェース

4.5.1 ダイレクトホストバスインターフェースサポート

S1D13515/S2D13515ホストインターフェース端子はすべてコネクタH3およびH4上にあります。この端子を使って、S5U13515P00C100評価ボードを種々の開発プラットフォームに接続することができます。S1D13515/S2D13515ホストインターフェース端子の割り付けについては、『S1D13515/S2D13515テクニカルマニュアル』（ドキュメントコード：411584001）を参照してください。

以下の図は、ホストバスコネクタH3およびH4の位置を示します。H3は、0.1×0.1インチ40端子ヘッダ（20×2）、H4は、0.1×0.1インチ34端子ヘッダです（17×2）。

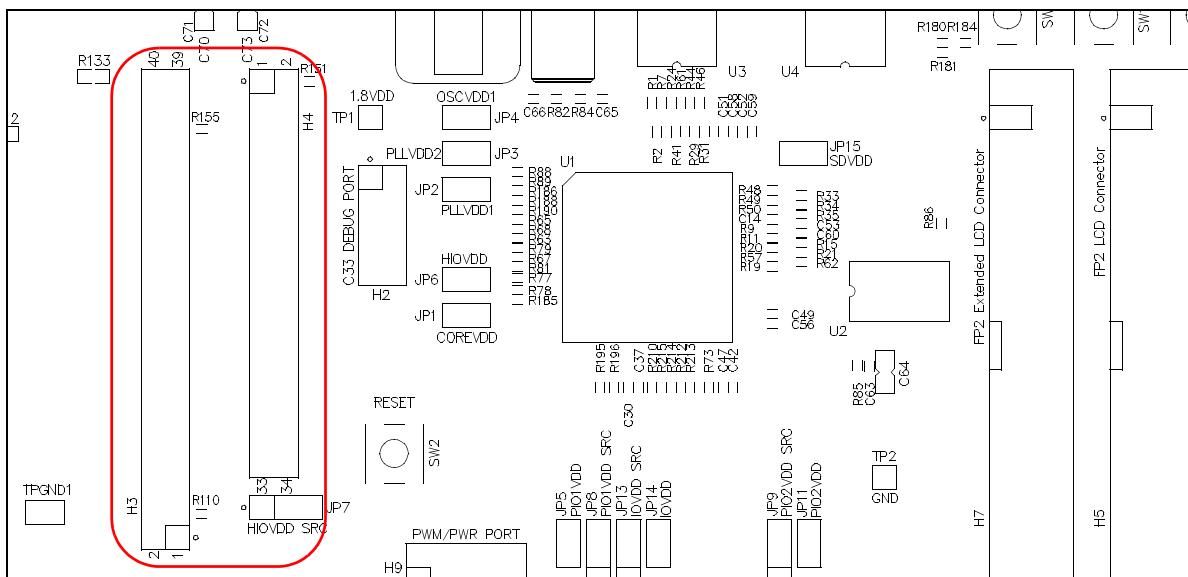


図4.2 ホストバスコネクタの位置 (H3とH4)

コネクタH3およびH4の端子配列については、25ページの「6. 回路図」を参照してください。

4. 技術說明

4.5.2 Epson S5U13U00P00C100 USBアダプタボードへの接続

S5U13515P00C100評価ボードは、S5U13U00P00C100 USBアダプタボードに接続するように設計されています。USBアダプタボードは、USB 2.0接続によってどのようなコンピュータにも簡単に接続することができます。S5U13515P00C100は、コネクタP1とP2によってUSBアダプタボードに直接接続されます。

また、USBアダプタボードは、S5U13515P00C100評価ボードによって必要とされる3.3V電源を供給します。HIOVDDを3.3V用に設定し、JP7をポジション2-3に設定してください。

S5U13515P00C100には、S5U13515P00C100がS5U13U00P00C100 USBアダプタボードに接続されたときにUSBアダプタの状態を簡単に確認できる2つのLEDがあります。LED1が点滅すると、USBアダプタボードがアクティブであることを示します。LED2が点灯すると、USBがPCによって識別されたことを示します。

下の図は、コネクタP1およびP2の位置を示します。P1とP2は、基板の下側にある2mm×2mmの40端子ヘッダ(20×2)です。

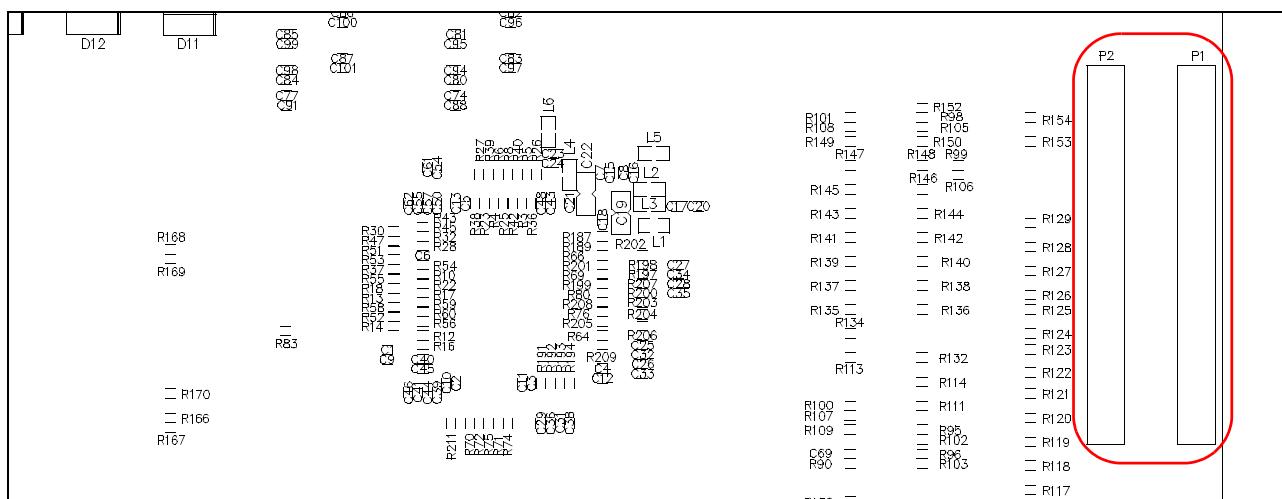


図4.3 USBアダプタヨネクタの位置 (P1とP2)

コネクタP1およびP2の端子配列については、25ページの「6. 回路図」を参照してください。

注

S5U13515P00C100をS5U13U00P00C100 USBアダプタボードと共に使用するときは、PCにウインドウズドライバをインストールしてください。S1D13xxxUSBドライバは、www.erd.epson.comから入手できます。

4.6 LCDインターフェース

LCDインターフェースは、FP1IO[23:0]端子とFP2IO[27:0]端子を使用します。これらの端子上の信号はすべて、コネクタH5、H6およびH7から取り出すことができます。

コネクタH5、H6およびH7は、0.1×0.1インチ40端子ヘッダ（20×2）です。下の図は、これらのコネクタの位置を示します。

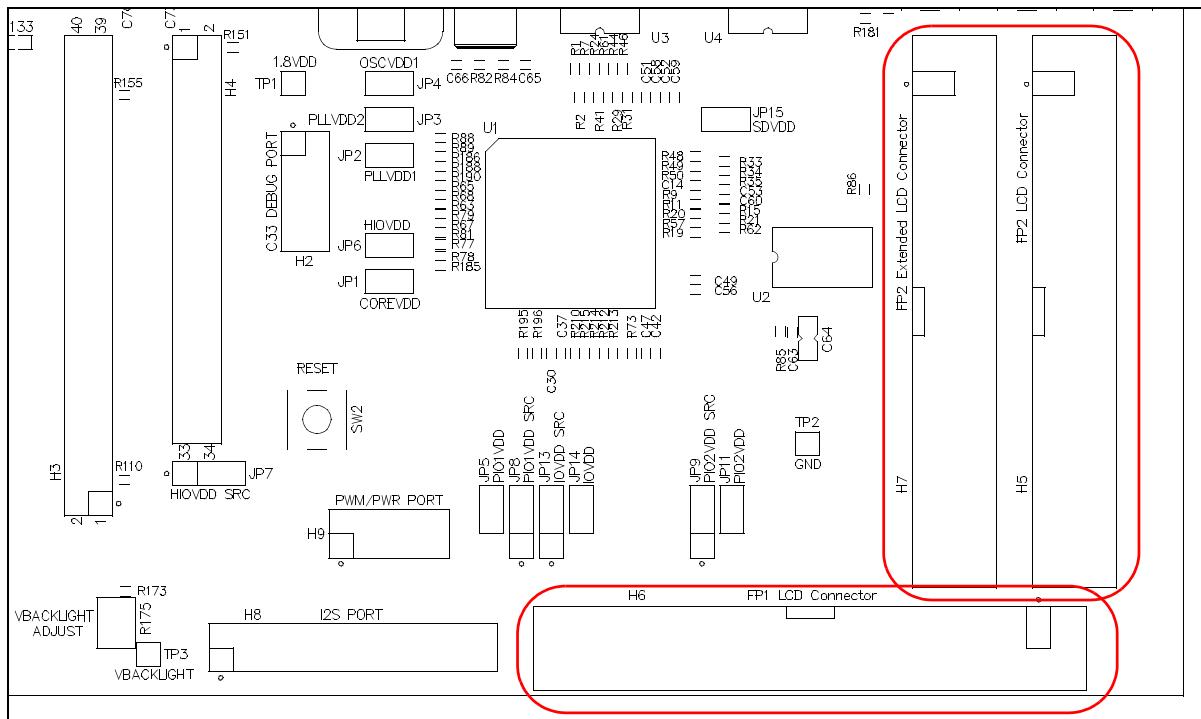


図4.4 FP1IOおよびFP2IOコネクタの位置 (H5、H6、H7)

コネクタH5、H6およびH7の端子配列については、25ページの「6. 回路図」を参照してください。

4.6.1 FP1IOインターフェース

FP1IOインターフェース信号の機能は多重化されています。FP1IO18とFP1IO19以外のすべてのFP1IOインターフェース信号は、コネクタH6から取り出すことができます。FP1IO18とFP1IO19の信号は、0Ω抵抗器を介してコネクタH7から取り出すことができます。

FP1IOインターフェースは、LCDインターフェース、18ビットRGB入力ストリームインターフェース、あるいは8ビットYUVカメララインインターフェースとキーボードインターフェースとして構成することができます。S1D13515/S2D13515 FP1IOインターフェース端子の割り付けについては、『S1D13515/S2D13515 テクニカルマニュアル』（ドキュメントコード：411584001）を参照してください。

4.6.2 FP2IOインターフェース

FP2IOインターフェース信号はすべて、コネクタH5およびH7から取り出すことができます。S1D13515/S2D13515 FP2IOインターフェース端子の割り付けについては、『S1D13515/S2D13515 テクニカルマニュアル』（ドキュメントコード：411584001）を参照してください。

4. 技術説明

4.7 カメラ/I2Cインターフェース

S1D13515/S2D13515ディスプレイコントローラは、カメラインターフェースを備えています。カメラインターフェース信号はすべて、コネクタ H10 から取り出すことができます。S1D13515/S2D13515ディスプレイコントローラは、カメラを制御するI2Cマスタインターフェースを備えています。SDA信号とSCL信号は、2.2kΩ抵抗器によってCM1VDDにプルアップされ、コネクタH10から取り出すことができます。H10に供給されるリセット信号はアクティブローで、インアクティブのときはHIOVDDにプルアップされます。

コネクタH10は、0.1×0.1インチ20端子ヘッダ (10×2) です。下の図は、コネクタH10の位置を示します。

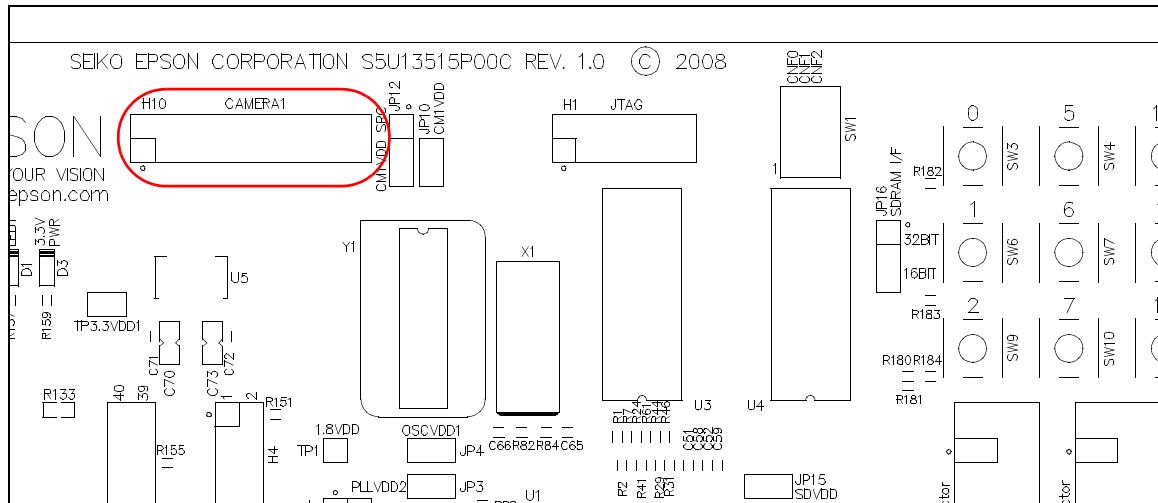


図4.5 カメラコントローラの位置 (H10)

コネクタH10の端子配列については、25ページの「6. 回路図」を参照してください。

4.8 キーパッドインターフェース

注

キーボードは、ボタンSW3～SW11が基板上に取り付けられた状態では動作しません。キーボードを動作させるには、ユーザはボードからボタンSW3～SW11を取り外し、90度または270度回転させてボードに戻してください。ボタンはPCB上のフットプリントと一致しませんが、このようにボードに取り付けてください。

S1D13515/S2D13515ディスプレイコントローラは、最大5×5のマトリクスキーパッドをサポートしていますが、S5U13515P00C100評価ボードには3×3キーパッドしかありません。キーパッドインターフェースは、FPIO1インターフェース端子またはホストインターフェース端子のどちらかを使用するように設定することができます。S1D13515/S2D13515端子の割り付けについては、『S1D13515/S2D13515テクニカルマニュアル』(ドキュメントコード:411584001)を参照してください。キーパッドインターフェースは、0Ω抵抗器を使ってFPIO1インターフェース端子用またはホストインターフェース端子用に設定されます。

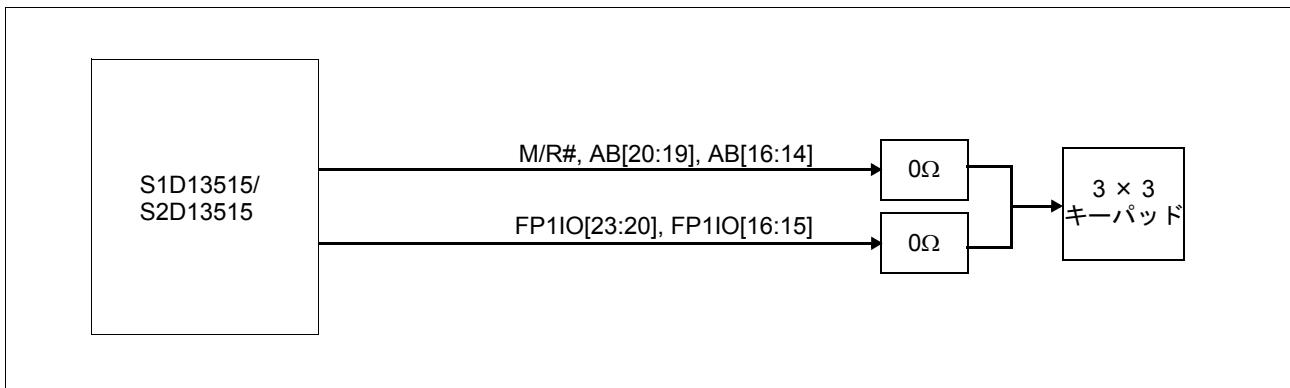


図4.6 キーパッドインターフェース0Ω抵抗の概要図

キーパッドは、S1D13515/S2D13515上の2つのソース端子の一方に接続するように設定することができます。設定に応じて、入力ラインは、対応する電源にプルアップされなければなりません。キーパッドの電源接続は、下記のような適切な組の0Ω抵抗器を実装することによって決定されます。

表4.1 キーパッド0Ω抵抗一覧

キーパッド端子機能	下の1組の0Ω抵抗器だけを実装します	
	FPIO用の0Ω抵抗	ホストインターフェース用0Ω抵抗
KBR0	R191	R185
KBR1	R192	R186
KBR2	R193	R187
KBC0	R194	R188
KBC1	R195	R190
KBC2	R196	R189
電力 (HIOVDDまたはPIO1VDD)	R181	R180

S5U13515P00C100評価ボードは、ホストインターフェース端子からキーボードインターフェースによって設定されます。したがって、抵抗器R185～R190とR180が実装され、R191～R196とR181は実装されません。

4. 技術說明

4.9 I2Sインターフェース

S1D13515/S2D13515ディスプレイコントローラには、I2S音声出力インターフェースがあります。I2Sインターフェース信号はすべて、コネクタH8から取り出すことができます。同じコネクタから取り出されるI2C信号を使って、外部I2SオーディオDAC ICをプログラムすることができます。

コネクタH8は、 0.1×0.1 インチ24端子ヘッダ（12×2）です。下の図は、コネクタH8の位置を示します。

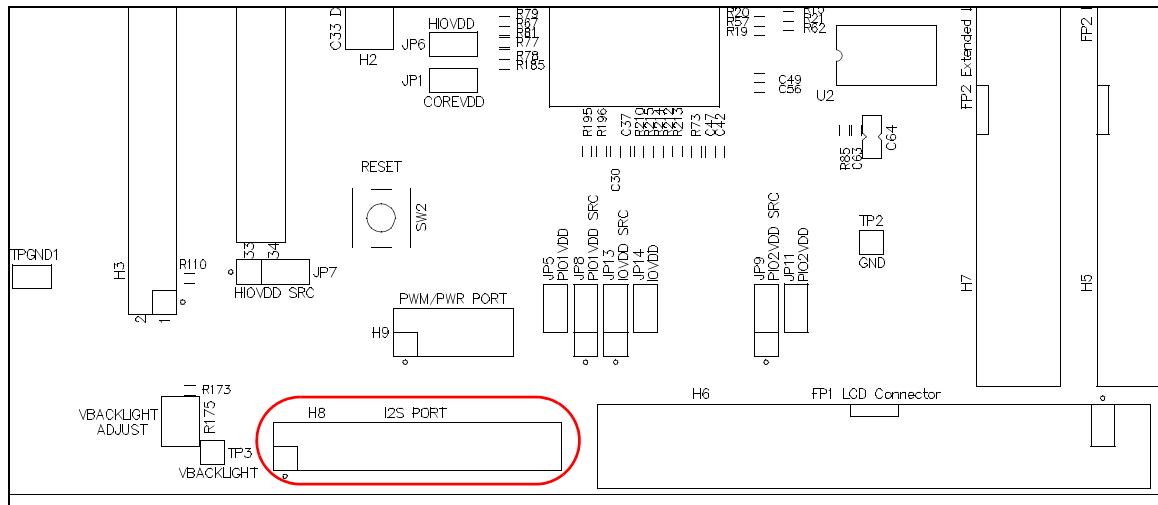


図4.7 I2Sコネクタの位置 (H8)

コネクタH8の端子配列については、25ページの「6. 回路図」を参照してください。

4.10 PWMコネクタ

S1D13515/S2D13515ディスプレイコントローラには、コネクタH9から取り出される2つのPWM出力があります。3.3V以外の電圧レベルが必要な場合は、コネクタH9の他の端子を使って外部電源をCM1VDD、IOVDD、PIO1VDDおよびPIO2VDDに接続します。コネクタH9が、S5U13515P000C100評価ボードに実装されていないことに注意してください。

コネクタH9は、 0.1×0.1 インチ10端子ヘッダ（5×2）です。下の図は、コネクタH9の位置を示します。

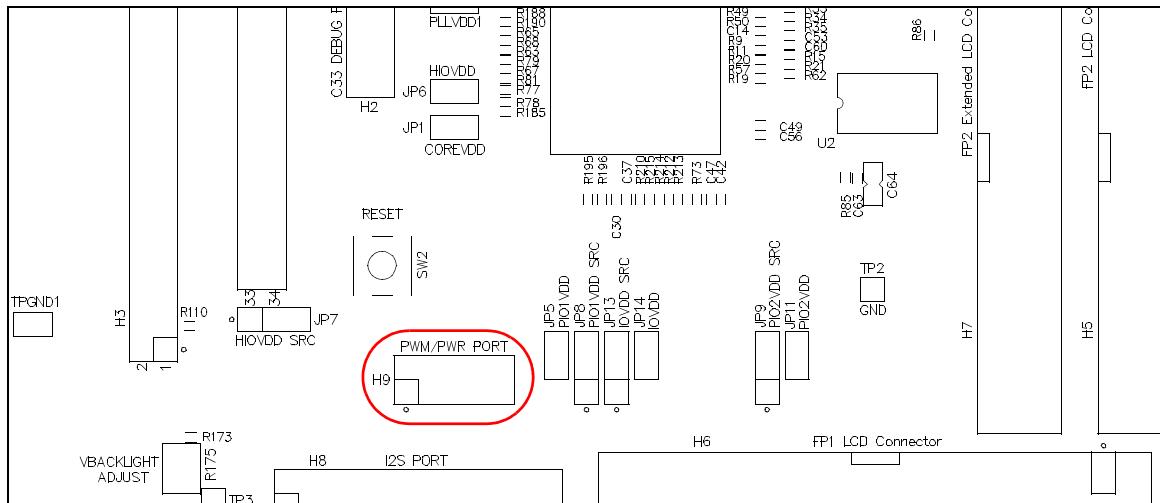


図4.8 PWMコネクタの位置 (H9)

コネクタH9の端子配列については、25ページの「6. 回路図」を参照してください。

4. 技術説明

4.11 C33デバッガポート

S1D13515/S2D13515は、C33マイクロプロセッサコアを内蔵しています。デバッグモニタインターフェースは、C33デバッガを使ったファームウェアデバッギングのためにコネクタH2を利用可能です。コネクタH2を使用するときは、必要なS1D13515/S2D13515構成に応じて0Ω抵抗器を設定してください。

C33デバッガ機能は、2組のホストインターフェース端子または1組のFP2IO端子から供給することができます。

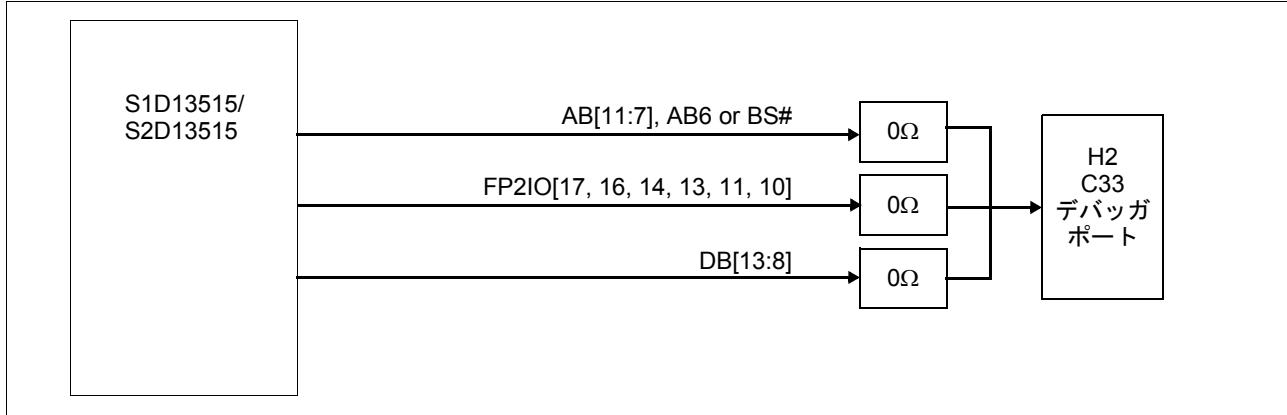


図4.9 C33デバッガ0Ω抵抗器の概要図

C33デバッガポートへの接続は、下記のような適切な組の0Ω抵抗器を実装することによって決定されます。

表4.2 C33デバッガポートH7 0Ωの選択

C33端子機能	下の1組の0Ω抵抗器だけを実装します		
	FP2IO端子からのC33デバッガポート	AB[11:7]、AB6またはBS#端子からのC33デバッガポート	DB[13:8]端子からのC33デバッガポート
PEDST0	R74実装 R210非実装	R65実装 R202非実装	R80実装 R208非実装
PEDST1	R73実装 R211非実装	R66実装 R201非実装	R79実装 R207非実装
PEDST2	R72実装 R212非実装	R67実装 R200非実装	R78実装 R206非実装
PEDCLK	R70実装 R213非実装	R69実装 R199非実装	R76実装 R205非実装
PEDSIO	R71実装 R215非実装	R68実装 R198非実装	R77実装 R204非実装
PEDCPCO	R75実装 R214非実装	R63実装 (AB6から) R64, R197非実装	R81実装 R203非実装
		R64実装 (BS#から) R63, R209非実装	

S5U13515P00C100ボードは、ホストインターフェースAB[11:6]端子によってC33デバッガポート用に構成されます。したがって、抵抗器R63、R65～R69は実装され、R197～R202は実装されず、R203～R215は実装され、R64、R70～R81は実装されません。

コネクタH2は、0.1×0.1インチ10端子ヘッダ（5×2）です。下の図は、コネクタH2の位置を示します。

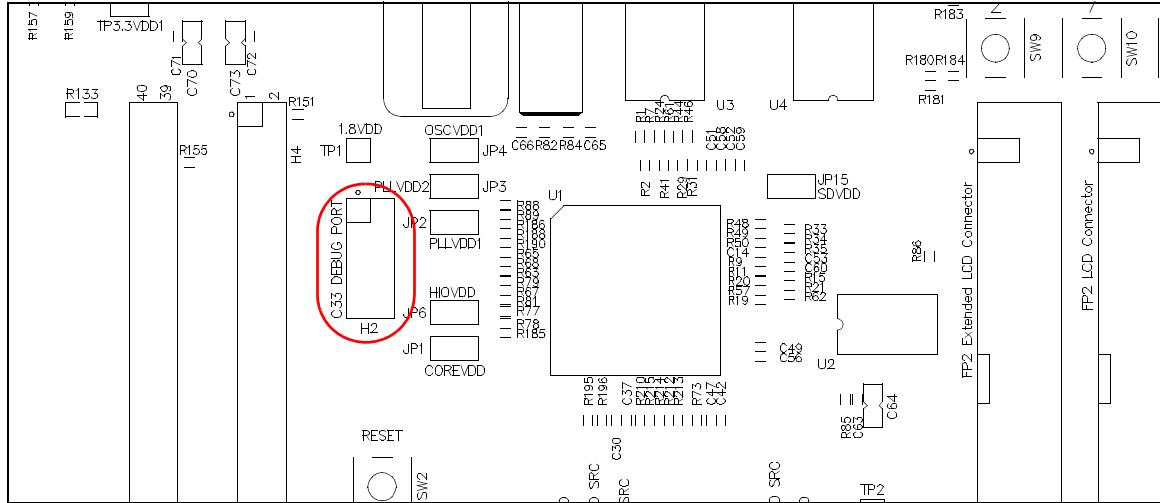


図4.10 C33デバッガコネクタの位置 (H2)

コネクタH2の端子配列については、25ページの「6. 回路図」を参照してください。

4.12 JTAGインターフェース

S1D13515/S2D13515ディスプレイコントローラは、JTAGインターフェースを備えています。JTAG信号はすべてコネクタH1から取り出すことができます。コネクタH1がS5U13515P00C100評価ボードに実装されていないことに注意してください。

コネクタH1は、0.1×0.1インチ12端子ヘッダ（6×2）です。下の図は、コネクタH1の位置を示します。

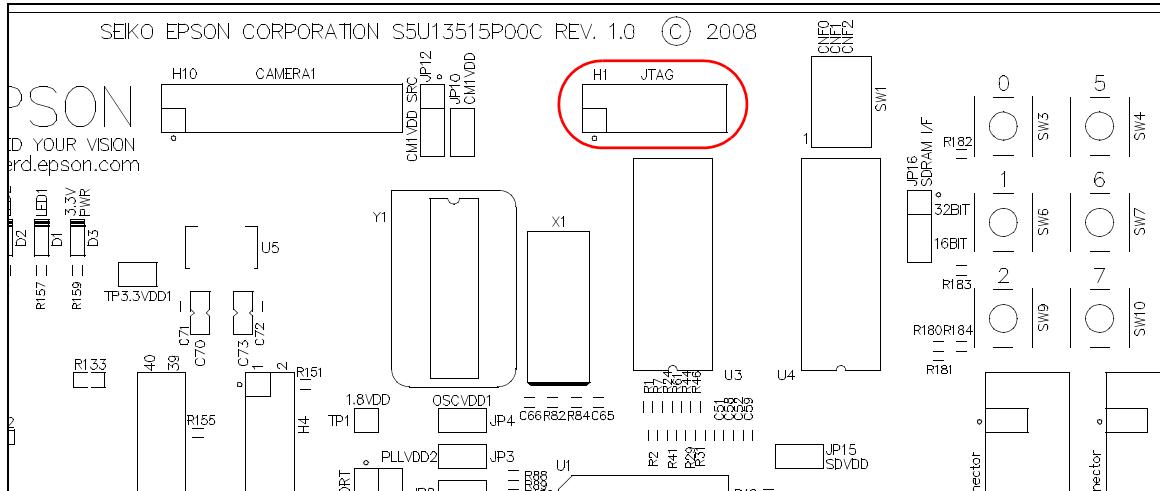


図4.11 JTAGコネクタの位置 (H1)

コネクタH1の端子配列については、25ページの「6. 回路図」を参照してください。

5. パーツリスト

5. パーツリスト

表5.1 S5U13515P00C100パーツリスト

項目	数量	参照記号	部品	説明
1	50	C1、C2、C3、C4、C5、C6、C7、C8、C17、C20、C24、C25、C26、C27、C28、C29、C30、C31、C39、C40、C41、C42、C43、C49、C50、C51、C52、C53、C54、C55、C63、C67、C69、C71、C72、C74、C75、C76、C77、C78、C79、C80、C81、C82、C83、C84、C85、C86、C87、C106	0.1uF	Yageo America 04022F104Z7B20D、C0402
2	43	C9、C10、C11、C12、C13、C14、C15、C16、C23、C32、C33、C34、C35、C36、C37、C38、C44、C45、C46、C47、C48、C56、C57、C58、C59、C60、C61、C62、C68、C88、C89、C90、C91、C92、C93、C94、C95、C96、C97、C98、C99、C100、C101	0.01uF	Yageo America 0402ZRY5V7BB103、C0402
3	2	C18、C21	1nF	Yageo America 04022R102K9B20D、C0402
4	5	C19、C22、C64、C70、C73	10uF	Panasonic - ECG ECJ-CV50J106M、C0805
5	2	C65、C66	18pF	Panasonic - ECG ECJ-0EC1H180J、C0402
6	1	C102	2.2uF 10V	Taiyo Yuden LMK212BJ225KG-T、C0805、CAP CER 2.2UF 10V X7R 0805
7	1	C103	10uF 35V	Taiyo Yuden GMK325BJ106KN-T、C1210、CAP CER 10UF 35V X5R 1210
8	1	C104	150pF	Panasonic - ECG ECJ-0EC1H151J、C0402
9	1	C105	1uF	Panasonic - ECG ECJ-0EB0J105M、C0402
10	3	D1、D2、D3		Panasonic - SSG LNJ308G8LRA、LED0603、LED GREEN SS TYPE LOW CUR SMD
11	10	D4、D5、D6、D7、D8、D9、D10、D11、D12、D13	MBR0540	Micro Commercial Co. MBR0540-TP、SOD-123、DIODE SCHOTTKY 40V 500MA SOD123
12	1	F1	ACH32C-333-T	TDK ACH32C-333-T、FILTR 3TERM 10MHZ TO 300MHZ SMD
13	1	F2	ACF451832-222	TDK ACF451832-222、FILTER 3-TERM 60MHZ 300MA SMD
14	0	H1	JTAG	Samtec TSW-106-07-G-D 非実装
15	1	H2、H9		Samtec TSW-105-07-G-D、H9は非実装
16	1	H3	HEADER_20X2	Samtec TSW-120-07-G-D
17	1	H4	HEADER_17X2	Samtec TSW-117-07-G-D
18	3	H5、H6、H7		Samtec TST-120-01-G-D
19	1	H8	I2S PORT	Samtec TSW-112-07-G-D
20	1	H10	CAMERA1	Samtec TSW-110-07-G-D
21	10	JP1、JP2、JP3、JP4、JP5、JP6、JP10、JP11、JP14、JP15		SIP2 CONN HEADER VERT 2POS .100 TIN またはGENERIC
22	6	JP7、JP8、JP9、JP12、JP13、JP16		SIP3 CONN HEADER VERT 3POS .100 TIN またはGENERIC

表5.1 S5U13515P00C100パーツリスト

項目	数量	参照記号	部品	説明
23	6	L1、L2、L3、L4、L5、L6	フェライト	Steward HZ0603B751R-10、R0603、 FERRITE 200MA 938 OHMS 0603 SMD
24	1	L7	10uH	Panasonic - ECG ELL-6SH100M、IND_ELL6、 COIL 10UH 1300MA CHOKE SMD
25	2	P1、P2	HEADER_20X2	3M 151240-8422-RB、HDR2X20/2MM
26	61	R1、R2、R3、R4、R5、R6、R7、 R8、R9、R10、R11、R12、R13、 R14、R15、R16、R17、R18、R19、 R20、R21、R22、R23、R24、R25、 R26、R27、R28、R29、R30、R31、 R32、R33、R34、R35、R36、R37、 R38、R39、R40、R41、R42、R43、 R44、R45、R46、R47、R48、R49、 R50、R51、R53、R54、R55、R57、 R58、R59、R60、R61、R62、R88	33 1%	R0402
27	0	R52、R64、R70、R71、R72、R73、 R74、R75、R76、R77、R78、R79、 R80、R81、R95、R96、R97、R98、 R99、R100、R101、R104、R106、 R108、R134、R135、R136、R137、 R138、R139、R140、R141、R142、 R143、R144、R145、R146、R147、 R148、R149、R150、R151、R161、 R163、R165、R167、R169、R170、 R181、R191、R192、R193、R194、 R195、R196、R197、R198、R199、 R200、R201、R202、R216、R217、 R218、R219	0_np	R0402 非実装
28	68	R56、R63、R65、R66、R67、R68、 R69、R83、R85、R86、R87、R102、 R103、R105、R107、R109、R110、 R111、R113、R114、R115、R116、 R117、R118、R119、R120、R121、 R122、R123、R124、R125、R126、 R127、R128、R129、R130、R131、 R132、R152、R153、R154、R155、 R160、R162、R164、R166、R168、 R171、R180、R185、R186、R187、 R188、R189、R190、R203、R204、 R205、R206、R207、R208、R209、 R210、R211、R212、R213、R214、 R215	0	R0402
29	1	R82	1M	R0402
30	1	R84	1k	R0402
31	10	R89、R91、R92、R93、R94、R156、 R174、R182、R183、R184	10k	R0402
32	1	R90	150k 1%	R0402
33	3	R112、R133、R172	0	R0603
34	3	R157、R158、R159	270 1%	R0402
35	1	R173	120k	R0402
36	1	R175	200k	Panasonic - ECG EVN-5ESX50B25、 POT 200K OHM 3MM CARBON TRIM SMD

5. パーツリスト

表5.1 S5U13515P00C100パーツリスト

項目	数量	参照記号	部品	説明
37	1	R176	56k	R0402
38	1	R177	13.3k 1%	R0402
39	2	R178、R179	2.2k	R0402
40	16	SH1、SH2、SH3、SH4、SH5、SH6、SH7、SH8、SH9、SH10、SH11、SH12、SH13、SH14、SH15、SH16	0.100インチ ジャンパー分岐	Sullins Electronics Corp. STC02SYAN JUMPER SHORTING TIN
41	1	SW1	SW4_DIPSW4	CTS Corp 218-4LPST、DIPSW4、 SWITCH DIP HALF PITCH 4POS
42	10	SW2、SW3、SW4、SW5、SW6、SW7、SW8、SW9、SW10、SW11	SW TACT-SPST	ITT Industries KSC201JLFS、 SWITCH TACT SILVR 120GF J-LEAD
43	2	TPGND1、TP3.3VDD1	TP_SMT	Keystone 5015、TP_1206、 PC TEST POINT MINIATURE SMT
44	1	U1	S2D13515B00B100	
45	1	U2	M25P32-VMF	ST Microelectronics M25P32-VMF6P、 IC SRL FLASH 32MBIT 3V 16-SOIC
46	2	U3、U4	128M16 DRAM	Qimonda HYB39S128160FE-7、 IC SDRAM 128MBit 54-TSOP
47	1	U5	MIC37100-1.8WS	Micrel MIC37100-1.8WS、SOT-223、 Alternate MIC39100-1.8WS
48	1	U6	LM2733Y	National Semiconductor LM2733YMF/NOPB、 SOT23-5、 IC CONV BOOST 40V FET SW SOT23-5
49	1	X1	MA-506 20.0000M	Epson MA-506 20.0000M、 CRYSTAL 20.0000MHZ 18PF SMD
50	0	Y1	14-Pin DIP	AMP 2-641609-1 非実装

6. 回路図

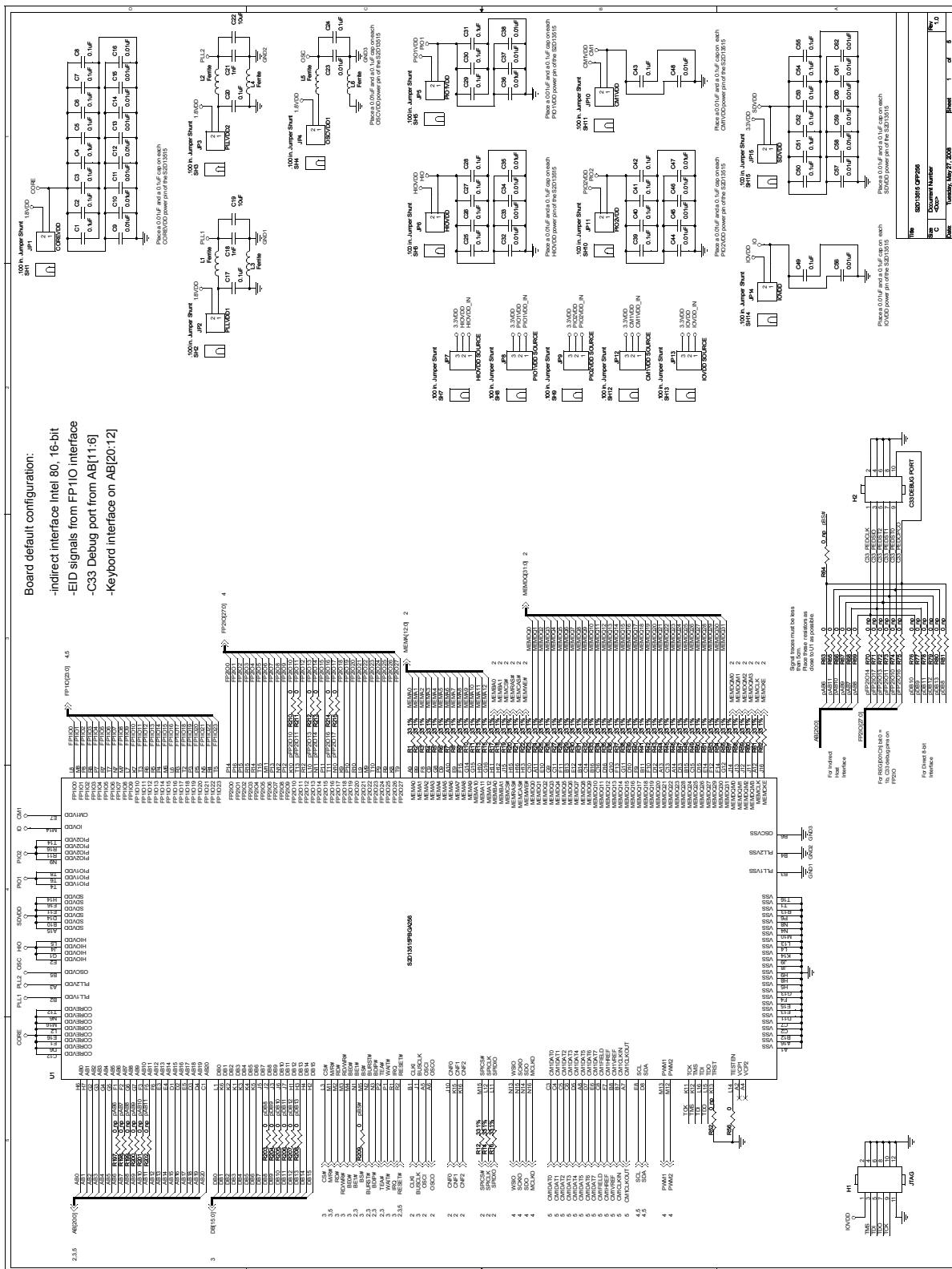


図6.1 S5U13515P00C100回路図 (1/5)

6. 回路図

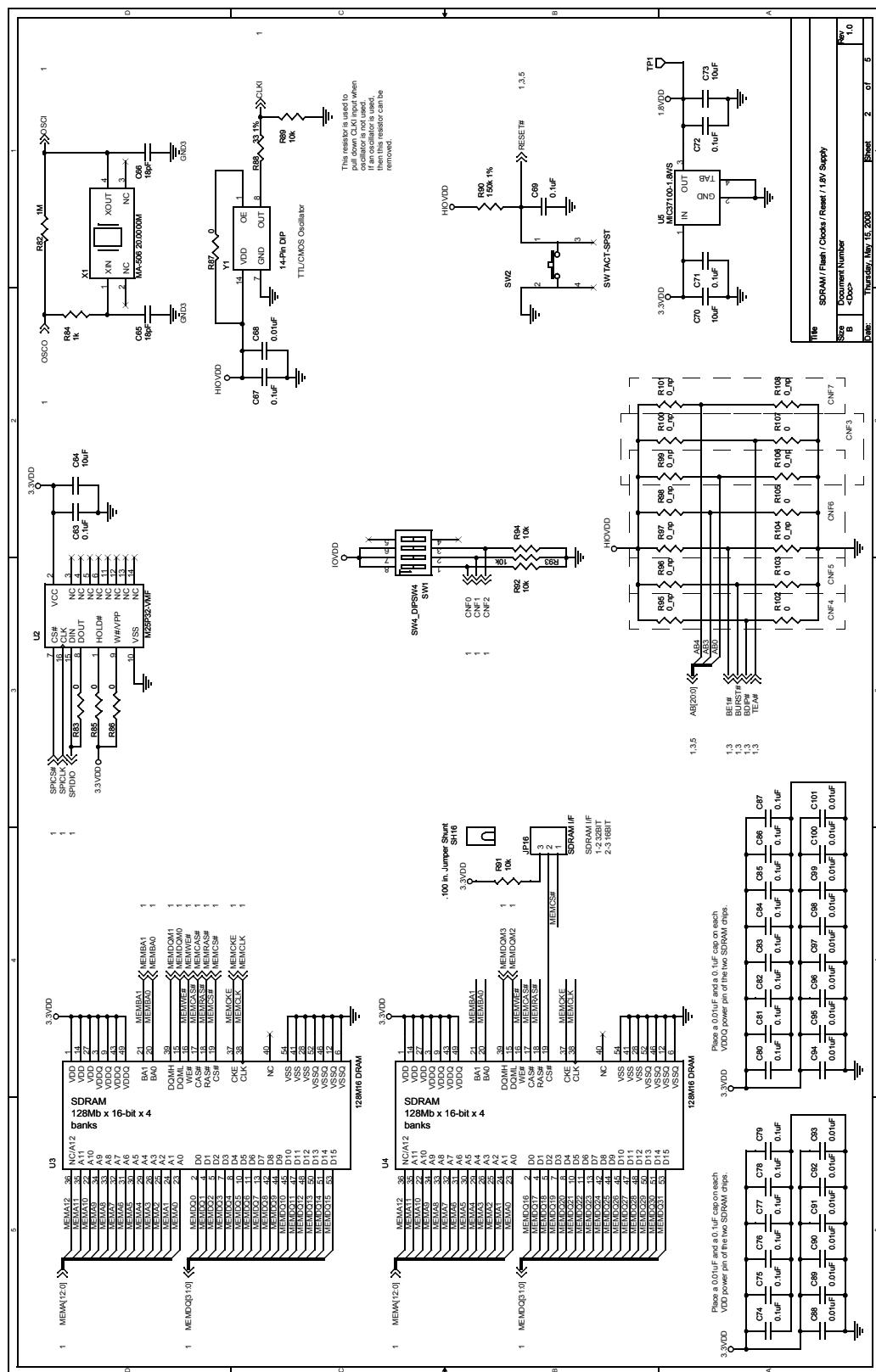


図6.2 S5U13515P00C100回路図 (2/5)

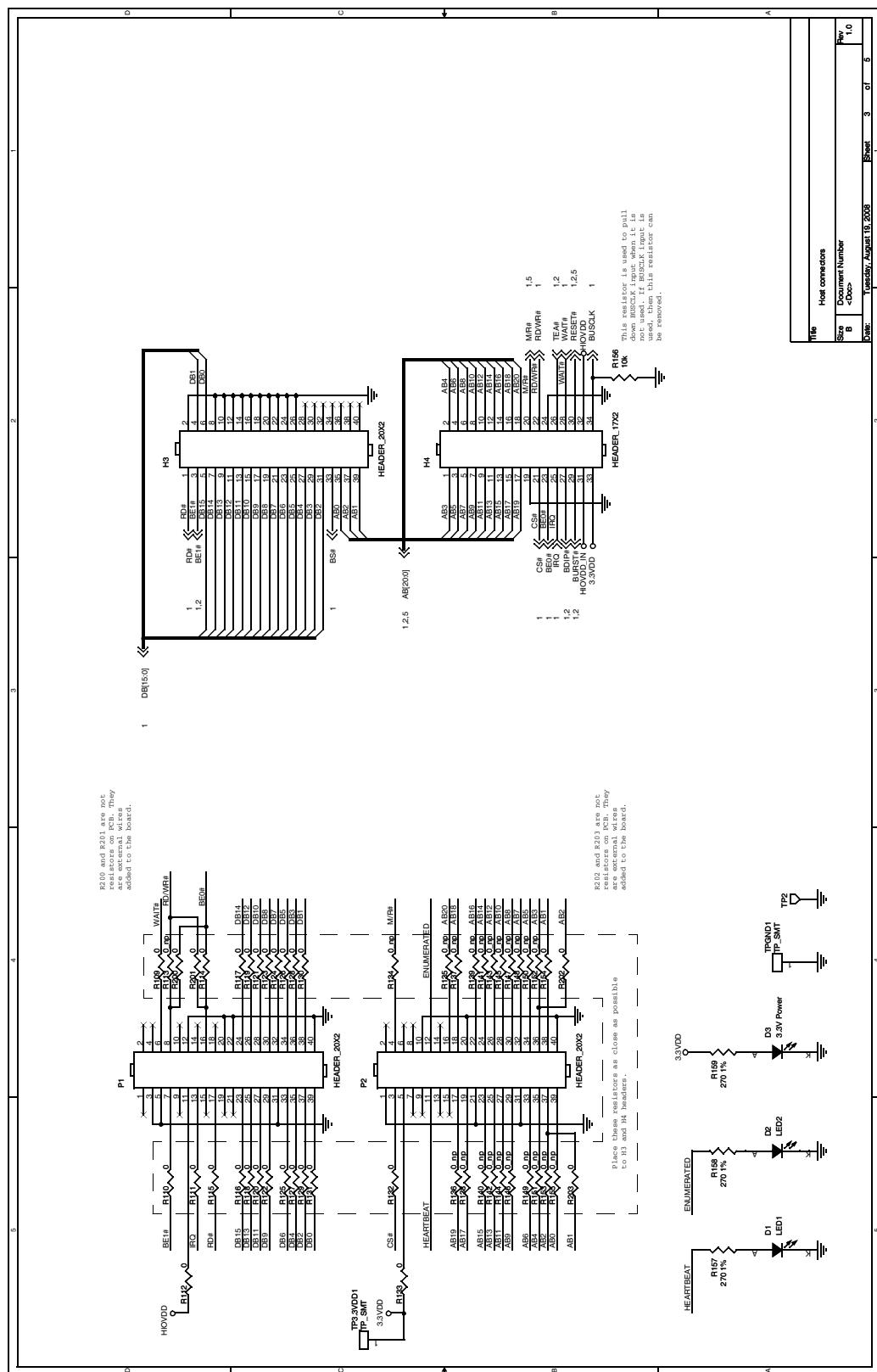


図6.3 S5U13515P00C100回路図 (3/5)

6. 回路図

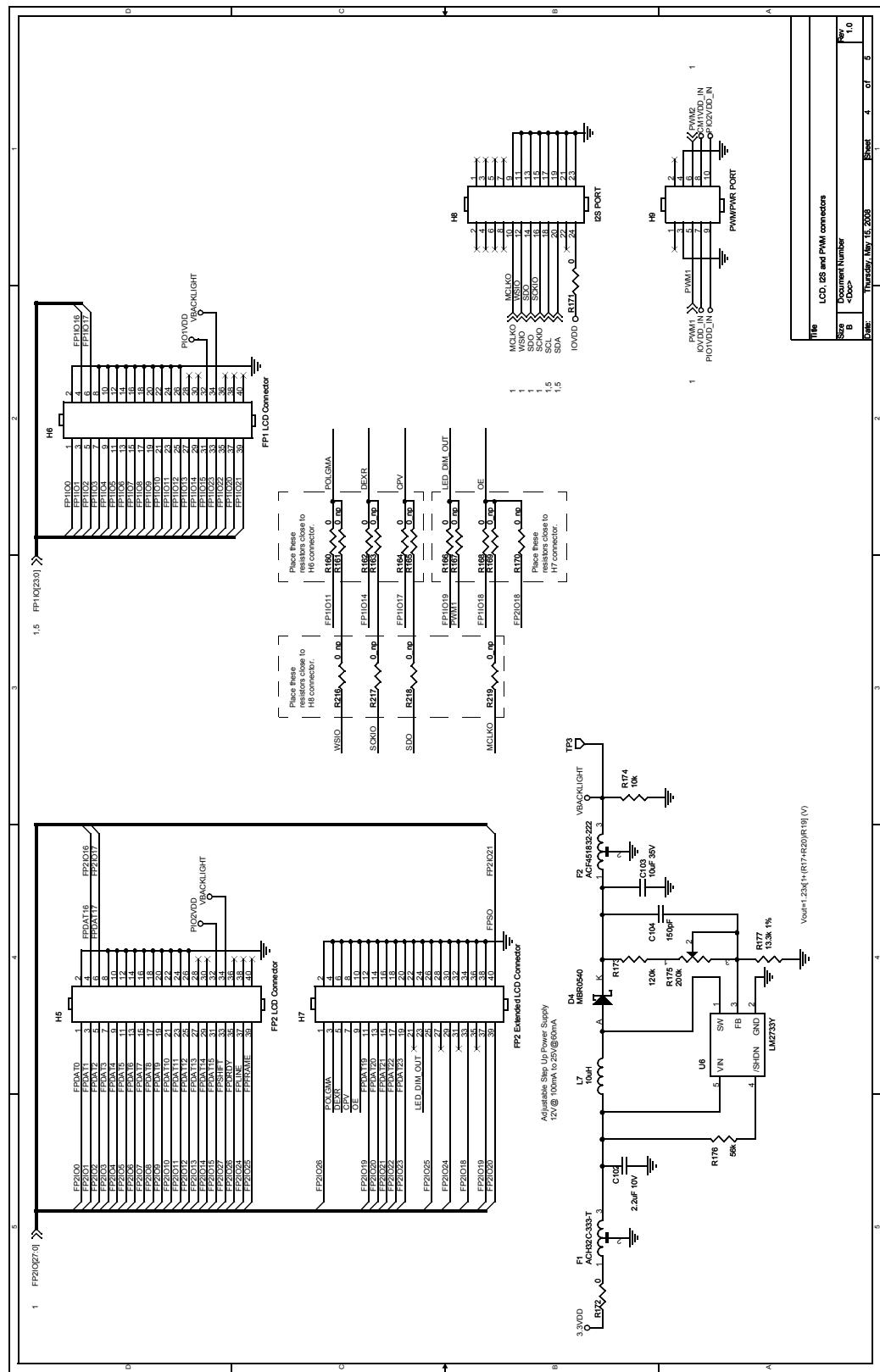


図6.4 S5U13515P00C100回路図 (4/5)

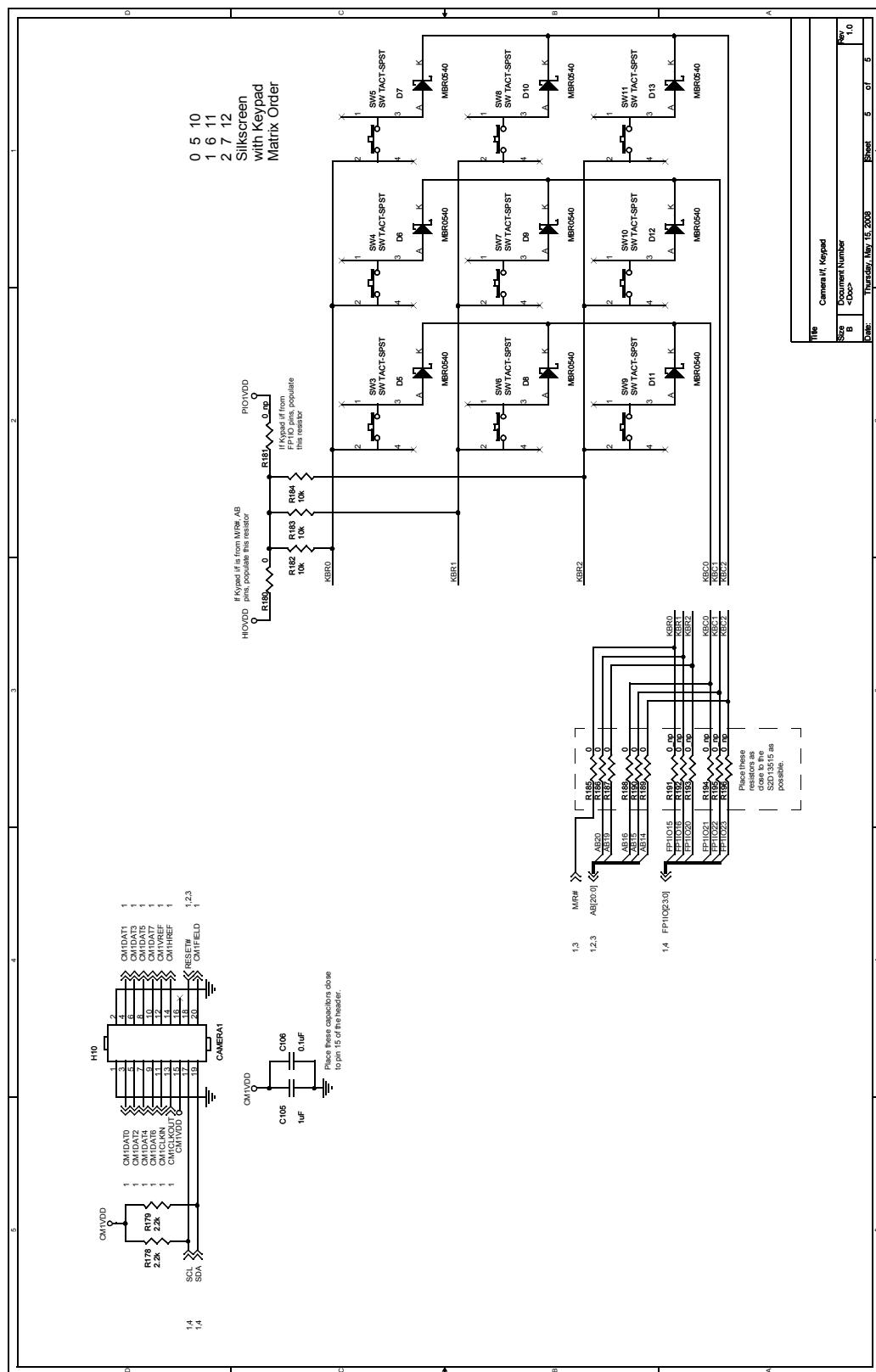


図6.5 S5U13515P00C100回路図 (5/5)

7. ボードレイアウト

7. ボードレイアウト

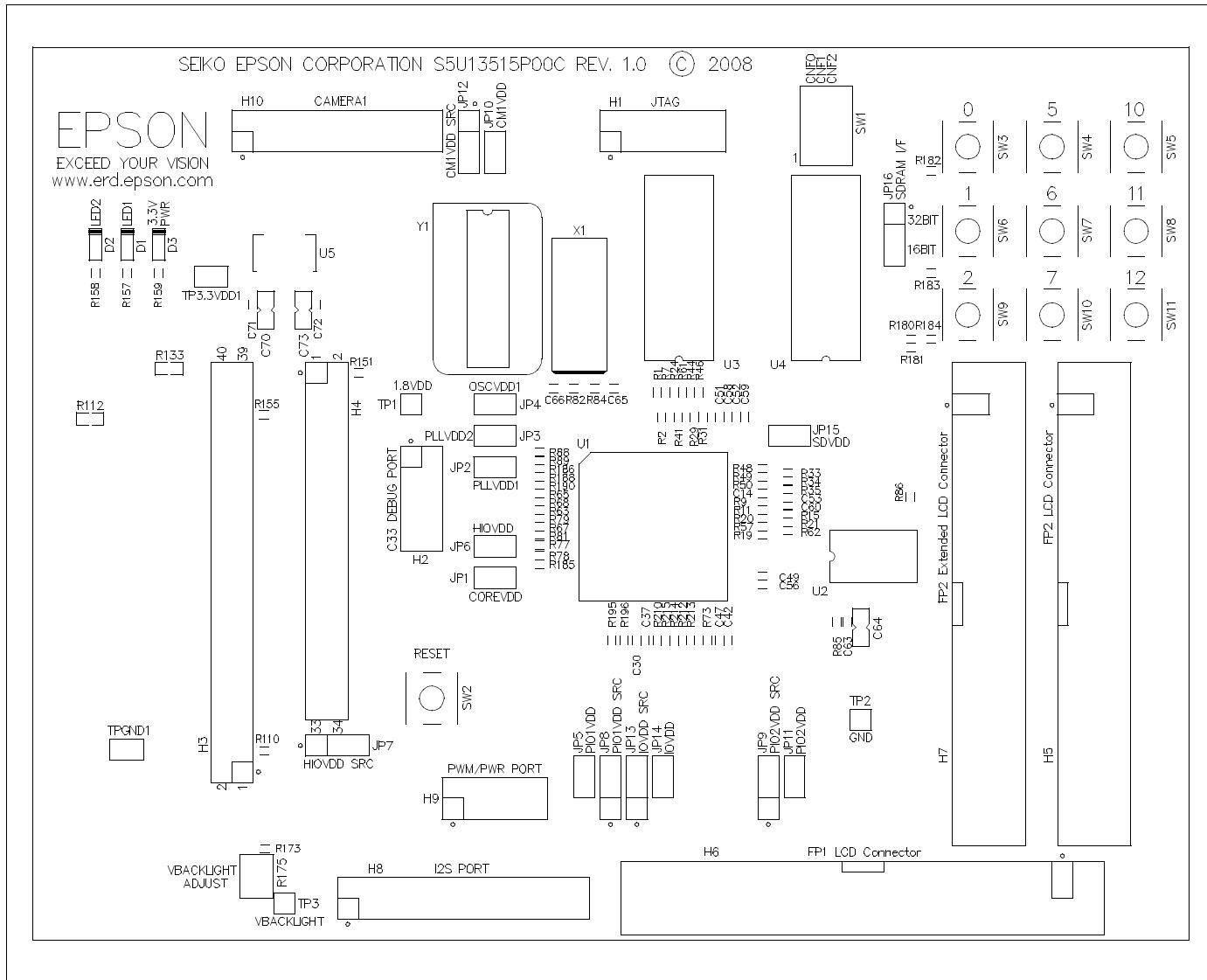


図7.1 S5U13515P00C100ボードレイアウト：上面図

7. ボードレイアウト

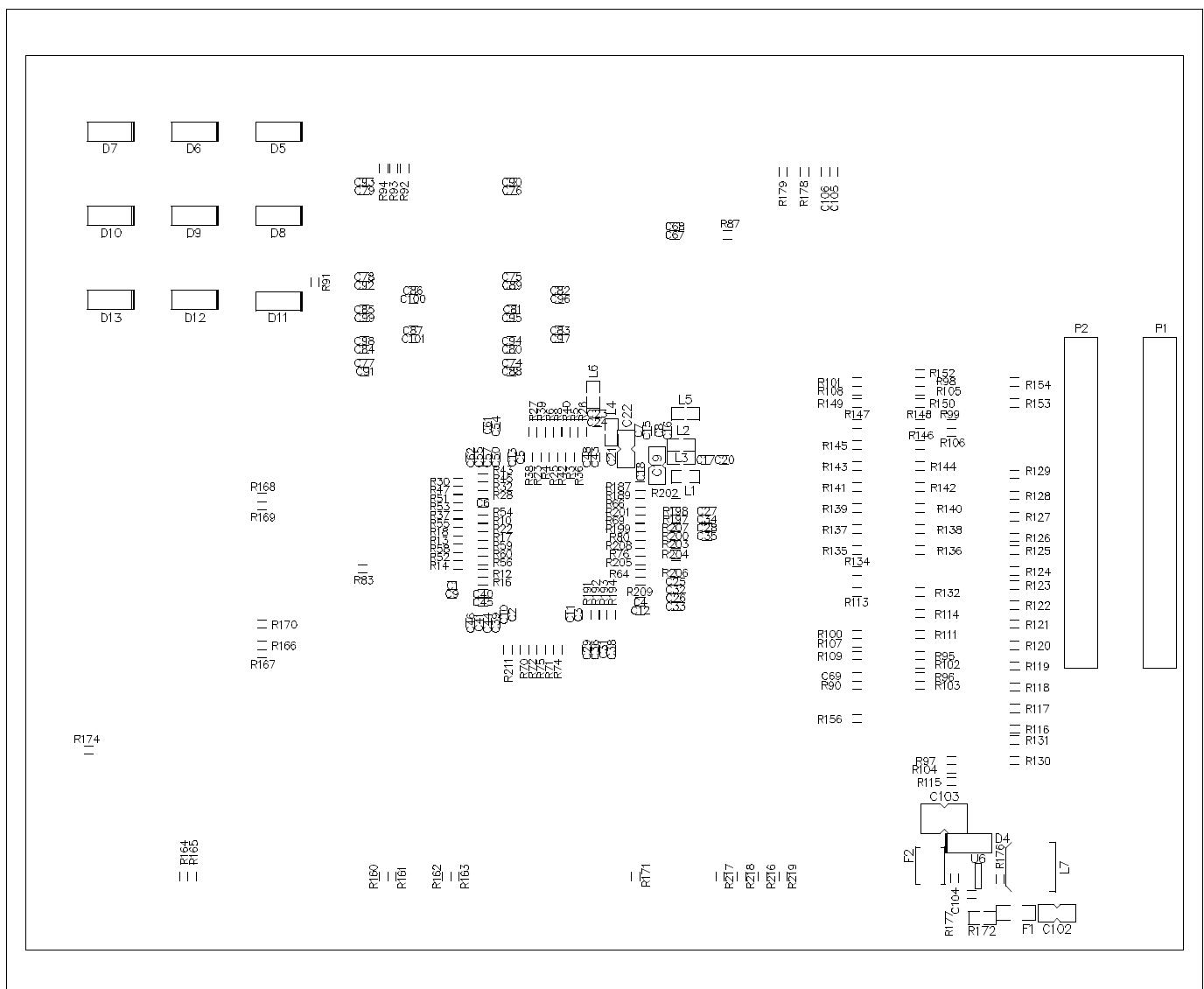


図7.2 S5U13515P00C100ボードレイアウト：下面図

8. 参照

8.1 文書

- Epson Research and Development, Inc. 『S5U13515P00C100 Evaluation Board User Manual Rev.1.1』 Document Code: X83A-G-001-01
- Epson Research and Development, Inc. 『S2D13515 Hardware Functional Specification』 Document Code X83A-A-001-xx.
- セイコーエプソン株式会社 半導体事業部 『S1D13515/S2D13515 テクニカルマニュアル』 (ドキュメントコード : 411584001)

8.2 文書ソース

- Epson Research and Development Website:
<http://www.erd.epson.com>.
http://www.epson.jp/device/semicon/product/lcd_controllers/index.htm

改訂履歴

Revision 1.1 2009年10月26日 新規制定

セイコーエプソン株式会社
半導体事業部 IC 営業部

<IC 国内営業グループ>

東京 〒191-8501 東京都日野市日野 421-8

TEL (042) 587-5313 (直通) FAX (042) 587-5116

大阪 〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 15F

TEL (06) 6120-6000 (代表) FAX (06) 6120-6100

ドキュメントコード: 411822400
2009 年 10 月 作成 ©