

S1R77081

テクニカルマニュアル

本資料のご使用につきましては、次の点にご留意願います。

本資料の内容については、予告無く変更することがあります。

1. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
2. 本資料に掲載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これら起因する第三者の権利（工業所有権を含む）侵害あるいは損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の工業所有権の実施権の許諾を行うものではありません。
3. 特性値の数値の大小は、数直線上の大小関係で表しています。
4. 本資料に掲載されている製品のうち「外国為替及び外国貿易法」に定める戦略物資に該当するものについては、輸出する場合、同法に基づく輸出許可が必要です。
5. 本資料に掲載されている製品は、生命維持装置その他、きわめて高い信頼性が要求される用途を前提としていません。よって、弊社は本（当該）製品をこれらの用途に用いた場合のいかなる責任についても負いかねます。

目 次

1. 概要.....	1
2. 特長.....	1
3. ブロック図	2
4. 端子配置図	3
5. 端子説明.....	4
6. 機能説明.....	5
6.1 RSDS.....	5
6.1.1 パワーダウン機能	6
6.1.2 バイアス電流発生機能	6
6.1.3 終端抵抗	6
6.1.4 空き端子処理	6
6.2 デコード機能部.....	7
6.2.1 通常動作（1対1受信）	8
6.2.2 4チャネルモード	8
6.2.3 2チャネルモード	9
7. 電気的特性	11
7.1 絶対最大定格	11
7.2 推奨動作条件	11
7.3 DC 特性	12
7.4 AC 特性.....	13
7.4.1 システムリセット	13
7.4.2 送信チャネル遅延時間	13
7.4.3 受信チャネル遅延時間	13
7.4.4 受信チャネルデコード機能タイミング	14
7.4.5 4チャネルモード・2チャネルモード出力タイミング	14
8. 応用接続例	15
9. 外形寸法図	16

1. 概要

本 IC は、RSDS ランスマッタ／レシーバ IC です。また、本 IC は CCD 駆動クロック搭載アナログフロントエンドと組み合わせて使用することにより、EMI 特性に優れた高速スキャナシステムを容易に実現することができます。

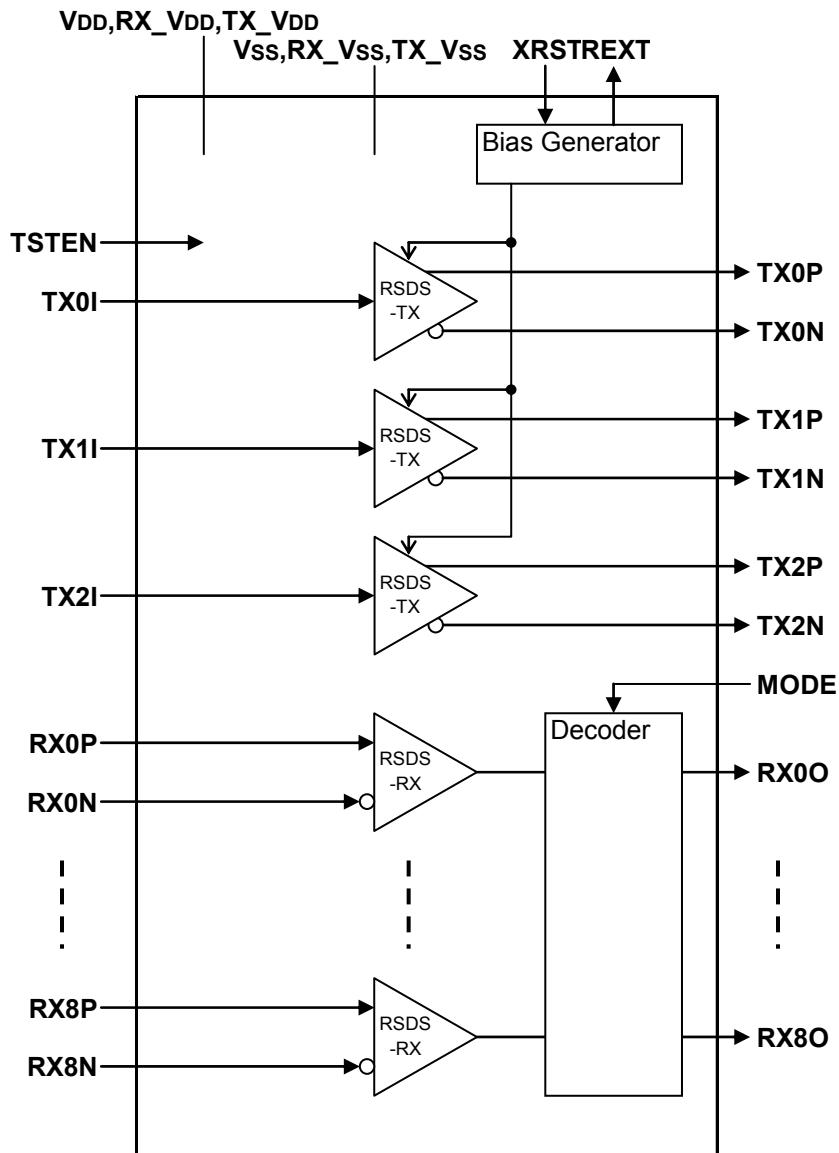
2. 特長

- パッケージ 0.5mm ピッチ QFP48 ピン
- 3.3V 単一電源
- 送信チャネル×3 チャネル
- 受信チャネル×9 チャネル
- 外部抵抗により出力電流を調整可能
- 1 チャネルあたり最大転送速度 100Mbps

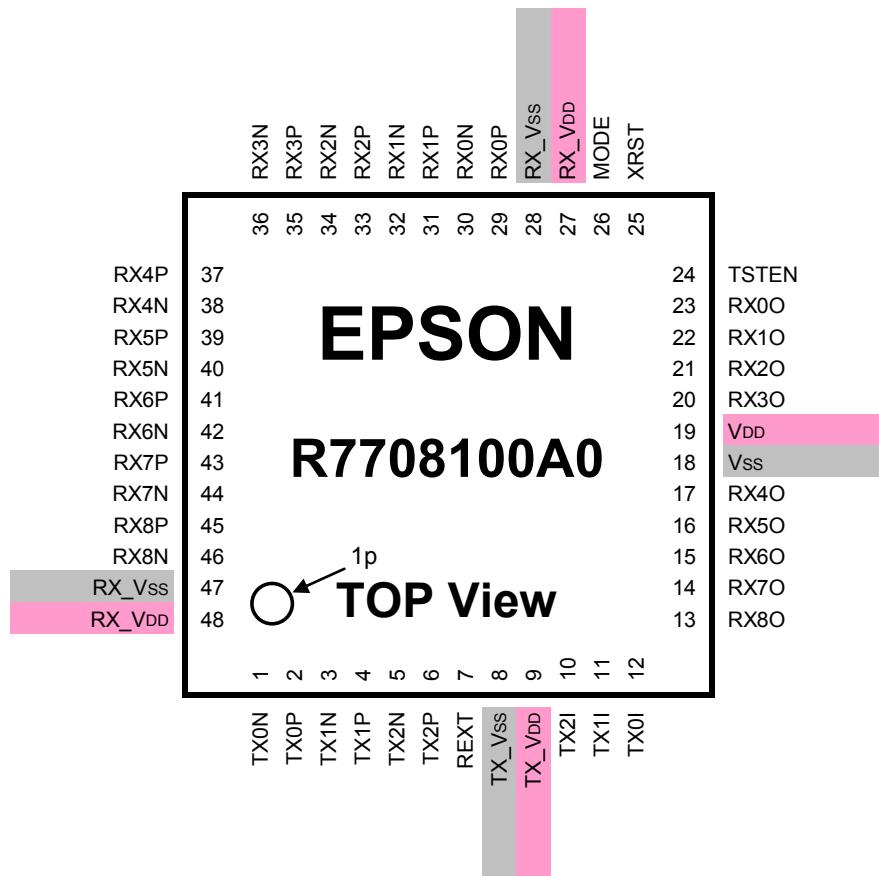
※ 耐放射性設計はされておりません。

3. ブロック図

3. ブロック図



4. 端子配置図



5. 端子説明

5. 端子説明

No.	pin	端子名	I/O	Reset	端子機能	備考	駆動能力
デファレンシャル入出力							
1	2	TX0P	A	—	送信データ（デファレンシャル出力）		アナログ
2	1	TX0N	A	—			
3	4	TX1P	A	—			
4	3	TX1N	A	—			
5	6	TX2P	A	—			
6	5	TX2N	A	—			
7	29	RX0P	A	—	受信データ（デファレンシャル入力）		アナログ
8	30	RX0N	A	—			
9	31	RX1P	A	—			
10	32	RX1N	A	—			
11	33	RX2P	A	—			
12	34	RX2N	A	—			
13	35	RX3P	A	—			
14	36	RX3N	A	—			
15	37	RX4P	A	—			
16	38	RX4N	A	—			
17	39	RX5P	A	—			
18	40	RX5N	A	—			
19	41	RX6P	A	—			
20	42	RX6N	A	—			
21	43	RX7P	A	—			
22	44	RX7N	A	—			
23	45	RX8P	A	—			
24	46	RX8N	A	—			
25	7	REXT	A	—	出力電流調整用外付け抵抗接続端子		アナログ
デジタル入出力							
26	12	TX0I	I	—	送信データ（デジタル入力）	PD	—
27	11	TX1I	I	—		PD	—
28	10	TX2I	I	—		PD	—
29	23	RX0O	O	Lo	受信データ（デジタル出力）		2mA
30	22	RX1O	O	Lo			
31	21	RX2O	O	Lo			
32	20	RX3O	O	Lo			
33	17	RX4O	O	Lo			
34	16	RX5O	O	Lo			
35	15	RX6O	O	Lo			
36	14	RX7O	O	Lo			
37	13	RX8O	O	Lo			
テスト端子・システム信号							
38	24	TSTEN	I	—	テスト端子（通常時 Low 固定）	PD	—
39	25	XRST	I	—	リセット信号	SMT、PD	—
40	26	MODE	I	—	モード切り替え	PD	—
電源端子							
41	19	VDD	P	—	3.3V 電源供給端子		—
42	9	TX_VDD	P	—	RSDS-TX 電源供給端子(3.3V)		—
43	27	RX_VDD	P	—	RSDS_RX 電源供給端子(3.3V)		—
44	48	RX_VDD	P	—			
45	18	Vss	P	—	グランド		—
46	8	TX_Vss	P	—	RSDS-TX グランド		—
47	28	RX_Vss	P	—	RSDS_RX グランド		—
48	47	RX_Vss	P	—			

I/O 欄の記号

A: アナログ端子
I: 入力端子
O: 出力端子
P: 電源端子

Reset(初期状態時)欄の記号

Lo: LOW 出力
HI-Z: ハイ・インピーダンス状態

備考欄の記号

PD: プルダウン
SMT: シュミット入力

6. 機能説明

各ブロックの機能を以下に説明します。

6.1 RSDS

本ICは送信3チャネル、受信9チャネルで構成されています。
図6.1にRSDS部周辺の接続関係を示します。

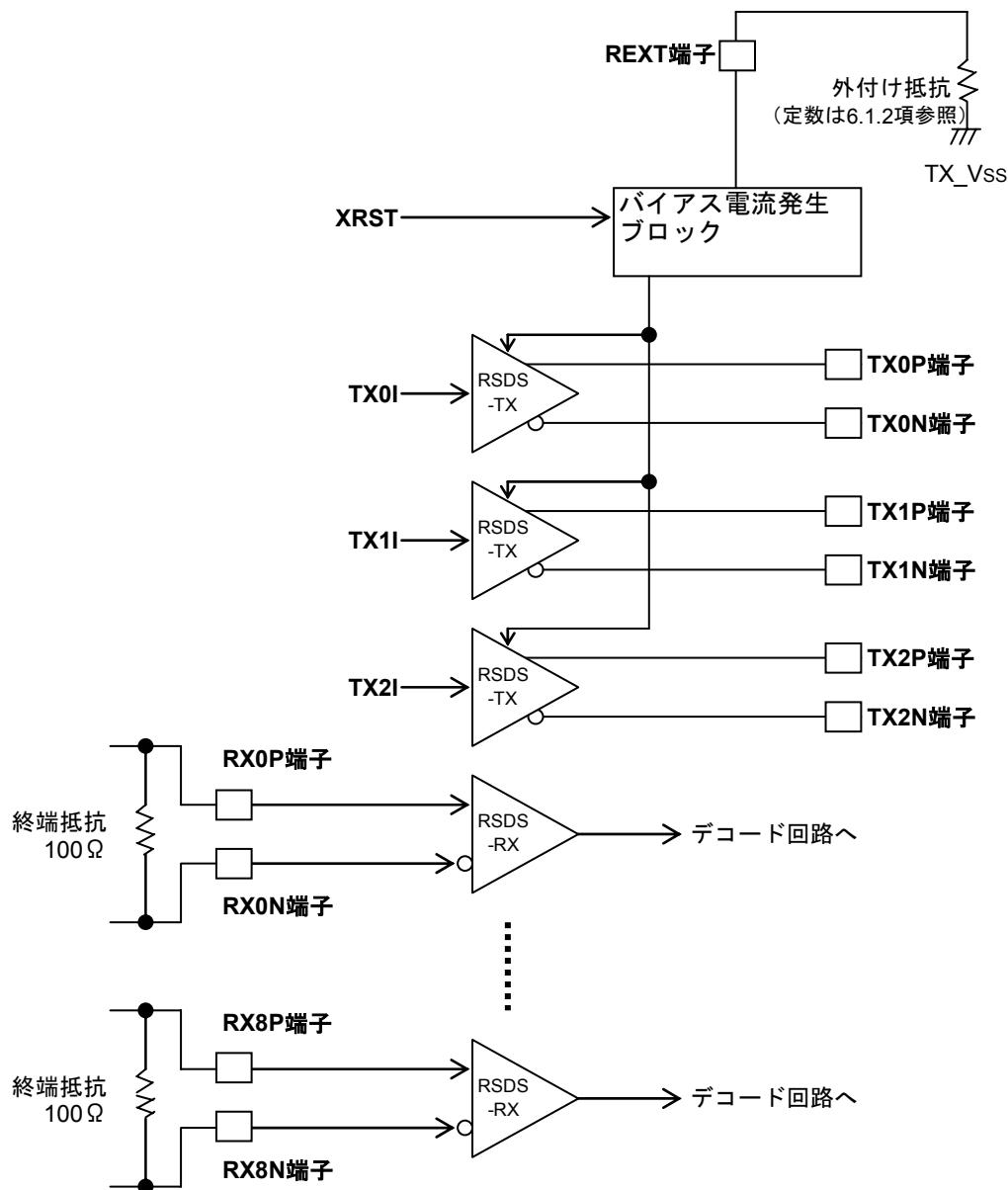


図 6.1 RSDS 接続図

6. 機能説明

6.1.1 パワーダウン機能

送信チャネルは、パワーダウン機能を有しており、XRST 端子によって制御することができます。XRST 端子を Low レベルにすることにより、送信チャネルはパワーダウンモードとなりデータ送信を停止します。また、High レベルにすることにより、パワーダウンモードが解除されデータ送信を開始します。なお、パワーダウンモード解除後、安定したデータ送信を行うまで最大で 10ms 必要とします。

6.1.2 バイアス電流発生機能

送信チャネルの出力電流は、内蔵されるバイアス電流発生機能によって制御されます。外付け抵抗をREXT 端子に接続することによって、送信チャネルの出力電流を調整することができます。

表 6.1 送信チャネル出力電流特性

外付け抵抗定数	Min.	Typ.	Max.
26 KΩ	0.7 mA	1.0 mA	1.4 mA
13 KΩ	1.4 mA	2.0 mA	2.8 mA
6.5 KΩ	2.8 mA	4.0 mA	5.6 mA
4.3 KΩ	4.0 mA	6.0 mA	8.0 mA

「制限注意事項」

外付け抵抗は公差±1.0%以下を推奨します。

6.1.3 終端抵抗

受信チャネル外部端子の直近に 100Ω の終端抵抗を接続してください。また、送信チャネルにおいても受信デバイスの入力端子直近にて 100Ω で終端してください。

「制限注意事項」

終端抵抗は公差±1.0%以下を推奨します。

また、基板実装は本 IC とスルーホール等を介さず同一面に実装してください。

6.1.4 空き端子処理

(1) 送信チャネル

送信チャネルにおいて使用しないチャネルは、デジタル入力(TXnI)を Low レベルまたは High レベルのどちらかに固定してください。一方、デファレンシャル出力(TXnP/N)はオープンにしてください。

(2) 受信チャネル

プルダウン抵抗が内蔵されていますが、デジタル出力(RXnO)は不定値となります。よって、受信チャネルのデファレンシャル入力(RXnP/N)の極性を逆相に固定し、デジタル出力を固定レベル出力にしてください。例えば、正極性 (RXnP 端子) を Low レベルに、負極性 (RXnN 端子) を High レベルに固定した場合、デジタル出力(RXnO)は Low レベルが固定出力されます。

一方、デジタル出力(RXnO)はオープンにしてください。

6.2 デコード機能部

MODE 端子の状態によって受信データをデコード出力することができます。MODE 端子を Low レベルに固定した場合、受信したデファレンシャルデータを 1 対 1 でデジタル出力を行います。一方、MODE 端子を High レベルに固定した場合、デコード機能が動作します。

デコード機能は用途に応じて 2 モード用意されており、受信チャネル端子によって切り替えます。表 6.2 に各デコードモード動作時における外部端子設定を示します。

表 6.2 デコードモード外部端子設定

デコードモード	MODE	外部端子								
		RX8P/N	RX7P/N	RX6P/N	RX5P/N	RX4P/N	RX3P/N	RX2P/N	RX1P/N	RX0P/N
通常動作 (1 対 1 受信)	Low	D	D	D	D	D	D	D	D	D
4 チャネルモード	High	C	D	D	D	D	0	0	0	0
2 チャネルモード	High	C	D	D	0	X	X	“000” 以外		

0 : RXnP を Low 固定、RXnN を High 固定

1 : RXnP を High 固定、RXnN を Low 固定

X : 0 または 1 に設定

C : 同期クロック受信チャネル

D : データ受信チャネル

また、表 6.3 にデコードモードに応じた受信チャネル入出力端子の関係を示します。

表 6.3 受信チャネル入出力

外部端子	デファレンシャル入力端子								デジタル出力									
	RX8P/N	RX7P/N	RX6P/N	RX5P/N	RX4P/N	RX3P/N	RX2P/N	RX1P/N	RX0P/N	RX8O	RX7O	RX6O	RX5O	RX4O	RX3O	RX2O	RX1O	RX0O
Low	CLK	D15	D14	D13	D12	D11	D10	D9	D8	CLK	D15	D14	D13	D12	D11	D10	D9	D8
		D7	D6	D5	D4	D3	D2	D1	D0		D7	D6	D5	D4	D3	D2	D1	D0
High	↑	D15	D14	D13	D12	0	0	0	0	H	D15	D14	D13	D12	D11	D10	D9	D8
	↖	D11	D10	D9	D8					L								
	↑	D7	D6	D5	D4					H	D7	D6	D5	D4	D3	D2	D1	D0
	↖	D3	D2	D1	D0					L								
	↑	DH	DL	0	0	0	SYNCNUM[2:0] “000” 以外 (6.2.3 項参照)	H L H L H L H L	/D7 /D6 /D5 /D4 /D3 /D2 /D1 /D0	D15	D14	D13	D12	D11	D10	D9	D8	
	↖	DH	DL	0						H	D15	D14	D13	D12	D11	D10	D9	D8
	↑	DH	DL	0						L	D15	D14	D13	D12	D11	D10	D9	D8
	↖	DH	DL	0						H	D15	D14	D13	D12	D11	D10	D9	D8

0 : RXnP を Low 固定、RXnN を High 固定

1 : RXnP を High 固定、RXnN を Low 固定

↑ : 立ち上がり時にサンプリング

↖ : 立ち下がり時にサンプリング

DH : データ受信 (D15~8)

DL : データ受信 (D7~0)

6. 機能説明

6.2.1 通常動作（1対1受信）

図6.2に通常動作（1対1受信）時におけるタイミング例を示します。

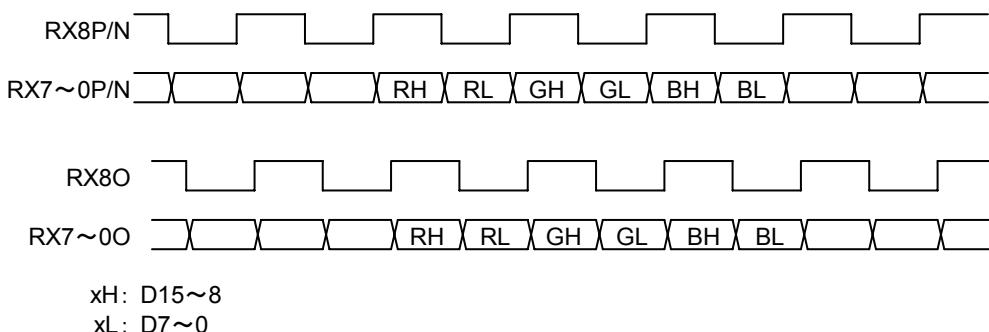


図6.2 通常動作タイミング例

6.2.2 4チャネルモード

4チャネルモードは、RX8P/N端子の入力を同期クロックとし、立ち上がり立ち下がりの両エッヂでRX7~4P/Nに入力されている受信データをラッチします。同期クロック立ち上がりエッヂでラッチされた受信データを上位4ビットとし、立ち下がりエッヂでラッチされた受信データを下位4ビットとしてRX7~0O端子に出力します。また、RX8O端子には出力データの同期クロックがデジタル出力されます。

図6.3にデコードモードを4チャネルモードに設定した際の動作例を示します。

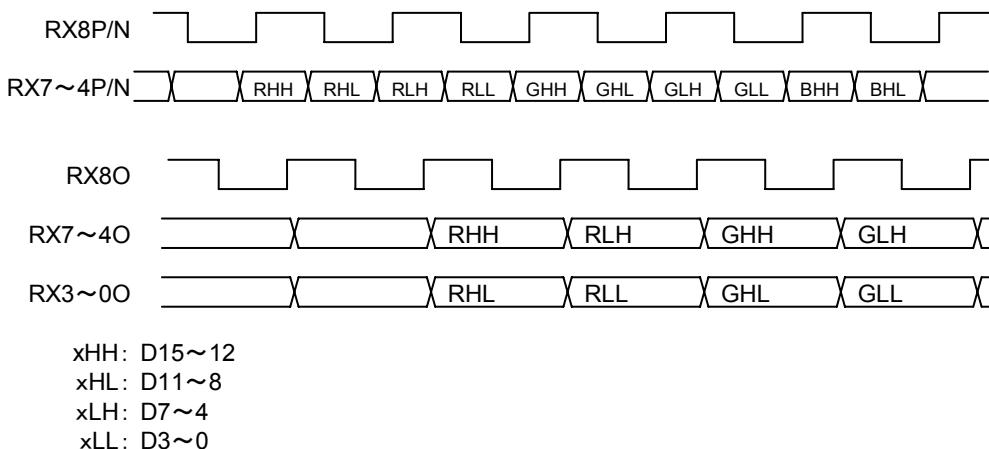
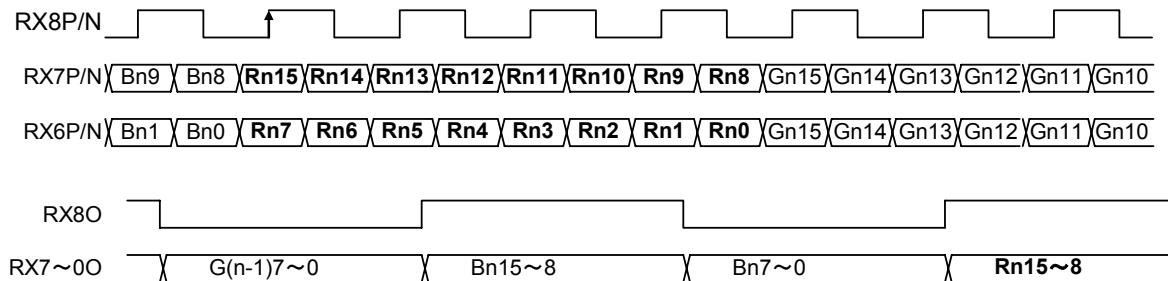


図6.3 4チャネルモード動作タイミング例

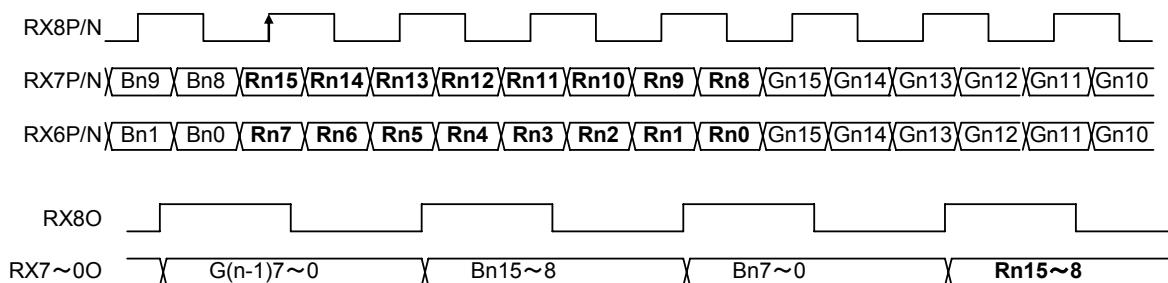
6.2.3 2 チャネルモード

2 チャネルモードは、RX8P/N 端子の入力を同期クロックとし、立ち上がり立ち下がりの両エッヂで RX7～6P/N に入力されている受信データをラッチします。2 チャネルで入力される 16 ビットの受信データを取り込み後、整列し High バイト、Low バイトの順に 8 ビット単位で、デジタル出力します。このときデジタル出力は、同期クロック 1 サイクル分遅延し出力されます。また、RX3P/N、RX4P/N 端子の設定状態により受信する同期クロックのエッヂ切り替え、出力同期クロックの出力サイクルを切り替えます。図 6.4 にデコードモードを 2 チャネルモードに設定した際の動作例を示します。

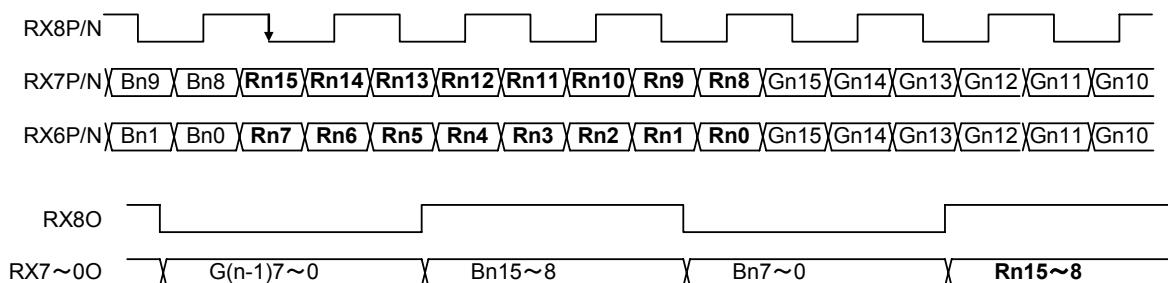
■同期クロック正ラッチ、出力同期クロックワード出力 (RX4P/N= “0”、RX3P/N= “0”)



■同期クロック正ラッチ、出力同期クロックバイト出力 (RX4P/N= “0”、RX3P/N= “1”)



■同期クロック逆ラッチ、出力同期クロックワード出力 (RX4P/N= “1”、RX3P/N= “0”)



■同期クロック逆ラッチ、出力同期クロックバイト出力 (RX4P/N= “1”、RX3P/N= “1”)

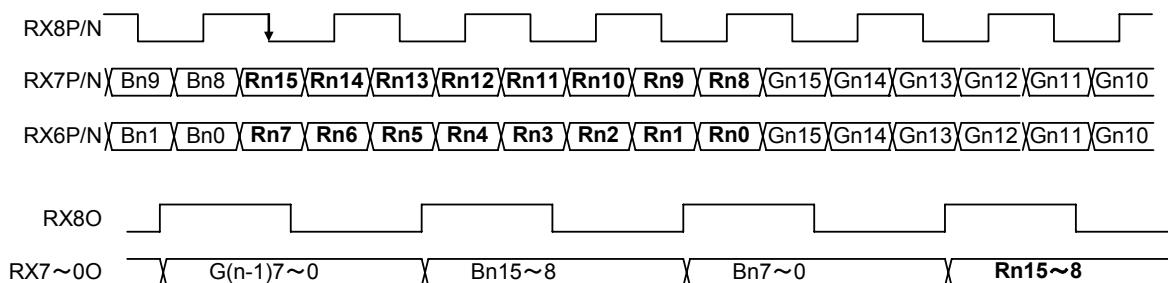


図 6.4 2 チャネルモード動作タイミング例

6. 機能説明

また、2 チャネルモードは受信データを整列させるため、16 ビット受信データの先頭ビットを検出する機能を有しています。先頭ビット検出には固定データ (0xA15E) が 2 ワードおきに連続して受信することにより検出します。固定データ間の 2 ワードは検出対象ではなく不定値の受信が可能です。なお、先頭ビット検出に必要な固定データ連続数は、RX2～0P/N 端子をコードで設定 (SYNCNUM[2:0] 設定) し、その設定値+1 となります。図 6.5 にその動作例を示します。

「注意事項」

先頭ビット検出機能は、固定データを受信することによって検出します。よって、偶発的に入力データが固定データと同一となった場合、先頭ビットを誤検出することがあります。従って、誤検出の確率を下げるため SYNCNUM[2:0] 設定は、5 (“101”) 以上の設定にすることを強く推奨します。

SYNCNUM[2:0] が 5 の場合、約 124 年に 1 回の確率で先頭ビットを誤検出する可能性があります (CCD クロック 3.3MHz、稼働率 2.4 時間/日の場合)。

■ SYNCNUM[2:0]= “001” 設定時



注) 実際の SYNCNUM[2:0] 設定は 5 (“101”) 以上を設定してください。

図 6.5 2 チャネルモード先頭ビット検出動作例

「注意事項」

S1R77013 と組み合わせて 2 チャネルモードで使用する場合、S1R77013 の「画像データ固定値出力設定」を使用してください。その際、S1R77013 のレジスタ設定は次のとおりです。

CCAEMODE レジスタ (No.0x68) の INDEX ビット : “1”

TESTMODE レジスタ (No.0x77) の ADTD_DT[7:0] ビット : “0xA1”

AFEMODE レジスタ (No.0x7E) の SIMGOUTADJ[1:0] ビット : “10”

また、S1R77013 へ外部から入力するシフトパルスストリガ信号 (TGCK 信号) のパルス幅は、先頭ビット検出に必要な時間を確保してください。

7. 電氣的特性

7.1 絶対最大定格

項目	記号	定格	単位
電源電圧	VDD	-0.3~+4.0	V
	TXVDD※	-0.3~+4.0	V
	RXVDD※	-0.3~+4.0	V
入力電圧	VI	-0.3~VDD+0.5	V
	RXVI	-0.3~RXVDD+0.5	V
出力電圧	VO	-0.3~VDD+0.5	V
	TXVO	-0.3~TXVDD+0.5	V
出力電流／端子	IOUT	±30	mA
保存温度	Tstg	-65~+150	°C

※ TXVDD = RXVDD (基板実装時は同一電源から供給してください) Vss=0V、TXVss=0V、RXVss=0V

7.2 推奨動作条件

項目	記号	Min.	Typ.	Max.	単位
電源電圧	VDD	3.135	3.300	3.465	V
	TXVDD	3.135	3.300	3.465	V
	RXVDD	3.135	3.300	3.465	V
入力電圧	VI	Vss	—	VDD	V
	RXVI	RXVss	—	RXVDD	V
周囲温度	Ta	0	25	70	°C
入力立ち上がり(ノーマル入力)	tri※	—	—	50	ns
入力立ち下がり(ノーマル出力)	tfa※	—	—	50	ns
入力立ち上がり(シュミット入力)	tri※	—	—	5	ms
入力立ち下がり(シュミット入力)	tfa※	—	—	5	ms

※ VDD の 10%~90% の変化時間 Vss=0V、TXVss=0V、RXVss=0V

7. 電気的特性

7.3 DC 特性

(1) DC 状態における入出力特性

項目	記号	条件	Min.	Typ.	Max.	単位
静止電流	I _{DD} S	V _{DD} =3.3V±5%	—	—	10	μA
消費電流	I _{DD} ※	V _{DD} =3.3V±5%	—	—	32	mA
	R _S I _{DD} ※	TXV _{DD} =RXV _{DD} =3.3V±5%	—	—	46	mA
入力リーク電流	I _{L1}	V _{DD} =3.3V, V _{IH} =V _{DD} , V _{IL} =V _{SS}	-5	—	5	μA
オフステートリーク電流	I _{OZ}	—	-5	—	5	μA

※ 外部端子無負荷時

TXV_{DD}、RXV_{DD} を同一電源供給時

(2) 入力特性

項目	記号	条件	Min.	Typ.	Max.	単位
高レベル入力電圧	V _{IH}	LV TTL, V _{DD} =Max	2.0	—	—	V
低レベル入力電圧	V _{IL}	LV TTL, V _{DD} =Min	—	—	0.8	V
ポジティブ・トリガ電圧	V _{T+}	LV TTL シュミット	1.1	—	2.4	V
ネガティブ・トリガ電圧	V _{T-}	LV TTL シュミット	0.6	—	1.8	V
ヒステリシス電圧	V _H	LV TTL シュミット	0.1	—	—	V

(3) 入力プルダウン特性

項目	記号	条件	Min.	Typ.	Max.	単位
プルダウン抵抗値	R _{PD}	V _I =V _{DD}	20	50	100	KΩ

(4) 出力特性

項目	記号	条件	Min.	Typ.	Max.	単位
高レベル出力電圧	V _{OH}	V _{DD} =Min, I _{OH} =-6mA	V _{DD} -0.4	—	—	V
低レベル出力電圧	V _{OL}	V _{DD} =Min, I _{OL} =6mA	—	—	0.4	V

(5) RSDS-RX 特性

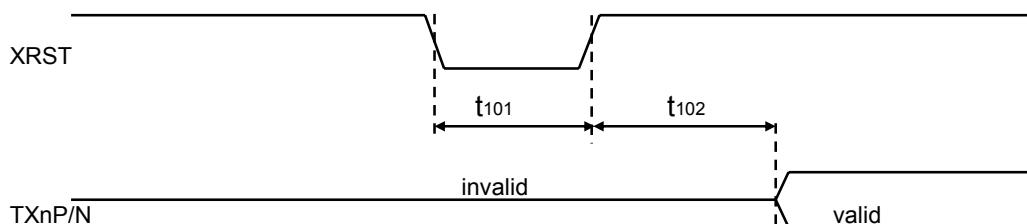
項目	記号	条件	Min.	Typ.	Max.	単位
終端抵抗	R _{term}	RXV _{DD} =3.3V	99	100	101	Ω
差動入力電圧	V _{id}	RXV _{DD} =3.3V	140	200	280	mV
入力コモンモード電圧	V _{os}	RXV _{DD} =3.3V	1.1	1.3	1.5	V

(6) RSDS-TX 特性

項目	記号	条件	Min.	Typ.	Max.	単位
外付け抵抗	R _{ext}	TXV _{DD} =3.3V	4.3	13	30	KΩ
差動出力電圧	V _{od}	TXV _{DD} =3.3V, R _{ext} =13KΩ	140	200	280	mV
出力コモンモード電圧	V _{os}	TXV _{DD} =3.3V	1.1	1.3	1.5	V
出力電流	I _{OH2}	TXV _{DD} =3.3V, R _{ext} =13KΩ	1.4	2.0	2.8	mA

7.4 AC 特性

7.4.1 システムリセット

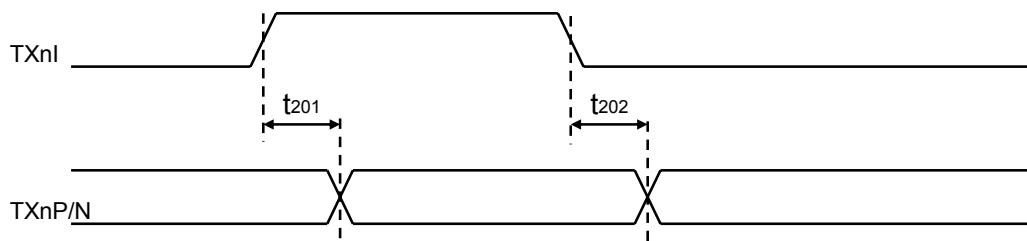


(推奨動作条件による)

記号	項目	Min.	Typ.	Max.	単位
t_{101}	XRST 低レベルパルス幅	10	—	—	ms
t_{102}	送信チャネル立ち上がり時間	—	—	10	ms

*誤動作の原因となりますので、XRST 信号は上記最小値よりも長いパルス幅で入力してください。

7.4.2 送信チャネル遅延時間

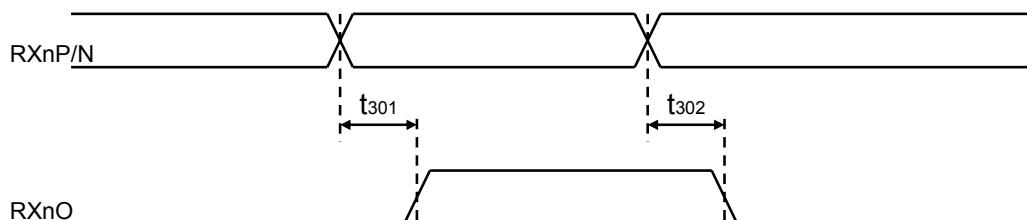


(推奨動作条件による)

記号	項目	Min.	Typ.	Max.	単位
t_{201}	送信チャネル論理 0→論理 1 遅延時間	1.5	2.8	6.0	ns
t_{202}	送信チャネル論理 1→論理 0 遅延時間	1.5	2.8	6.0	ns

注) 数値は参考値であり保証値ではありません。

7.4.3 受信チャネル遅延時間



(推奨動作条件による)

記号	項目	Min.	Typ.	Max.	単位
t_{301}	受信チャネル論理 0→論理 1 遅延時間	1.5	2.8	6.0	ns
	受信チャネル論理 0→論理 1 遅延時間 ※	3.0	5.3	9.1	ns
t_{302}	受信チャネル論理 1→論理 0 遅延時間	1.5	2.8	6.0	ns
	受信チャネル論理 1→論理 0 遅延時間 ※	3.0	5.3	9.5	ns

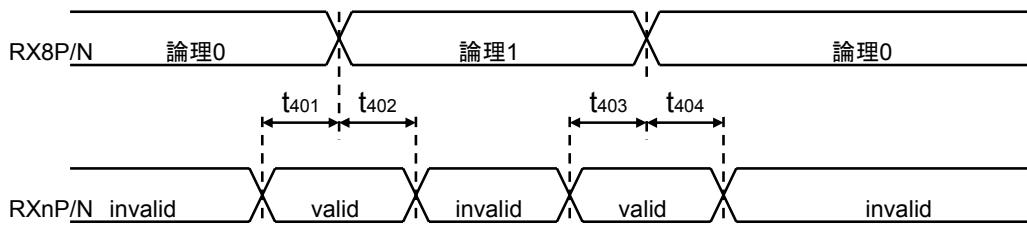
※ 4 チャネルモード時における RX8P/N→RX8O の遅延時間

2 チャネルモード時における RX8P/N→RX8O の遅延時間 (但し、論理は動作設定により異なります)

注) 数値は参考値であり保証値ではありません。

7. 電気的特性

7.4.4 受信チャネルデコード機能タイミング

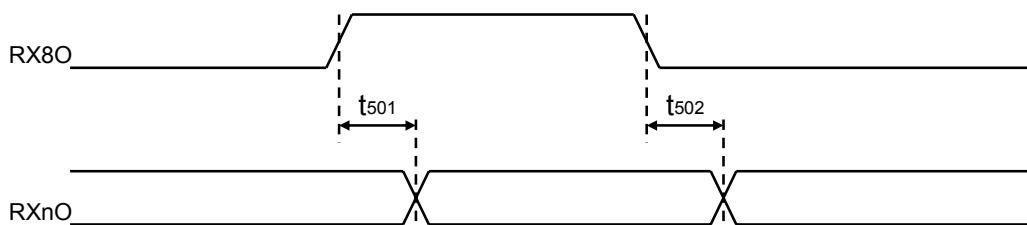


(推奨動作条件による)

記号	項目	Min.	Typ.	Max.	単位
t_{401}	同期クロック(RX8P/N)立ち上がり→RXnP/N セットアップ時間	1.5	—	—	ns
t_{402}	同期クロック(RX8P/N)立ち上がり→RXnP/N ホールド時間	4.5	—	—	ns
t_{403}	同期クロック(RX8P/N)立ち下がり→RXnP/N セットアップ時間	1.5	—	—	ns
t_{404}	同期クロック(RX8P/N)立ち下がり→RXnP/N ホールド時間	3.9	—	—	ns

注) 数値は参考値であり保証値ではありません。

7.4.5 4チャネルモード・2チャネルモード出力タイミング



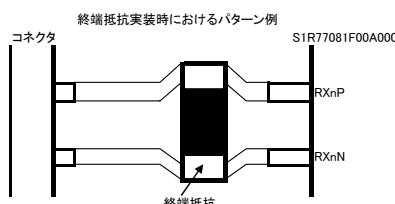
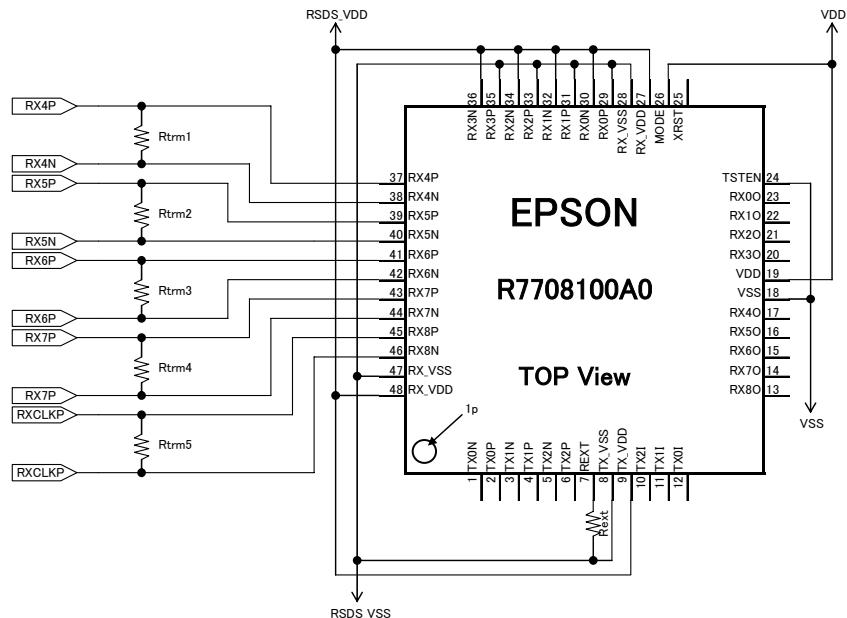
(推奨動作条件による)

記号	項目	Min.	Typ.	Max.	単位
t_{501}	出力同期クロック(RX8O)立ち上がり→RXnO 出力遅延時間	-2.0	—	2.0	ns
t_{502}	出力同期クロック(RX8O)立ち下がり→RXnO 出力遅延時間 ※	-2.0	—	2.0	ns

※ 2チャネルモード、出力同期クロックワード出力設定時のみ適用

注) 数値は参考値であり保証値ではありません。

8. 應用接続例

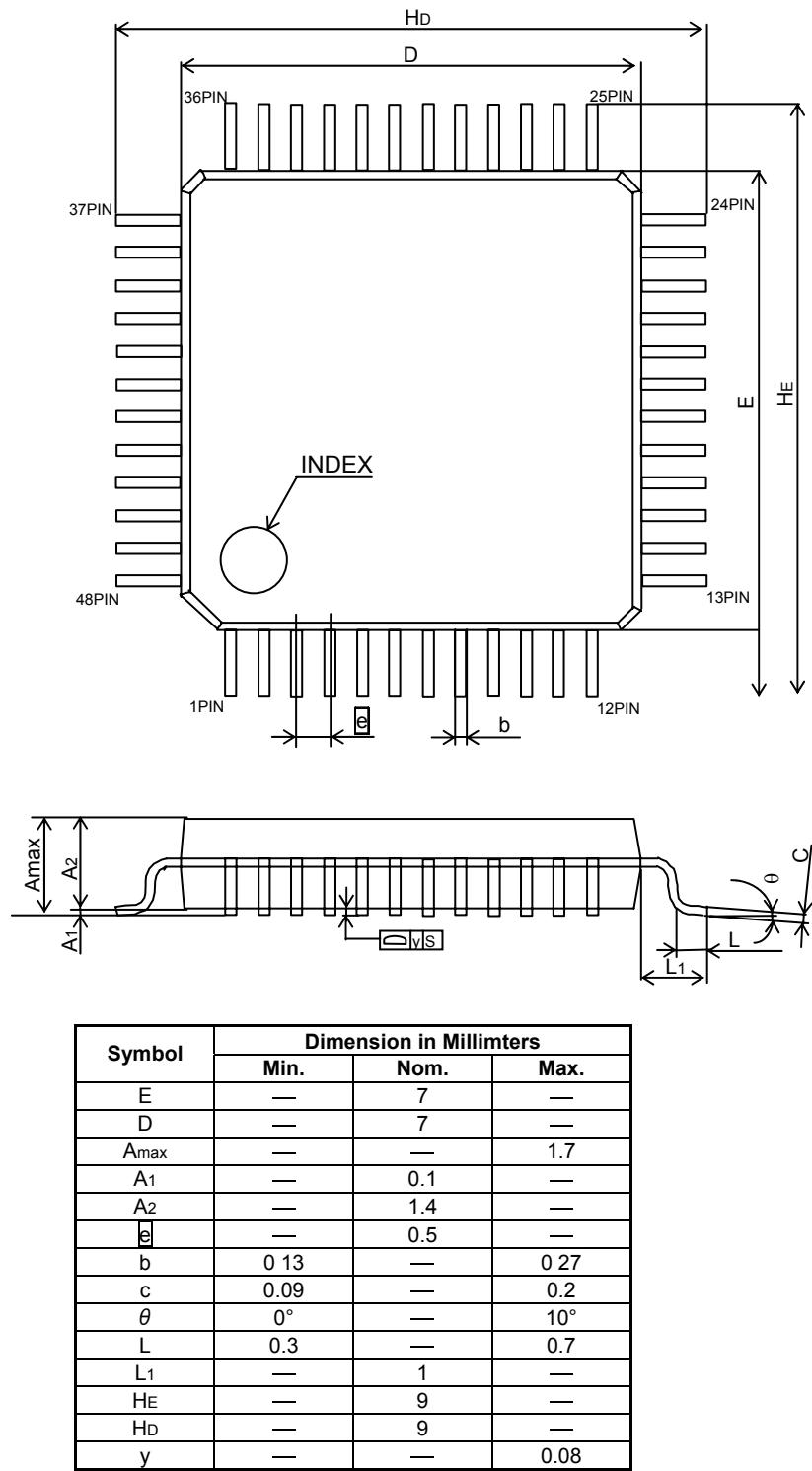


- 注1) 本応用接続例は4チャネルモード時を示します
- 注2) 各電源端子間にバイパスコンデンサを実装してください
- 注3) 終端抵抗(Rtrm1~5)は本ICと同一面で直近に配置してください(定数は6. 1. 3項を参照)
- 注4) 外付け抵抗(Rext)は本ICと同一面実装を推奨します(定数は6. 1. 2項を参照)
- 注5) RSDS-TXおよびRSDS-RXのデファレンシャル信号のパターンは、スルーホールを介さず同一面での配線を強く推奨します
対となる正極性・負極性のパターンは、同長で配線し、特性インピーダンスを50Ω±10%で配線してください

改良のため予告なく変更することがあります

9. 外形寸法図

9. 外形寸法図



改良のため予告なく変更することがあります。

セイコーエプソン株式会社
半導体事業部 IC 営業部

<IC 国内営業グループ>

東京 〒191-8501 東京都日野市日野 421-8

TEL (042) 587-5313 (直通) FAX (042) 587-5116

大阪 〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 15F

TEL (06) 6120-6000 (代表) FAX (06) 6120-6100

ドキュメントコード : 411546200
2008 年 7 月 作成