

## FPGA・CPLD を ASIC に置き換えるときの注意点

この資料では、FPGA・CPLD を ASIC に置き換えるときの注意点をご紹介します。弊社の ASIC への置き換えでは、本 PDF に記載の注意点が置き換えの条件となりますので、事前にご確認いただければ幸いです。

条件名	概要
Spartan 、 Cyclone/MAX10 、 MachXO/iCE40 などの FPGA 置換え	コア電圧は、1.8V や 2.5V に変更する必要があります。 PLL や SRAM を内蔵する場合は、現在製品化予定の Gate Array S1L80000 シリーズで検討となります。対応周波数の上限は 120MHz 程度となります。 100QFP、144QFP、256BGA はフットプリント互換で置換えできるケースがあります。
MAX2 などの CPLD 置換え	ロジックのみでありほとんどのケースは Gate Array で対応できます。 100QFP、144QFP、256BGA はフットプリント互換で置換えができるケースがあります。