

## 「S1L50000」シリーズの資料アーカイブ

ASIC「S1L50000」シリーズのスペック、機種一覧、PKG リスト、入出力バッファ一覧のエクセル表と、特徴や電気特性、開発フローなどを詳細に解説したデザインガイドをまとめて資料請求できます。

[この資料をダウンロードする>>](#)

「S1L50000」スペック、機種一覧、PKG リスト、入出力バッファ一覧のエクセル表

## 「S1L50000」シリーズデザインガイド

## 目 次

<b>第1章 概要</b>	1
1.1 特長	1
1.2 マスタ構成	1
1.3 電気的特性・規格	1
1.3.1 絶対最大定格	1
1.3.2 推奨動作条件	1
1.3.3 電気的特性	1
1.3.4 オーバーシュート／アンダーシュート	1
1.4 静的消費電流	1
1.5 開発フロー	1
1.5.1 サインオフまでの開発フロー	1
1.5.2 論理合成・配置配線作業フロー（セイコーエプソン作業）	1
1.5.3 仮（トライアル用）データの提出	1
1.5.4 試作から量産制定までのフロー	1
<b>第2章 RTL 設計上の注意 (Verilog-HDL)</b>	1
2.1 基本構成	1
2.1.1 論理合成可能な RTL データの提出	1
2.1.2 ライブリヤセルの使用	1
2.1.3 ifdef と parameter	1
2.2 端子名の制約	1
2.2.1 外部端子名制約	1
2.2.2 内部端子名制約	1
2.2.3 Verilog 予約語	1
2.3 タイミング制約情報の提出	1
2.3.1 クロック情報	1
2.3.2 外部端子のタイミング制約	1
2.4 入出力バッファの挿入	2
2.5 RAM の記述	2
2.6 発振セルの記述	2

[この資料をダウンロードする>>](#)