

## 高耐圧・大電流に対応する DMOS-ASIC 外販ビジネスに参入

### DMOS-ASIC『S1X8H000/S1K8H000 シリーズ』の国内受注開始

セイコーエプソン株式会社(以下 エプソン)は、高耐圧・大電流に対応する DMOS(Double-Diffused MOSFET) \*1 に特定用途向け IP コア\* 2 と論理回路を混載し、1 チップ化した DMOS-ASIC\* 3 製品の外販ビジネスに参入します。その第一弾として、DMOS-ASIC 製品『S1X8H000/S1K8H000 シリーズ』を開発、このたび国内での受注を開始しました。



『S1X8H000』

持続可能な社会の実現のため、環境問題、特に地球温暖化問題への取り組みが注目される中、半導体市場においても、発生する電力の損失低減が大きな課題であり、たとえ高耐圧・大電流時でも電力を効率よく使用できる半導体部品の需要が高まってきています。さらに、新興国においては家電や電子機器市場が拡大し続けていること、電気自動車やハイブリッド自動車など次世代自動車の普及などにより、電力の損失課題を解決できる低消費電力の半導体部品への需要は、今後さらに高まると見込まれています。

こうした需要および環境問題に対応すべく、低消費電力の CMOS プロセスと内需向けで蓄積した DMOS プロセス技術ノウハウを活用し、高耐圧・大電流に対応する DMOS-ASIC 製品の外販ビジネスに参入することとしました。また、これまでエプソン内の完成品向けに開発・蓄積された IP をベースとした IP コアをラインアップします。加えて長期安定供給、柔軟な設計対応で産業分野を中心に約 40 年にわたって支援してきた実績と経験による ASIC 開発手法で製品化します。

その第一弾となる『S1X8H000/S1K8H000 シリーズ』は、0.15  $\mu\text{m}$ の CMOS と DMOS の混載プロセスで高耐圧・大電流に対応しつつ、低消費電力を実現するための制御回路を搭載可能な ASIC (エンベデッドアレイ/スタンダードセル) です。

また、エプソン独自の回路化技術により、従来難しかったアナログ系制御素子の集積を可能にし、基板の面積を占有する電力用半導体素子や専用 IC、高耐圧・電流部をあらかじめ IP コアとして準備、お客様によって設計された論理回路までを混載し DMOS-ASIC として 1 チップ化します。これにより、部品の複数調達や部品の削減、消費電流を最適制御することで省電力化を実現、お客様製品の小型化および低消費電力化、開発費の削減に貢献します。

本製品は、IO-Link などの通信送受信回路、高電圧スイッチ、スイッチング電源、制御機能を内蔵したモータードライバ、モーター駆動用 H ブリッジなど、幅広い分野に最適です。

## 本製品の特長

- ・ DMOS トランジスタにより、高い耐圧を維持しながら、従来の高耐圧 MOS プロセスに対し 50%以上オン抵抗を低減、電力損失低減、高効率化を実現
- ・ 0.15  $\mu\text{m}$  CMOS 論理回路、DMOS プロセス、不揮発性メモリなどが 1 チップに混載可能
- ・ 豊富な機能を IP コアとして提供可能

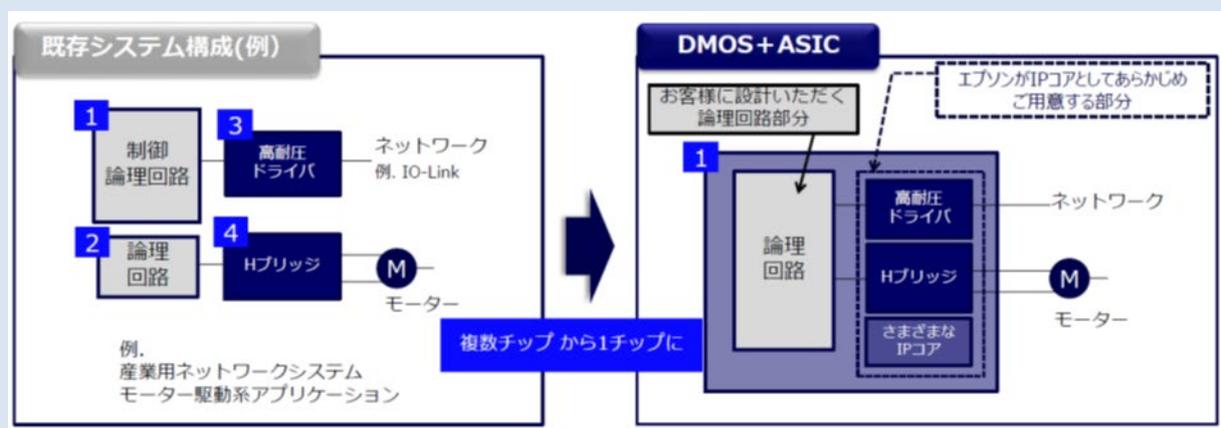
IP コアの一例\*：過電流検知機能付き DMOS トランジスタ、Hブリッジ回路、LDO、EEPROM、SRAM、安全機能—低電圧検知、過電圧検知、加熱検知など。

\*IP コアは順次開発していく予定です。

## 本製品仕様概要

型番	S1X8H000 / S1K8H000
電源電圧	I/O 2.7~5.5V
DMOS 耐圧	PMOS 40V NMOS 60V
DMOS 電流	2A (参考値)
I/O 駆動能力	2,4,8,12mA/3.3V
ロジック回路	配線層 5 層による高集積化
パッケージ	QFP48~256 ピン、QFN、PBGA、PFBGA
温度範囲	Ta=-40~105°C (Tjmax=150°C)

## システム構成例



## DMOS-ASIC 製品情報

- ・ [製品ページ/データシート](#)
- ・ [高耐圧・大電流に対応する DMOS-ASIC 外販ビジネスに参入「S1X8H000/S1K8H000 シリーズ」の国内受注開始 ニュースリリース](#)
- ・ [営業窓口一覧/問い合わせ](#)

## 用語集

※1 DMOS (Double-Diffused MOSFET) : 大きな電力を扱うためウエハの表面から底面までを使用し、ウエハ縦方向に大電流を流すことで高耐圧化を実現する構造を持つトランジスタ。一般的に 10 数 V~数百 V の耐圧領域で使われることが多い。

※2 IP コア (Intellectual Property Core) : LSI を構成するための部分的な回路情報で、特に機能単位でまとめられているものを指す。

※3 ASIC (Application Specific Integrated Circuit) : 特定用途向け集積回路。電子部品の種別の 1 つで特定の用途向けに複数機能の回路を 1 つにまとめた集積回路の総称。

エプソンの ASIC は、カスタマイズの範囲によって、ゲートアレイ、エンベデットアレイ、スタンダードセルをシリーズとしてラインアップしている。

※4 CMOS (Complementary MOS) : 半導体に加える不純物を変えることでできる n 型 MOS トランジスタ、p 型 MOS トランジスタを相補的に組み合わせた論理回路。n 型あるいは p 型の MOS トランジスタだけで設計した場合と比べ消費電力を極めて少なくできることが特長。