

# S1C17F63

## 16-bit Single Chip Microcontroller

- 低パワー動作 (110 nA / RTC, 450 nA / Sleep)
- 内蔵 EPD ドライバ (電源電圧昇圧回路搭載)
- EPD 駆動波形生成回路
- 論理緩急機能付きのリアルタイムクロック搭載
- 温度センサ内蔵

### ■ 概要

S1C17F63 は低消費電力を特徴とする Flash メモリ搭載 16 ビット MCU です。各種シリアルインタフェースや各種タイマ、リアルタイムクロック、温度センサといった機能に加え、42 + 1 セグメントの EPD 駆動用ドライバおよび EPD 駆動波形生成回路を内蔵しているため、ディスプレイカードや時計、タグといった電子ペーパーアプリケーションに適しています。

### ■ 特長

機種		S1C17F63
<b>CPU</b>		
CPU コア	EPSON オリジナル 16 ビット RISC CPU コア S1C17	
その他	デバッグを内蔵	
<b>内蔵 Flash メモリ</b>		
容量	32K バイト(命令/データ共用)	
書き換え回数	1,000 回(min.) *デバッグツール ICDmini からの書き換え時	
その他	ICDmini からの読み出し/書き換えを禁止するセキュリティ機能 ICDmini によるオンボード書き換えが可能 Flash プログラミング電圧を内部生成可能	
<b>内蔵 EEPROM</b>		
容量	256 バイト	
書き換え回数	100,000 回 (min.)	
<b>内蔵 RAM</b>		
容量	2K バイト	
<b>CLG</b>		
システムクロックソース	4 種類(IOSC/RTCLP(OSC1)/OSC3/EXOSC)	
システムクロック周波数(動作周波数)	16.8MHz (max.)	
IOSC 発振回路(起動クロックソース)	700 kHz(typ.) 内蔵発振回路 23 $\mu$ s(max.)の起動時間 (SLEEP 状態から CPU がベクタテーブルを読み出すまでの時間)	
RTCLP クロック入力 (OSC1 発振回路)	RTCLP の 32.768kHz (typ.)水晶発振回路からのクロック出力 MCU コアブロック内で OSC1 クロックとして使用可能	
OSC3 発振回路	16, 12, 8, 4, 2, 1, 0.5 MHz 切り換え可能な内蔵発振回路	
EXOSC クロック入力	16.8 MHz(max.) 矩形波またはサイン波入力	
その他	システムクロックの分周比を設定可能 外部クロック出力: 2 チャンネル SLEEP 復帰時のシステムクロックを任意に設定可能 CPU とすべての周辺回路が、任意に選択されたクロック周波数で動作可能	
<b>入出力ポート(PPOINT)</b>		
汎用ポート数	入出力ポート	17 ビット (MCU 部) (max.)
	その他	周辺回路の入出力端子と共用
入力割り込み対応ポート数	14 ビット (MCU 部) (max.)	
ユニバーサルポートマルチプレクサ (UPMUX)対応ポート数	14 ビット ソフトウェアで選択した周辺回路入出力機能を各ポートに割り付け可能	

# S1C17F63

機種		S1C17F63
<b>タイマ</b>		
ウォッチドッグタイマ(WDT2)	NMI, またはウォッチドッグタイマリセットを生成 NMI/リセット発生周期を設定可能	
16ビットタイマ(T16)	4チャンネル SPIAのマスタクロックとADC12Aのトリガ信号を生成	
16ビットPWMタイマ(T16B)	2チャンネル イベントカウンタ/キャプチャ機能 PWM波形生成機能 PWM出力またはキャプチャ入力ポート数: 2ポート/チャンネル	
<b>電源電圧検出回路(SVD3)</b>		
検出電圧	V <sub>DD</sub> または外部電圧(1本の外部電圧入力ポートを搭載し, V <sub>DD</sub> 以上の電圧レベルも検出可能)	
検出レベル	V <sub>DD</sub> : 28値(1.8 ~ 5.0 V) / 外部電圧: 32値(1.2 ~ 5.0 V)	
その他	間欠動作モード 検出レベル判定で割り込み, またはリセットを発生	
<b>シリアルインタフェース</b>		
UART(UART3)	1チャンネル ボーレート生成回路内蔵, IrDA1.0対応 オープンドレイン出力, 信号極性, ボーレート分周比を選択可能 赤外線通信用キャリア変調出力機能	
同期式シリアルインタフェース(SPIA)	2チャンネル * Ch.0はRTCLPとのインタフェースとしても使用 転送データ長を2~16ビットに設定可能 マスタモードのボーレート生成回路として16ビットタイマ(T16)を使用可能	
I <sup>2</sup> C (I2C)	1チャンネル ボーレート生成回路内蔵	
スマートカードインタフェース(SMCIF)	1チャンネル ボーレート生成回路内蔵	
<b>サウンドジェネレータ(SNDA)</b>		
ブザー出力機能	出力周波数: 512 Hz~16 kHz 1ショット出力機能	
メロディ生成機能	音高: 128 Hz~16 kHz ≙ C3~C6 音長: 7種類(2分音符/休符~32分音符/休符) テンポ: 16種類(30~480) タイ/スラー指定可能	
<b>12ビットA/D変換器(ADC12A)</b>		
変換方式	逐次比較型	
分解能	12ビット	
変換チャンネル数	1チャンネル	
外部アナログ信号入力数	7ポート	
内部アナログ信号入力数	1ポート(温度センサ出力を接続)	
<b>温度センサ/基準電圧生成回路(TSRVR)</b>		
温度センサ回路	センサ出力をADC12Aで計測可能	
基準電圧生成回路	2.0 V, 2.5 V, V <sub>DD</sub> または外部印加からADC12Aの基準電圧を選択可能	
<b>EPDコントローラ/ドライバ(EPDC)</b>		
駆動出力数	セグメント出力	42本
	トッププレーン出力	1本
	バックプレーン出力	1本
出力電圧	48値	
その他	駆動電源生成回路内蔵 表示データメモリ内蔵 出力駆動波形をプログラム可能 端子出力の直接制御が可能 セグメント/トッププレーン/バックプレーン出力の端子割り当てを選択可能	

機種		S1C17F63
<b>独立型低パワーリアルタイムクロック(RTCLP)</b>		
インタフェース	SPIA Ch.0 を介したレジスタアクセス	
OSC1 発振回路	32.768 kHz(typ.)水晶発振回路	
発振停止検出回路	発振停止検出によりシステムリセットを実行	
リアルタイムクロック	秒/分/時/日/曜日/月/年カウント	
	自動うるう年補正機能	
	日/時/分/秒割り込み, アラーム割り込み, タイマによる任意周期割り込み	
入出力ポート(P20, P21)	汎用入出力: 2 ビット(max.)	
	入力割り込み発生機能: 2 ビット(max.)	
	周辺回路の入出力端子と共用	
パワーマネージメント機能	MCU 部への電源供給遮断および割り込みによる供給再開機能	
<b>乗除算器(COPRO2)</b>		
演算機能	16 ビット × 16 ビット乗算器	
	16 ビット × 16 ビット + 32 ビット積和演算器	
	32 ビット ÷ 32 ビット除算器	
<b>リセット</b>		
#RESET 端子	リセット端子 Low レベル検出時	
パワーオンリセット	電源投入時	
ブラウンアウトリセット	電源電圧低下時	
発振停止検出リセット	OSC1 水晶発振停止検出時	
キー入力リセット	P00~P01/P02/P03 キーの同時入力時(レジスタで ON/OFF 設定可能)	
ウォッチドッグタイマリセット	ウォッチドッグタイマオーバーフロー時(レジスタで ON/OFF 設定可能)	
電源電圧検出回路リセット	電源電圧検出回路による設定電圧検出時(レジスタで ON/OFF 設定可能)	
<b>割り込み</b>		
ノンマスカブル割り込み	4 本(リセット, アドレス不整, デバッグ, NMI)	
プログラマブル 割り込み	外部割り込み	1 本 (8 レベル)
	内部割り込み	15 本 (8 レベル)
<b>電源電圧</b>		
V <sub>DD</sub> 動作電圧	1.8~5.5 V	
Flash 書き換え時 V <sub>DD</sub> 動作電圧	2.2~5.5 V(書き換え用電圧 V <sub>PP</sub> : 7.5 V 外部印加または内部生成)	
EEPROM 書き換え時 V <sub>DD</sub> 動作電圧	2.7~5.5 V(書き換え用電圧 V <sub>PP</sub> : 内部生成)	
<b>動作温度</b>		
動作温度範囲	-40~85° C	
<b>消費電流 (typ.値)</b>		
RTC モード	0.11 μA OSC1 = 32768 Hz, リアルタイムクロック = ON, MCU コア = OFF	
SLEEP モード	0.45 μA IOSC = OFF, OSC1 = 32768 Hz, リアルタイムクロック = ON, OSC3 = OFF	
HALT モード	0.70 μA IOSC = OFF, OSC1 = 32768 Hz, リアルタイムクロック = ON, OSC3 = OFF	
RUN モード	5 μA OSC1 = 32768 Hz, リアルタイムクロック = ON, CPU = OSC1 1950 μA OSC3 = 16 MHz, OSC1 = 32768 Hz, リアルタイムクロック = ON, CPU = OSC3 (Flash リード: 3 サイクル)	
<b>出荷形態</b>		
1	金バンプチップ (バンプピッチ: 85 μm(min.))	
2	アルミパッドチップ (パッドピッチ: 85 μm(min.))	
3	QFP15-100pin (端子ピッチ: 0.5 mm)	



## ■ 端子説明

割り当て信号: 各端子の最上部に記載されている信号が、イニシャル状態で端子に割り当てられる信号です。その他の信号にはソフトウェアで切り換えます (“入出力ポート”の章を参照)。

I/O: I = 入力  
 O = 出力  
 I/O = 入出力  
 P = 電源  
 A = アナログ信号  
 Hi-Z = ハイインピーダンス状態  
 イニシャル状態: I (Pull-up) = プルアップ入力  
 I (Pull-down) = プルダウン入力  
 Hi-Z = ハイインピーダンス状態  
 O (H) = HIGH レベル出力  
 O (L) = LOW レベル出力

トレラント・フェイルセーフ対応:  
 ✓ = トレラント・フェイルセーフ対応 I/O セル内蔵 (“入出力ポート”の章を参照)

表 1 端子説明

端子名	割り当て信号	I/O	イニシャル状態	トレラント・フェイルセーフ対応	機能
V <sub>DD</sub>	V <sub>DD</sub>	P	-	-	電源(+)
V <sub>SS</sub>	V <sub>SS</sub>	P	-	-	GND
V <sub>PP</sub>	V <sub>PP</sub>	P	-	-	Flash プログラミング電源
V <sub>D1</sub>	V <sub>D1</sub>	A	-	-	V <sub>D1</sub> レギュレータ出力
V <sub>D2</sub>	V <sub>D2</sub>	A	-	-	MCU 部動作電源
V <sub>D2M</sub>	V <sub>D2M</sub>	A	-	-	V <sub>D2</sub> 電圧モニタ
V <sub>OSC</sub>	V <sub>OSC</sub>	P	-	-	V <sub>OSC</sub> レギュレータ出力(OSC1 発振回路用電源)
T <sub>RTC</sub>	T <sub>RTC</sub>	A	-	-	V <sub>OSC</sub> レギュレータ安定化コンデンサ接続端子
V <sub>EPD</sub>	V <sub>EPD</sub>	P	-	-	EPD 駆動電圧出力
V <sub>E1-5</sub>	V <sub>E1-5</sub>	P	-	-	EPD 電源昇圧回路出力
C <sub>D1-2</sub>	C <sub>D1-2</sub>	A	-	-	EPD 電源昇圧コンデンサ接続端子
C <sub>B1-4</sub>	C <sub>B1-4</sub>	A	-	-	EPD 電源昇圧コンデンサ接続端子
OSC1	OSC1	A	-	-	OSC1 発振回路入力
OSC2	OSC2	A	-	-	OSC1 発振回路出力
#RESET	#RESET	I	I (Pull-up)	-	リセット入力
TEST	TEST	I	I	-	テスト入力
P00	P00	I/O	Hi-Z	-	入出力兼用ポート
	EPDCLK	O			外部 EPD ドライバ用 EPD クロック出力
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	VREFA0	A			12 ビット A/D 変換器 Ch.0 基準電圧入力/基準電圧生成回路定電圧出力
P01	P01	I/O	Hi-Z	-	入出力兼用ポート
	EPDTRG	O			外部 EPD ドライバ用 EPD トリガ出力
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	ADIN06	A			12 ビット A/D 変換器 Ch.0 アナログ信号入力 6
P02	P02	I/O	Hi-Z	-	入出力兼用ポート
	BZOUT	O			サウンドジェネレータ出力
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	ADIN05	A			12 ビット A/D 変換器 Ch.0 アナログ信号入力 5
P03	P03	I/O	Hi-Z	-	入出力兼用ポート
	#BZOUT	O			サウンドジェネレータ反転出力
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	ADIN04	A			12 ビット A/D 変換器 Ch.0 アナログ信号入力 4
P04	P04	I/O	Hi-Z	-	入出力兼用ポート
	FOUT0	O			クロック外部出力 0
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	ADIN03	A			12 ビット A/D 変換器 Ch.0 アナログ信号入力 3
P05	P05	I/O	Hi-Z	-	入出力兼用ポート
	SMCCLK0	I/O			スマートカードインタフェースクロック入出力
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	ADIN02	A			12 ビット A/D 変換器 Ch.0 アナログ信号入力 2

# S1C17F63

端子名	割り当て 信号	I/O	イニシャル 状態	トレラント・ フェイル セーフ対応	機能
P06	P06	I/O	Hi-Z	-	入出力兼用ポート
	SMCIO0	I/O			スマートカードインタフェースデータ入出力
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	ADIN01	A			12ビット A/D 変換器 Ch.0 アナログ信号入力 1
P07	P07	I/O	Hi-Z	-	入出力兼用ポート
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	ADIN00	A			12ビット A/D 変換器 Ch.0 アナログ信号入力 0
P10	P10	I/O	Hi-Z	✓	入出力兼用ポート
	EXCL00	I			16ビット PWM タイマ Ch.0 イベントカウンタ入力 0
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
P11	P11	I/O	Hi-Z	✓	入出力兼用ポート
	EXCL01	I			16ビット PWM タイマ Ch.0 イベントカウンタ入力 1
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
P12	P12	I/O	Hi-Z	✓	入出力兼用ポート
	EXCL10	I			16ビット PWM タイマ Ch.1 イベントカウンタ入力 0
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
P13	P13	I/O	Hi-Z	✓	入出力兼用ポート
	EXCL11	I			16ビット PWM タイマ Ch.1 イベントカウンタ入力 1
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
P14	P14	I/O	Hi-Z	-	入出力兼用ポート
	EXOSC	I			クロックジェネレータ外部クロック入力
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
P15	P15	I/O	Hi-Z	✓	入出力兼用ポート
	#ADTRG0	I			12ビット A/D 変換器 Ch.0 トリガ入力
	UPMUX	I/O			ユーザ選択入出力(ユニバーサルポートマルチプレクサ)
	EXSVD0	A			外部電源電圧検出入力
P20	P20	I/O	Hi-Z	✓	入出力兼用ポート
	RTC1S	O			リアルタイムクロック 1秒周期パルス出力
P21	P21	I/O	Hi-Z	✓	入出力兼用ポート
	FOUT32K	O			クロック外部出力(32 kHz クロック出力)
PD0	DST2	O	O (L)		オンチップデバッグステータス出力
	PD0	I/O			入出力兼用ポート
PD1	DSIO	I/O	I (Pull-up)	✓	オンチップデバッグデータ入出力
	PD1	I/O			入出力兼用ポート
PD2	DCLK	O	O (H)	✓	オンチップデバッグクロック出力
	PD2	I/O			入出力兼用ポート
ETP0	TP	O	Hi-Z	-	EPD トッププレーン出力
	BP	O			EPD バックプレーン出力
	SEG41	O			EPD セグメント出力
EBP0	BP	O	Hi-Z	-	EPD バックプレーン出力
	SEG41	O			EPD セグメント出力
	SEG40	O			EPD セグメント出力
ESEG0	SEG0	O	Hi-Z	-	EPD セグメント出力
	BP	O			EPD バックプレーン出力
	TP	O			EPD トッププレーン出力
ESEG1	SEG1	O	Hi-Z	-	EPD セグメント出力
	SEG0	O			EPD セグメント出力
	BP	O			EPD バックプレーン出力
ESEG2-41	SEG0-41	O	Hi-Z	-	EPD セグメント出力

注: 周辺回路の説明では、割り当て信号名を端子名として使用します。

## ユニバーサルポートマルチプレクサ(UPMUX)について

ユニバーサルポートマルチプレクサ(UPMUX)は、端子に割り付ける以下の周辺回路入出力機能を、ソフトウェアによって自由に選択できる機能です。

表 2 UPMUX で選択可能な周辺回路入出力機能

周辺回路	割り当て信号	I/O	チャンネル番号 $n$	機能
同期式シリアルインタフェース(SPIA)	SDIn	I	$n = 0, 1$	SPIA Ch. $n$ データ入力
	SDOn	O		SPIA Ch. $n$ データ出力
	SPICLK $n$	I/O		SPIA Ch. $n$ クロック入出力
	#SPISS $n$	I		SPIA Ch. $n$ スレーブセレクト入力
I <sup>2</sup> C(I2C)	SCL $n$	I/O	$n = 0$	I2C Ch. $n$ クロック入出力
	SDA $n$	I/O		I2C Ch. $n$ データ入出力
UART(UART3)	USIN $n$	I	$n = 0$	UART3 Ch. $n$ データ入力
	USOUT $n$	O		UART3 Ch. $n$ データ出力
16ビットPWMタイマ(T16B)	TOUT $n0$ /CAP $n0$	I/O	$n = 0, 1$	T16B Ch. $n$ PWM 出力/キャプチャ入力 0
	TOUT $n1$ /CAP $n1$	I/O		T16B Ch. $n$ PWM 出力/キャプチャ入力 1

注: 一つの機能を同時に複数の端子に割り当てないでください。

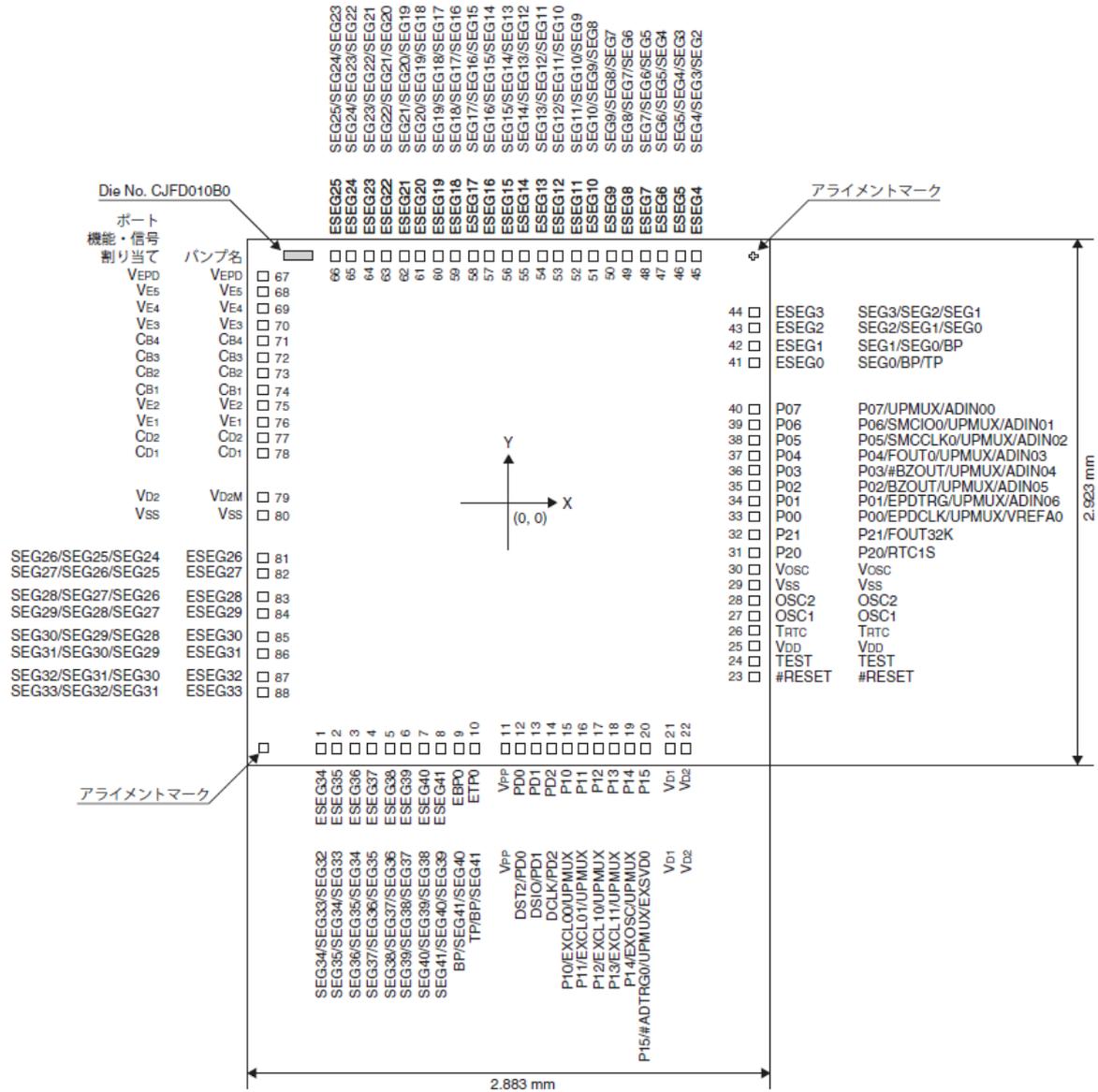


表 3 S1C17F63 パッド座標 (アルミパッドチップ)

No.	X $\mu$ m	Y $\mu$ m	No.	X $\mu$ m	Y $\mu$ m	No.	X $\mu$ m	Y $\mu$ m	No.	X $\mu$ m	Y $\mu$ m
1	-1,035	-1,372	23	1,352	-971	45	1,035	1,372	67	-1,352	1,260
2	-945	-1,372	24	1,352	-886	46	945	1,372	68	-1,352	1,170
3	-845	-1,372	25	1,352	-801	47	845	1,372	69	-1,352	1,077
4	-755	-1,372	26	1,352	-716	48	755	1,372	70	-1,352	987
5	-655	-1,372	27	1,352	-631	49	655	1,372	71	-1,352	897
6	-565	-1,372	28	1,352	-546	50	565	1,372	72	-1,352	807
7	-465	-1,372	29	1,352	-461	51	465	1,372	73	-1,352	717
8	-375	-1,372	30	1,352	-376	52	375	1,372	74	-1,352	623
9	-275	-1,372	31	1,352	-281	53	275	1,372	75	-1,352	538
10	-185	-1,372	32	1,352	-181	54	185	1,372	76	-1,352	448
11	-19	-1,372	33	1,352	-81	55	85	1,372	77	-1,352	363
12	66	-1,372	34	1,352	4	56	-5	1,372	78	-1,352	273
13	151	-1,372	35	1,352	89	57	-105	1,372	79	-1,352	33
14	236	-1,372	36	1,352	174	58	-195	1,372	80	-1,352	-67
15	321	-1,372	37	1,352	259	59	-295	1,372	81	-1,352	-305
16	406	-1,372	38	1,352	344	60	-385	1,372	82	-1,352	-395
17	496	-1,372	39	1,352	429	61	-485	1,372	83	-1,352	-525
18	581	-1,372	40	1,352	514	62	-575	1,372	84	-1,352	-615
19	666	-1,372	41	1,352	775	63	-675	1,372	85	-1,352	-745
20	751	-1,372	42	1,352	865	64	-765	1,372	86	-1,352	-835
21	886	-1,372	43	1,352	965	65	-865	1,372	87	-1,352	-965
22	976	-1,372	44	1,352	1,055	66	-955	1,372	88	-1,352	-1,055

# S1C17F63

## 金バンプチップ



バンプサイズ No.1~22, 45~66: X = 50 μm, Y = 58 μm No.23~44, 67~88: X = 58 μm, Y = 50 μm  
チップ厚 200 μm

図 3 S1C17F63 パッド配置図 (金バンプチップ)

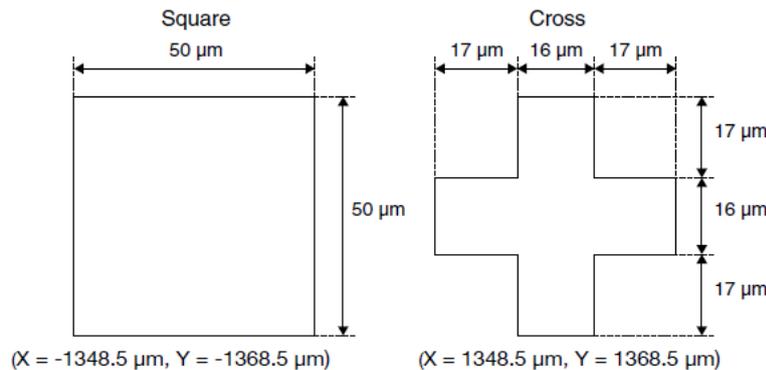


図 4 アライメントマーク

表 4 S1C17F63 パッド座標 (金バンプチップ)

No.	X $\mu\text{m}$	Y $\mu\text{m}$									
1	-1,035	-1,372	23	1,352	-971	45	1,035	1,372	67	-1,352	1,260
2	-945	-1,372	24	1,352	-886	46	945	1,372	68	-1,352	1,170
3	-845	-1,372	25	1,352	-801	47	845	1,372	69	-1,352	1,077
4	-755	-1,372	26	1,352	-716	48	755	1,372	70	-1,352	987
5	-655	-1,372	27	1,352	-631	49	655	1,372	71	-1,352	897
6	-565	-1,372	28	1,352	-546	50	565	1,372	72	-1,352	807
7	-465	-1,372	29	1,352	-461	51	465	1,372	73	-1,352	717
8	-375	-1,372	30	1,352	-376	52	375	1,372	74	-1,352	623
9	-275	-1,372	31	1,352	-281	53	275	1,372	75	-1,352	538
10	-185	-1,372	32	1,352	-181	54	185	1,372	76	-1,352	448
11	-19	-1,372	33	1,352	-81	55	85	1,372	77	-1,352	363
12	66	-1,372	34	1,352	4	56	-5	1,372	78	-1,352	273
13	151	-1,372	35	1,352	89	57	-105	1,372	79	-1,352	33
14	236	-1,372	36	1,352	174	58	-195	1,372	80	-1,352	-67
15	321	-1,372	37	1,352	259	59	-295	1,372	81	-1,352	-305
16	406	-1,372	38	1,352	344	60	-385	1,372	82	-1,352	-395
17	496	-1,372	39	1,352	429	61	-485	1,372	83	-1,352	-525
18	581	-1,372	40	1,352	514	62	-575	1,372	84	-1,352	-615
19	666	-1,372	41	1,352	775	63	-675	1,372	85	-1,352	-745
20	751	-1,372	42	1,352	865	64	-765	1,372	86	-1,352	-835
21	886	-1,372	43	1,352	965	65	-865	1,372	87	-1,352	-965
22	976	-1,372	44	1,352	1,055	66	-955	1,372	88	-1,352	-1,055

表 5 金バンプ仕様

特性項目	仕様
バンプ形状	中心値 15 $\mu\text{m}$ Typ.
	全ロット, 全バンプバラツキ公差 中心値 $\pm 4 \mu\text{m}$
	チップ内バラツキ公差 R (Max. - Min.) $\leq 3 \mu\text{m}$
バンプ硬度	全ロット, 全バンプ 30~70 HV
バンプ強度	全ロット, 全バンプ 0.0067 g/ $\mu\text{m}^2$ , 金バンプ内せん断
バンプ表面凹凸	1バンプ内, 高さ Max. - Min. 3.0 $\mu\text{m}$ 以下
バンプ寸法	平面 XY 寸法公差 (バンプトップ部) X $\pm 4 \mu\text{m}$ , Y $\pm 4 \mu\text{m}$
バンプ~バンプ間隔	最小値 S = 20 $\mu\text{m}$

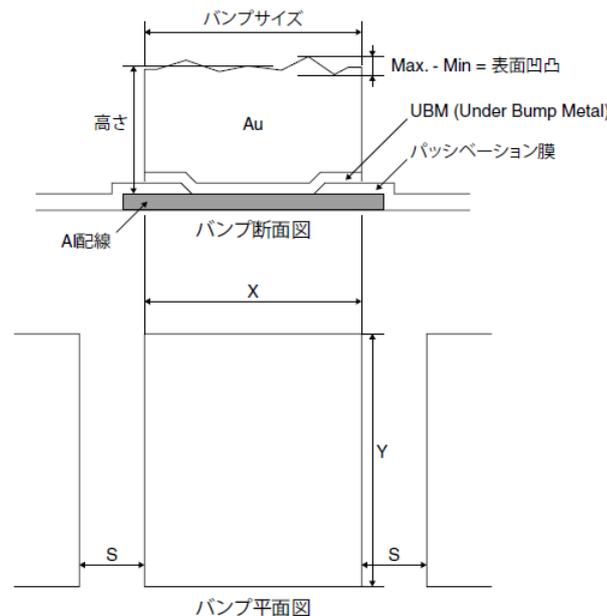


図 5 金バンプ仕様

# S1C17F63

## ■ピン配置図

QFP15-100pin

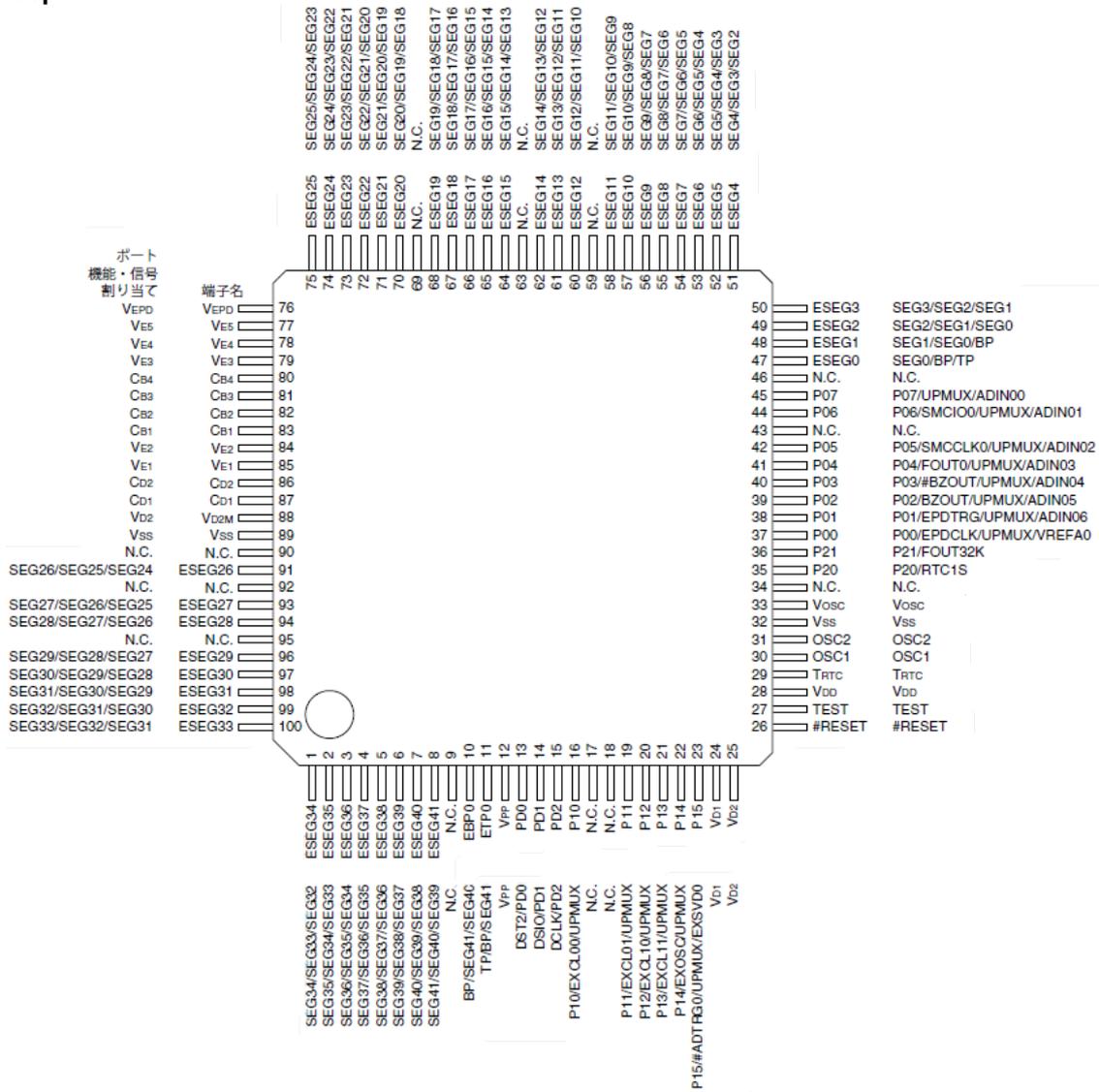


図 6 S1C17F63 端子配置図

本資料のご使用につきましては、次の点にご留意願います。

本資料の内容については、予告無く変更することがあります。

1. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
2. 本資料に掲載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
3. 特性値の数値の大小は、数直線上の大小関係で表しています。
4. 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める手続きが必要です。大量破壊兵器の開発等およびその他の軍事用途に使用する目的をもって製品および弊社が提供する技術を費消、再販売または輸出等しないでください。
5. 本資料に掲載されている製品は、生命維持装置その他、きわめて高い信頼性が要求される用途を前提としていません。よって、弊社は本（当該）製品をこれらの用途に用いた場合のいかなる責任についても負いかねます。
6. 本資料に掲載されている会社名、商品名は、各社の商標または登録商標です。

©SEIKO EPSON CORPORATION 201x

## セイコーエプソン株式会社

営業本部 デバイス営業部

エプソン半導体のご紹介

[www.epson.jp/prod/semicon/](http://www.epson.jp/prod/semicon/)

東京 〒191-8501 東京都日野市日野 421-8  
TEL (042)587-5313(直通) FAX (042)587-5116

大阪 〒530-6122 大阪市北区中之島 3-3-23 中之島ダイビル 22F  
TEL (06) 7711-6770 (代表) FAX (06) 7711-6771

ドキュメントコード : 413902601  
2017年7月作成  
2020年1月改訂