

S1C33A01

CMOS 32-bit Application Specific Controller

- 32 RISC CPU (EPSON S1C33 PE core) (Max. 90MHz)
- 命令キャッシュ 1KB / データキャッシュ 1KB
- 100KB の RAM を内蔵(キャッシュ、バッテリーバックアップ RAM を含む)
- PLL による動作クロック制御(分周比: 1/1~1/16、倍率: x1~x16)
- ハードウェアマルチメディアアクセラレータ内蔵(内部 64 ビット演算)
- 高機能演算モジュール内蔵(積和演算、行列演算、ベクトル演算)
- 入力 1ch./出力 1ch. の I²S オーディオインターフェース(24 ビットフォーマット対応)
- 16ch. の DMA コントローラ内蔵(周辺回路と連動可能)
- 外部 LSI 専用ローカルバスインターフェース(8/16 ビットデータバス接続)
- バースト制御付き SDRAM コントローラ
- 多彩なシリアルインターフェース(UARTx2ch., FSIO(IrDA1.0 対応 FIFO 付きシリアル I/F)x2ch., EFSIO(ISO7816 モード/IrDA1.0 対応 FIFO 付きシリアル I/F)x2ch., SPIx4ch., DCSD(I²C バスマスター I/F エミュレーション)x4ch.)
- 4ch. の IGBT 制御機能付き 16 ビット PWM コントロールタイマ
- 4ch. の 8 ビットプログラマブルタイマ
- NAND Flash インタフェース
- 赤外線リモートコントローラ

■ 概要

S1C33A01 は各種シリアルインターフェースに加え、I²S 入出力インターフェース、MMC コントローラ、赤外線リモートコントローラを内蔵した、オーディオ、各種入出力機器といったマルチメディアインターフェース制御に適した 32 ビットコントローラです。

S1C33A01 は双方の入出力を備えた I²S インタフェースを搭載したことにより、オーディオや音声出力だけではなく、録音や外部入力も可能です。また、ハードウェア演算アクセラレータを内蔵したことにより、オーディオデコード処理などのマルチメディア処理の負荷を削減しています。これを I²S インタフェースと連動させることで、オーディオプレイヤーなどを実現できます。

S1C33A01 は赤外線リモートコントローラやポート入力、シリアルインターフェースも内蔵していますので、各種のユーザーインターフェースを容易に実装することができます。また、データ読み込み/書き込みに対しても、MMC コントローラや SPI インタフェース、SLC/MLC NAND Flash インタフェースにより、各種カードメディアや Flash メモリなどの大容量記憶媒体に容易に対応可能です。さらに、外部 LSI 用ローカルバスインターフェースを内蔵していますので、LCD コントローラや USB コントローラなどの外部 LSI 接続による機能拡張が可能です。

S1C33A01 は基本機能として、C33PE32 ビット RISC CPU コア、2KB の命令/データキャッシュ、100KB 内蔵 RAM、DMA コントローラ、メモリコントローラ(SRAM/SDRAM)、各種タイマ、リアルタイムクロック、汎用入出力ポートなどを備えており、汎用 CPU としても高いパフォーマンスを有します。S1C33A01 はこれらの機能を、0.18um 混在 Vth.CMOS プロセスを使用した EPSON SoC(System on Chip)テクノロジにより実装しています。

■ 特長

- テクノロジ
 - ・ 0.18um AL-4 Vth, 混在 CMOS プロセス
- CPU
 - ・ SoC に最適化された、AMBA バス付き EPSON オリジナル 32 ビット RISC CPU コア C33 PE
 - ・ 最大動作周波数: 90MHz
 - ・ 内部 2 段パイプライン
 - ・ 命令セット: 125 命令(16 ビット固定長)
 - ・ キャッシュ: 命令キャッシュ 1KB + データキャッシュ 1KB
 - ・ メモリ空間
 - 最大 4GB のメモリ空間(32 ビットアドレス)
- 内蔵メモリ(RAM)
 - ・ 16KB IRAM1 高速汎用 RAM として使用可能。2KB をキャッシュとして使用可能
 - ・ 64KB IRAM2 汎用 RAM として使用可能
 - ・ 16KB IRAM3 汎用 RAM として使用可能
 - ・ 2KB DSRAM 汎用 RAM または DMA ディスクリプタテーブル RAM として使用可能
 - ・ 2KB BBRAM システムとは別電源でデータを保持可能
- 動作クロック
 - ・ メインクロック
 - 90MHz(max.)
 - 内蔵発振回路(水晶またはセラミック)または外部クロック入力

S1C33A01

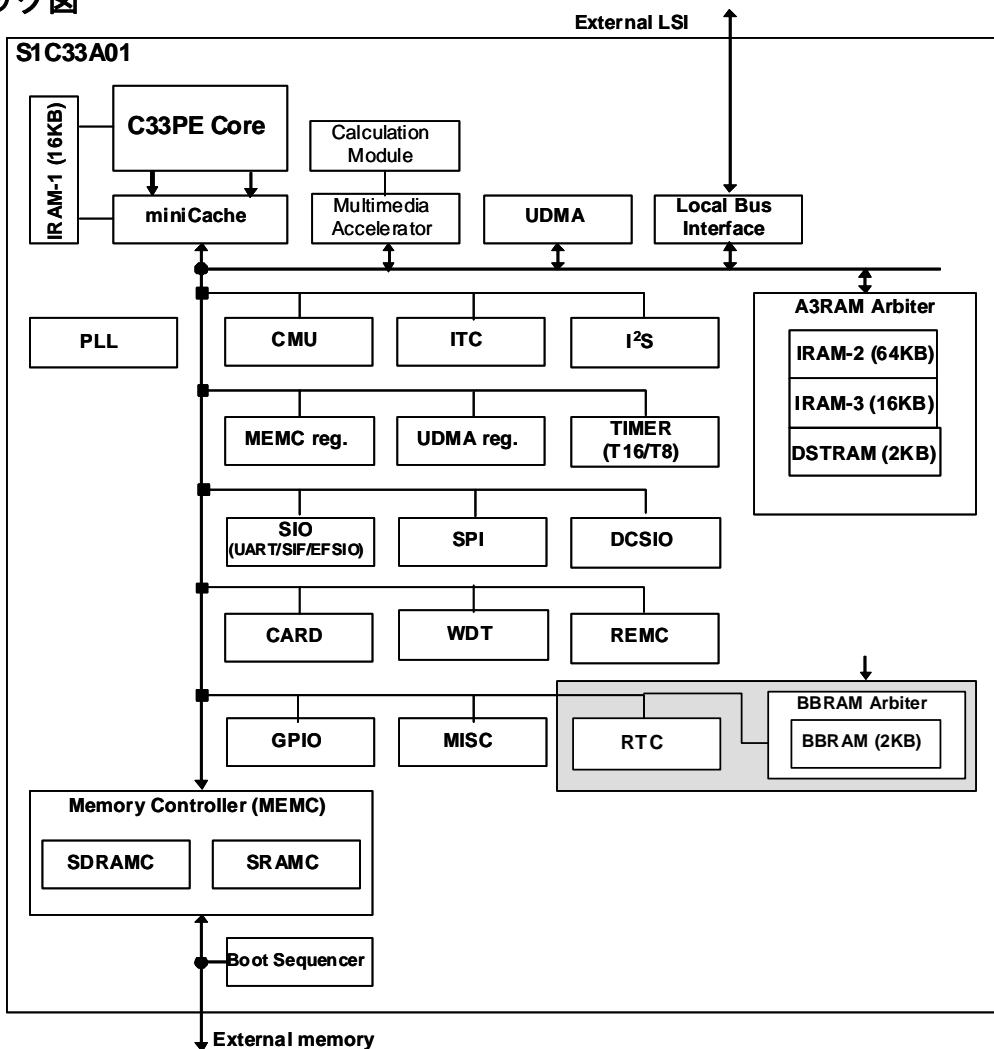
- PLL: 整数倍 PLL 回路
- ・サブロック
 - 32.768kHz(typ.)RTC および低速(省電力)動作用
 - 内蔵発振回路(水晶)
- ミニキャッシュコントローラ(miniCache)
 - ・4 ウェイアソシエイティブフレーム構造の 1KB 命令キャッシュと 1KB データキャッシュ
 - ・LRU 置き換えアルゴリズム
 - ・デバッグモード時や指定優先度の割り込み処理中の自動ロック機能
 - ・1 ワードバッファ付きのライトスルー機能
キャッシュメモリとして IRAM1 の一部を使用します。
- マルチメディアアクセラレータ
 - ・専用ハードウェアによる連続積和演算(内部 64 ビット演算)
 - ・符号付き/なし整数演算と飽和処理付き固定小数点演算が可能
- ユニバーサル DMA コントローラ(UDMA)
 - ・2 チャネルの高速 UDMA と 14 チャネルのテーブル UDMA
 - ・デュアルアドレス転送(転送元と転送先アドレスを指定)
 - ・シングル転送または連続転送を指定可能
 - ・SDRAM コントローラ連動高性能バースト転送機能
 - ・転送単位を 1 または 4 バイト、1 または 4 ハーフワード、1 または 4 ワードにプログラム可能
 - ・リンク機能付き内蔵 DMA トリガシステム
 - ・ソフトウェアトリガまたは各種周辺回路ハードウェアトリガを選択可能
- SRAM コントローラ(SRAMC)
 - ・外部デバイスの接続に最大 8 本のチップインペブル信号を使用可能
 - ・Flash ROM、SRAM、ASSP(LCD ドライバ)などを接続可能
 - ・24 ビットアドレスバスと 8/16 ビット選択可能なデータバス
 - ・バスアクセスウェイトサイクル数をプログラマブルに設定可能(1~16 サイクル)
 - ・リトルエンディアンアクセスに対応
 - ・メモリマップド I/O
 - ・メモリ領域の一部(エリア 6)をチップ内蔵周辺モジュールに予約
 - ・A0 または BS(バスストローブ)のいずれかのアクセス方式に対応
 - ・#WAIT 端子による外部ウェイト要求に対応
- SDRAM コントローラ(SDRAMC)
 - ・最大 90MHz の 16 ビット SDRAM インタフェース
 - ・16M ビット(2MB)から 512M ビット(64MB)の SDRAM に対応
 - ・DQB(データキューバッファ)を搭載(ミニキャッシュコントローラとは排他利用)
 - ・最適化されたマルチマスタアクセス要求で平均リードレイテンシを低減
 - ・CAS レイテンシを 1、2 または 3 に設定可能
 - ・バースト転送に対応
 - ・同期クロックを CPU クロックと同一または 2 倍の周波数に設定可能
 - ・12 ビットオートリフレッシュカウンタを内蔵
 - ・省電力動作のためのインテリジェントなセルフリフレッシュ機能
- 高機能演算モジュール(Calculation Module)
 - ・ベクトル演算(加算/減算/乗算)
 - ・積和演算(MAC)
 - ・行列演算(2x2、3x3、4x4)
 - ・アフィン変換(3x3+3)
 - ・バタフライ演算
 - ・演算モードとして符号付 32 ビット整数、符号なし 32 ビット整数、飽和処理付き 32 ビット固定小数点をサポート
- I²S オーディオインターフェース(I²S)
 - ・ユニバーサルオーディオ I²S バスインターフェースに対応
 - ・入力 1 チャネル、出力 1 チャネルの I²S インタフェースを内蔵
 - ・最大 24 ビットのデータフォーマットに対応
 - ・出力チャネルでは DAC デバイスロック、ワードクロック、ビットクロックをそれぞれ制御可能(外部クロック利用可能)
 - ・入力/出力それぞれに 24 ビット x2 チャネル x4 の FIFO を内蔵
 - ・DMA 転送に対応
- *スピーカ/イヤホンへの出力やマイクからの入力を行うには外部 DAC/ADC デバイスを接続する必要があります。
- 外部 LSI 専用ローカルバス
 - ・グラフィック LSI、USB LSI などを接続可能な 8/16 ビットローカルバス
 - ・最大 8MB/16MB のローカルバスアドレス空間(最大 24 ビットのアドレス信号)
 - ・#LWAIT/#LREADY 端子による外部ウェイト要求に対応
 - ・シングルアドレスモード DMA に対応
- クロックマネージメントユニット(CMU)
 - ・システムクロックソース(OSC3、PLL、OSC1)を選択可能
 - ・OSC3、OSC1 発振回路の On/Off を制御可能
 - ・クロック分周比(1/1~1/16)と PLL 周波数倍率(x1~x16)を制御可能
 - ・スタンバイモード(SLEEP、HALT)時のクロック制御
 - ・内部コアクロックと周辺回路クロックの分周比、外部バスクロックを制御可能
- 割り込みコントローラ(ITC)

- 16 チャネルの C33 PE コアに予約された割り込みの制御
 - 48 チャネルの割り込みソースに対応(一部は予約済み)
- ウオッチドッグタイマ(WDT)
 - NMI(ノンマスカブル割り込み)またはリセットを発生可能な 30 ビットウォッチドッグタイマ
 - ウオッチドッグタイマのオーバーフロー周期(NMI/リセット発生周期)をプログラマブルに設定可能
 - ウオッチドッグタイマのオーバーフロー信号を外部にも出力可能
- 16 ビットタイマ(T16)
 - 4 チャネルの PWM 制御機能付き 16 ビットタイマ/カウンタ
 - PWM 出力と外部 RC フィルタによりデジタル DAC 機能を実現可能
 - IGBT 制御を可能とする 4 チャネルの出力比較器を内蔵
- 8 ビットタイマ(T8)
 - 4 チャネルのプログラム可能な 8 ビットタイマ/カウンタ
 - *最大 2 チャネルはシリアルインタフェース(UART)用のボーレートカウンタとして使用されます。
- シリアルインタフェース(UART、FSIO、EFSIO)
 - UART
 - 2 チャネルの UART
 - IrDA1.0 インタフェースに対応
 - 2 バイトの受信バッファと 1 バイトの送信バッファを内蔵し、全二重通信をサポート
 - 転送レート: 150~115200bps
 - データ長: 7 または 8 ビット
 - パリティモード: 偶数、奇数、またはパリティなし
 - ストップビット: 1 または 2 ビット
 - パリティエラー、フレーミングエラー、オーバーランエラーを検出可能
 - DMA 転送に対応
 - FSIO(FIFO 付きシリアルインタフェース)
 - 2 チャネルのクロック同期式/調歩同期式シリアルインタフェース
 - FIFO 内蔵(各チャネルに 4 バイトの受信データバッファと 2 バイトの送信データバッファを搭載)
 - IrDA1.0 インタフェースを内蔵
 - ボーレートジェネレータ(12 ビットプログラマブルタイマ)を内蔵
 - DMA 転送に対応
 - EFSIO(FIFO 付き拡張シリアルインタフェース)
 - 2 チャネルのクロック同期式/調歩同期式シリアルインタフェース
 - FIFO 内蔵(各チャネルに 4 バイトの受信データバッファと 2 バイトの送信データバッファを搭載)
 - IrDA1.0 インタフェースを内蔵
 - ボーレートジェネレータ(12 ビットタイマ)を内蔵
 - ISO7816 モードに対応(Ch.1 のみ)
 - データの並び(MSB 先頭、LSB 先頭)変更可能
 - ISO7816-3 T=0 & T=1 プロトコル互換のメモリカードインターフェースに対応
 - ボーレートとガードタイムをプログラマブルに設定可能
 - ISO7816 アクノリッジとオートリピート転送に対応
 - DAM 転送に対応
- SPI(シリアルペリフェラルインタフェース)
 - 4 チャネルの SPI
 - マスターおよびスレーブモードに対応
 - データ長: 1~8 ビット
 - 最大ではシステムクロック周波数の 1/2 の速度で動作可能
 - DMA 転送に対応
- DCSIO(I²C マスター/エミュレータ)
 - 4 チャネルのシリアルシフタ付き入出力ポート
 - I²C マスターをエミュレート可能
 - ステートマシンを駆動するための入出力レベル検出
 - 汎用の単線式または 2 線式通信プロトコルをソフトウェアによりエミュレート
 - DMA 転送に対応
- リアルタイムクロック(RTC)
 - 時刻(秒、分、時)カウンタとカレンダ(日、曜日、月、年)カウンタを内蔵
 - カウンタは BCD データ読み書きが可能
 - システム電源(LVDD)とは別の独立電源(RTC LVDD = 1.8V typ.)で動作可能
 - WAKEUP 出力端子と#STBY 入力端子によりチップのスタンバイ/ウェイクアップ制御が可能
- 汎用入出力ポート(GPIO)
 - 最大 96 本(QFP20-184pin、PFBGA12U-180)または 64 本(TQFP24-144pin)の入出ポートを制御可能
 - レジスタにより内蔵ブルアップ抵抗を制御可能(一部のポートを除く)
 - 入出力ポートは周辺機能(インターフェースやタイマなど)と端子を兼用しています。したがって、使用可能な入出力ポート数は周辺機能の使用状況により変わります。
- リードソロモン ECC 対応 SLC/MLC NAND Flash インタフェース(CARD)
 - 8 ビット SLC/MLC NAND Flash を制御可能
 - SLC/MLC NAND Flash 用ハードウェアリードソロモン-ECC 演算機能を搭載
 - スマートメディアを制御可能(#SMRE、#SMWE を生成可能)
 - NAND Flash ブートに対応
- 赤外線リモートコントローラ(REMC)

S1C33A01

- ・入力 1 チャネル、出力 1 チャネルの赤外線リモコンインタフェースを内蔵
・1 ビットごとのデューティ比、パルス幅を任意に設定可能(ソフト制御により各種の論理フォーマットに対応可能)
赤外線リモコンからの受信には赤外線受光モジュールを接続する必要があります。
- 動作電圧
 - ・コア電圧(LVDD): 1.65~1.95V (1.80V typ.)
 - ・I/O 電圧(HVDD): 2.70~3.60V (3.30V typ.)
 - ・システムバス電圧(BUSVDD): 2.30~3.60V (3.30V typ.)
 - ・RTC 電圧(RTCVDD): 1.65~1.95V (1.80V typ.)
 - ・PLL 電圧(PLLVDD): 1.65~1.95V (1.80V typ.)
- 動作温度
 - ・-40~85°C
- 消費電力
 - ・SLEEP 時: 1.0 uA (RTC のみ動作時(RTCVDD のみ電源を供給し、RTCVDD を除く電源供給を停止))
 - ・HALT 時: 3.5 mA (PLL=Off、全クロックを 48MHz に設定時)
 - ・実行時: 103.5 mA (CLK=45MHz、MCLK=SDCLK=90MHz、全周巡回路へクロック供給時)
*クロックマネージメントユニット(CMU)でクロックを制御することにより、消費電力を低減できます。
- 出荷形態
 - ・PFBGA12U-180 (12mm x 12mm x x1.2mm, 0.8mm ポール間ピッチ)
 - ・TQFT24-144pin (16mm x 16mm x 1.0mm, 0.4mm 端子間ピッチ)
 - ・QFP20-184pin (20mm x 20mm x 1.4mm, 0.4mm 端子間ピッチ)

■ ブロック図



本資料のご使用につきましては、次の点にご留意願います。

- 本資料の内容については、予告なく変更することがあります。
1. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
 2. 本資料に掲載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これら起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
 3. 特性値の数値の大小は、数直線上の大小関係で表しています。
 4. 本資料に掲載されている製品のうち「外国為替及び外国貿易法」に定める戦略物資に該当するものについては、輸出する場合、同法に基づく輸出許可が必要です。
 5. 本資料に掲載されている製品は、生命維持装置その他、きわめて高い信頼性が要求される用途を前提としていません。よって、弊社は本（当該）製品をこれらの用途に用いた場合のいかなる責任についても負いかねます。
 6. 本資料に掲載されている会社名、商品名は、各社の商標または登録商標です。

©SEIKO EPSON CORPORATION 2009

セイコーエプソン株式会社

エプソン半導体のご紹介

半導体事業部 IC 営業部

<http://www.epson.jp/device/semicon/>

<IC 国内営業グループ>

東京 〒191-8501 東京都日野市日野 421-8
TEL (042)587-5313(直通) FAX (042)587-5116

大阪 〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 15F
TEL (06)6120-6000(代表) FAX (06)6120-6100

ドキュメントコード : 411213701

2008 年 4 月作成①

2009 年 12 月改訂