

# ディスプレイコントローラ アプリケーションマニュアル

(京セラディスプレイ株式会社(旧京セラ)製  
LCD パネルインタフェース)

本資料のご使用につきましては、次の点にご留意願います。

本資料の内容については、予告無く変更することがあります。

1. 本資料の一部、または全部を弊社に無断で転載、または、複製など他の目的に使用することは堅くお断りいたします。
2. 本資料に掲載される応用回路、プログラム、使用方法等はあくまでも参考情報であり、これらに起因する第三者の知的財産権およびその他の権利侵害あるいは損害の発生に対し、弊社はいかなる保証を行うものではありません。また、本資料によって第三者または弊社の知的財産権およびその他の権利の実施権の許諾を行うものではありません。
3. 特性値の数値の大小は、数直線上の大小関係で表しています。
4. 製品および弊社が提供する技術を輸出等するにあたっては「外国為替および外国貿易法」を遵守し、当該法令の定める手続きが必要です。大量破壊兵器の開発等およびその他の軍事用途に使用する目的をもって製品および弊社が提供する技術を費消、再販売または輸出等しないでください。
5. 本資料に掲載されている製品は、生命維持装置その他、きわめて高い信頼性が要求される用途を前提としていません。よって、弊社は本（当該）製品をこれらの用途に用いた場合のいかなる責任についても負いかねます。
6. 本資料に掲載されている会社名、商品名は、各社の商標または登録商標です。

©SEIKO EPSON CORPORATION 2014, All rights reserved.

## 目次

1. 概要 .....	1
2. 対象の LCD パネルおよびディスプレイコントローラ .....	2
3. KCG057QV1DB-G70 とディスプレイコントローラとの接続 .....	3
3.1 接続可能なディスプレイコントローラ .....	3
3.2 KCG057QV1DB-G70 の端子配列 .....	3
3.3 KCG057QV1DB-G70 接続例 .....	4
3.3.1 KCG057QV1DB-G70 と S1D13513 との接続 .....	4
3.3.2 KCG057QV1DB-G70 と S1D13706 との接続 .....	6
3.3.3 KCG057QV1DB-G70 と S1D13A05 との接続 .....	8
3.4 KCG057QV1DB-G70 レジスタ設定例 .....	10
4. KG057QV1CA-G05 とディスプレイコントローラとの接続 .....	12
4.1 接続可能なディスプレイコントローラ .....	12
4.2 KG057QV1CA-G05 の端子配列 .....	12
4.3 KG057QV1CA-G05 接続例 .....	13
4.3.1 KG057QV1CA-G05 と S1D13700 との接続 .....	14
4.3.2 KG057QV1CA-G05 と S1D13706 との接続 .....	15
4.3.3 KG057QV1CA-G05 と S1D13A05 との接続 .....	16
4.4 KG057QV1CA-G05 レジスタ設定例 .....	18
5. TCG057QV1AC-G10 とディスプレイコントローラとの接続 .....	20
5.1 接続可能なディスプレイコントローラ .....	20
5.2 TCG057QV1AC-G10 の端子配列 .....	21
5.3 TCG057QV1AC-G10 接続例 .....	22
5.3.1 TCG057QV1AC-G10 と S1D13513 との接続 .....	22
5.3.2 TCG057QV1AC-G10 と S1D13719 との接続 .....	24
5.3.3 TCG057QV1AC-G10 と S1D13742 との接続 .....	26
5.3.4 TCG057QV1AC-G10 と S1D13743 との接続 .....	28
5.3.5 TCG057QV1AC-G10 と S1D13748 との接続 .....	30
5.4 TCG057QV1AC-G10 レジスタ設定例 .....	32
6. TCG057VG1AC-G00 とディスプレイコントローラとの接続 .....	35
6.1 接続可能なディスプレイコントローラ .....	35
6.2 TCG057VG1AC-G00 の端子配列 .....	36
6.3 TCG057VG1AC-G00 接続例 .....	37
6.3.1 TCG057VG1AC-G00 と S1D13513 との接続 .....	37
6.4 TCG057VG1AC-G00 レジスタ設定例 .....	39
7. KCG062HV1AA-A21 とディスプレイコントローラとの接続 .....	40

7.1	接続可能なディスプレイコントローラ .....	40
7.2	KCG062HV1AA-A21 の端子配列 .....	40
7.3	KCG062HV1AA-A21 接続例 .....	41
7.3.1	KCG062HV1AA-A21 と S1D13513 との接続 .....	41
7.4	KCG062HV1AA-A21 レジスタ設定例 .....	43
<b>8.</b>	<b>KCG062HV1AE-G03 とディスプレイコントローラとの接続 .....</b>	<b>44</b>
8.1	接続可能なディスプレイコントローラ .....	44
8.2	KCG062HV1AE-G03 の端子配列 .....	44
8.3	KCG062HV1AE-G03 接続例 .....	45
8.3.1	KCG062HV1AE-G03 と S1D13513 との接続 .....	45
8.4	KCG062HV1AE-G03 レジスタ設定例 .....	47
<b>9.</b>	<b>TCG062HV1AE-G00 とディスプレイコントローラとの接続 .....</b>	<b>48</b>
9.1	接続可能なディスプレイコントローラ .....	48
9.2	TCG062HV1AE-G00 の端子配列 .....	49
9.3	TCG062HV1AE-G00 接続例 .....	50
9.3.1	TCG062HV1AE-G00 と S1D13513 との接続 .....	50
9.3.2	TCG062HV1AE-G00 と S1D13742 との接続 .....	52
9.3.3	TCG062HV1AE-G00 と S1D13743 との接続 .....	54
9.3.4	TCG062HV1AE-G00 と S1D13748 との接続 .....	56
9.4	TCG062HV1AE-G00 レジスタ設定例 .....	58
<b>10.</b>	<b>KCG075VG2BE-G00 とディスプレイコントローラとの接続 .....</b>	<b>60</b>
10.1	接続可能なディスプレイコントローラ .....	60
10.2	KCG075VG2BE-G00 の端子配列 .....	60
10.3	KCG075VG2BE-G00 接続例 .....	61
10.3.1	KCG075VG2BE-G00 と S1D13513 との接続 .....	61
10.4	KCG075VG2BE-G00 レジスタ設定例 .....	63
<b>11.</b>	<b>TCG075VG2AC-G00 とディスプレイコントローラとの接続 .....</b>	<b>64</b>
11.1	接続可能なディスプレイコントローラ .....	64
11.2	TCG075VG2AC-G00 の端子配列 .....	65
11.3	TCG075VG2AC-G00 接続例 .....	66
11.3.1	TCG075VG2AC-G00 と S1D13513 との接続 .....	66
11.3.2	TCG075VG2AC-G00 と S1D13748 との接続 .....	68
11.4	TCG075VG2AC-G00 レジスタ設定例 .....	70
<b>12.</b>	<b>TCG085WV1AB-G00 とディスプレイコントローラとの接続 .....</b>	<b>71</b>
12.1	接続可能なディスプレイコントローラ .....	71
12.2	TCG085WV1AB-G00 の端子配列 .....	71
12.3	TCG085WV1AB-G00 接続例 .....	73

12.3.1	TCG085WV1AB-G00 と S1D13513 との接続.....	73
12.3.2	TCG085WV1AB-G00 と S1D13742 との接続.....	75
12.3.3	TCG085WV1AB-G00 と S1D13748 との接続.....	77
12.4	TCG085WV1AB-G00 レジスタ設定例.....	79
<b>13.</b>	<b>TCG104VG2AA-G00 とディスプレイコントローラとの接続.....</b>	<b>81</b>
13.1	接続可能なディスプレイコントローラ.....	81
13.2	TCG104VG2AA-G00 の端子配列.....	81
13.3	TCG104VG2AA-G00 接続例.....	83
13.3.1	TCG104VG2AA-G00 と S1D13513 との接続.....	83
13.4	TCG104VG2AA-G00F レジスタ設定例.....	85

### 1. 概要

本書では、京セラディスプレイ株式会社（以下「京セラ」）製 LCD パネルと当社ディスプレイコントローラとの端子接続、および LCD パネルインタフェースに関する主なレジスタの設定例について説明します。

端子、レジスタの詳細仕様については各製品のテクニカルマニュアルを参照してください。

## 2. 対象の LCD パネルおよびディスプレイコントローラ

---

### 2. 対象の LCD パネルおよびディスプレイコントローラ

対象の京セラ製液晶パネルは以下の通りです。

- KCG057QV1DB-G70 (5.7 inch、QVGA)
- KG057QV1CA-G05 (5.7 inch、QVGA)
- TCG057QV1AC-G10 (5.7 inch、QVGA)
- TCG057VG1AC-G00 (5.7 inch、VGA)
- KCG062HV1AA-A21 (6.2 inch、HVGA)
- KCG062HV1AE-G03 (6.2 inch、HVGA)
- TCG062HV1AE-G00 (6.2 inch、HVGA)
- KCG075VG2BE-G00 (7.5 inch、VGA)
- TCG075VG2AC-G00 (7.5 inch、VGA)
- TCG085WV1AB-G00 (8.5 inch、WVGA)
- TCG104VG2AA-G00 (10.4 inch、VGA)

対象のディスプレイコントローラは以下の通りです。

- S1D13513 (QFP 208pin、PFBGA 256pin)
- S1D13700 (TQFP 64pin)
- S1D13706 (TQFP 100pin)
- S1D13A05 (PFBGA 121pin、QFP 128pin)
- S1D13719 (PFBGA180pin、QFP 208pin)
- S1D13742 (FCBGA 121pin、QFP144pin)
- S1D13743 (FCBGA 121pin、QFP144pin)
- S1D13748 (PFBGA 121pin、QFP144pin)

## 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

### 3.1 接続可能なディスプレイコントローラ

KCG057QV1DB-G70 は、下記のディスプレイコントローラに接続可能です。

- S1D13513
- S1D13706
- S1D13A05

### 3.2 KCG057QV1DB-G70 の端子配列

以下に、KCG057QV1DB-G70 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-020-340-800+

表 3-1 KCG057QV1DB-G70 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	FRM	Synchronous signal for driving scanning line
2	LOAD	Data signal latch clock
3	CP	Data signal shift clock
4	DISP	Display control signal
5	VDD	Power supply for logic (+5V)
6	VSS	GND
7	VCONT	LCD adjust voltage ( $+1.3V \leq VCONT \leq +2.3V$ )
8	D7	data signal(MSB)
9	D6	data signal
10	D5	data signal
11	D4	data signal
12	D3	data signal
13	D2	data signal
14	D1	data signal
15	D0	data signal(LSB)
16	VDD	Power supply for logic (+5V)
17	VDD	Power supply for logic (+5V)
18	VSS	GND
19	VSS	GND
20	VSS	GND

※パネルメーカ推奨適合 FPC : 0.5 x 20pin 幅 10.5mm 厚み 0.3mm 金メッキ



### 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

#### 3.3 KCG057QV1DB-G70 接続例

本項では、KCG057QV1DB-G70 と各ディスプレイコントローラとの信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

KCG057QV1DB-G70 は以下の電源を必要とします。

- VDD +5.0V ( $\pm 0.25$ V)
- VCONT (液晶駆動電源) +1.8V ( $\pm 0.5$ V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

##### 3.3.1 KCG057QV1DB-G70 と S1D13513 との接続

下図は、KCG057QV1DB-G70 と S1D13513 の接続例です。

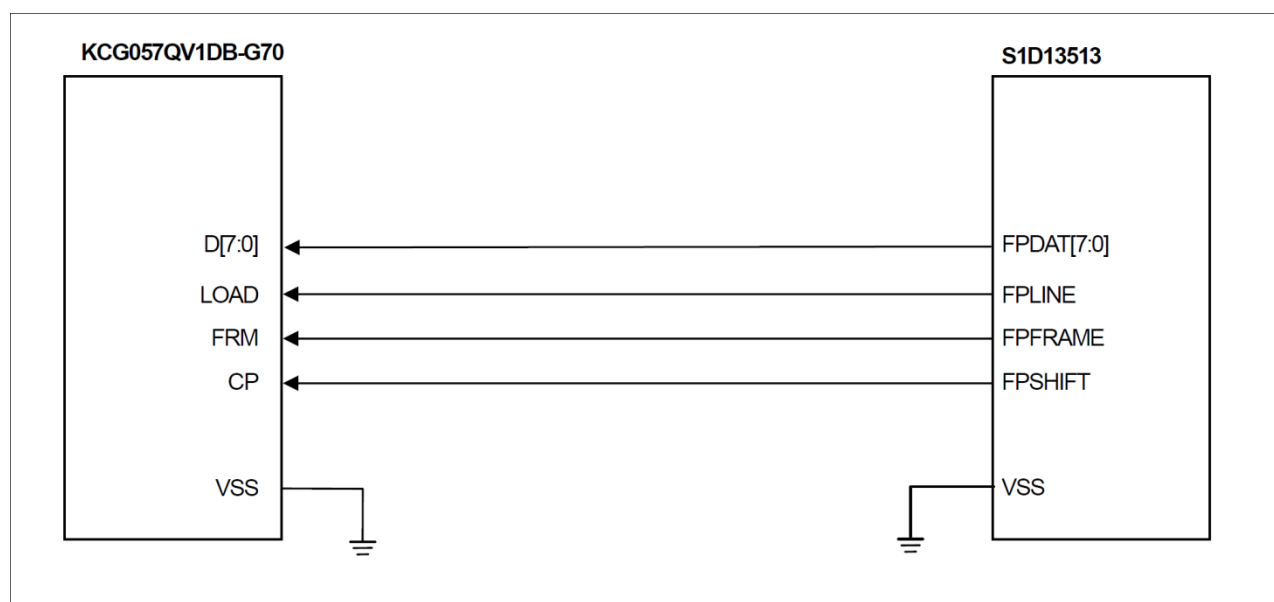


図 3-1 KCG057QV1DB-G70 と S1D13513 との接続

### 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

表 3-2 KCG057QV1DB-G70 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル端子説明	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	FRM	Synchronous signal for driving scanning line	78	T8	FPFRAME
2	LOAD	Data signal latch clock	79	R8	FPLINE
3	CP	Data signal shift clock	77	P8	FPSHIFT
4	DISP	Display control signal	—	—	—
5	VDD	Power supply for logic (+5V)	—	—	—
6	VSS	GND	—	—	VSS
7	VCONT	LCD adjust voltage ( $+1.3V \leq VCONT \leq +2.3V$ )	—	—	—
8	D7	data signal(MSB)	67	K6	FPDAT7
9	D6	data signal	68	M6	FPDAT6
10	D5	data signal	69	L7	FPDAT5
11	D4	data signal	70	P7	FPDAT4
12	D3	data signal	71	R7	FPDAT3
13	D2	data signal	72	T7	FPDAT2
14	D1	data signal	73	N7	FPDAT1
15	D0	data signal(LSB)	74	M7	FPDAT0
16	VDD	Power supply for logic (+5V)	—	—	—
17	VDD	Power supply for logic (+5V)	—	—	—
18	VSS	GND	—	—	VSS
19	VSS	GND	—	—	VSS
20	VSS	GND	—	—	VSS

### 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

---

#### 3.3.2 KCG057QV1DB-G70 と S1D13706 との接続

下図は、KCG057QV1DB-G70 と S1D13706 の接続例です。

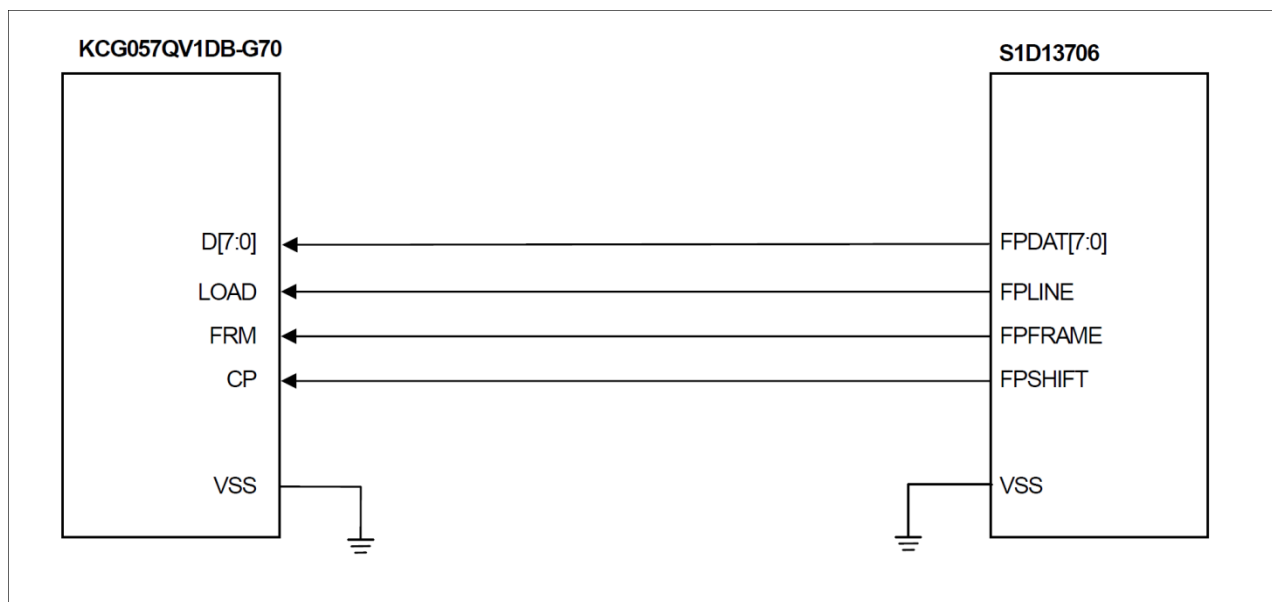


図 3-2 KCG057QV1DB-G70 と S1D13706 との接続

### 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

表 3-3 KCG057QV1DB-G70 と S1D13706 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13706 TQFP ピン No.	S1D13706 端子名
1	FRM	Synchronous signal for driving scanning line	52	FPFRAME
2	LOAD	Data signal latch clock	53	FP LINE
3	CP	Data signal shift clock	54	FPSHIFT
4	DISP	Display control signal	—	—
5	VDD	Power supply for logic (+5V)	—	—
6	VSS	GND	—	VSS
7	VCONT	LCD adjust voltage ( $+1.3V \leq VCONT \leq +2.3V$ )	—	—
8	D7	data signal(MSB)	64	FPDAT7
9	D6	data signal	61	FPDAT6
10	D5	data signal	60	FPDAT5
11	D4	data signal	59	FPDAT4
12	D3	data signal	58	FPDAT3
13	D2	data signal	57	FPDAT2
14	D1	data signal	56	FPDAT1
15	D0	data signal(LSB)	55	FPDAT0
16	VDD	Power supply for logic (+5V)	—	—
17	VDD	Power supply for logic (+5V)	—	—
18	VSS	GND	—	VSS
19	VSS	GND	—	VSS
20	VSS	GND	—	VSS

### 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

---

#### 3.3.3 KCG057QV1DB-G70 と S1D13A05 との接続

下図は、KCG057QV1DB-G70 と S1D13A05 の接続例です。

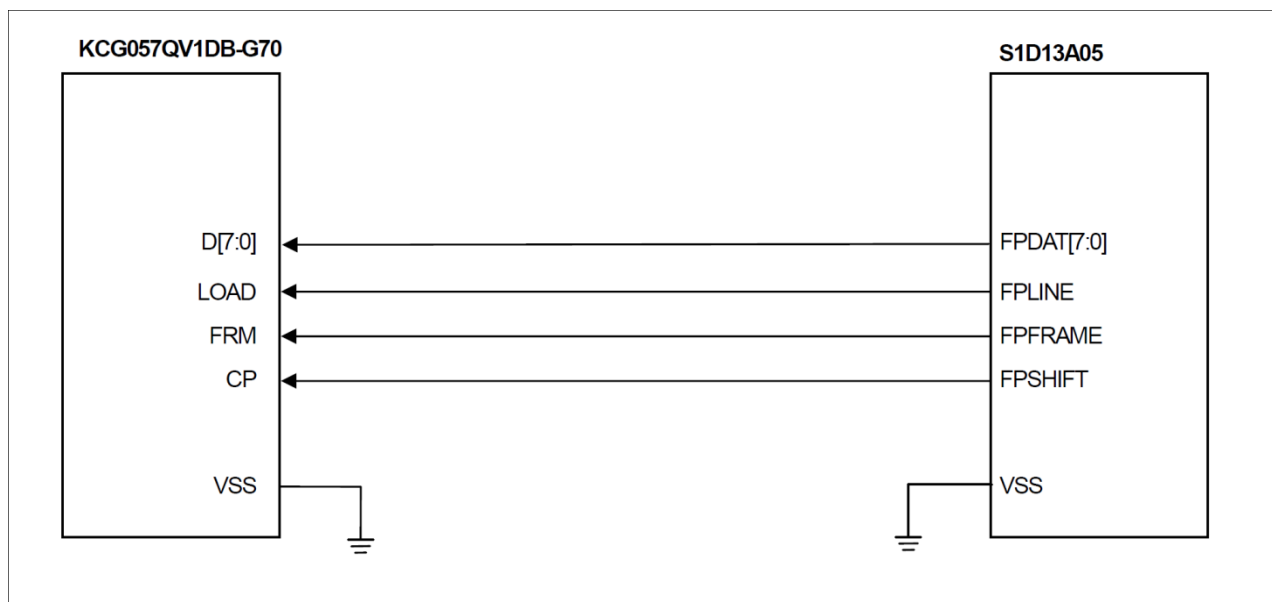


図 3-3 KCG057QV1DB-G70 と S1D13A05 との接続

### 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

表 3-4 KCG057QV1DB-G70 と S1D13A05 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13A05 QFP ピン No.	S1D13A05 PFBGA ボール No.	S1D13A05 端子名
1	FRM	Synchronous signal for driving scanning line	40	J9	FPFRAME
2	LOAD	Data signal latch clock	42	H9	FPLINE
3	CP	Data signal shift clock	43	H10	FPSHIFT
4	DISP	Display control signal	—	—	—
5	VDD	Power supply for logic (+5V)	—	—	—
6	VSS	GND	—	—	VSS
7	VCONT	LCD adjust voltage ( $+1.3V \leq VCONT \leq +2.3V$ )	—	—	—
8	D7	data signal(MSB)	51	F10	FPDAT7
9	D6	data signal	49	F8	FPDAT6
10	D5	data signal	29	G7	FPDAT5
11	D4	data signal	48	G11	FPDAT4
12	D3	data signal	47	G10	FPDAT3
13	D2	data signal	46	G9	FPDAT2
14	D1	data signal	45	G8	FPDAT1
15	D0	data signal(LSB)	44	H11	FPDAT0
16	VDD	Power supply for logic (+5V)	—	—	—
17	VDD	Power supply for logic (+5V)	—	—	—
18	VSS	GND	—	—	VSS
19	VSS	GND	—	—	VSS
20	VSS	GND	—	—	VSS

### 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

#### 3.4 KCG057QV1DB-G70 レジスタ設定例

本項では、KCG057QV1DB-G70 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 3-5 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	5100h	-
REG[0802h] LCD Horizontal Total Register	(320×3/8×4-1+30)	510
REG[0804h] LCD Horizontal Display Period Register	159	320
REG[0806h] LCD Horizontal Display Period Start Position Register	20	20
REG[0808h] LCD Horizontal Pulse Width	8000h+16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	249	250
REG[080Eh] LCD Vertical Display Period Resister	239	240
REG[0810h] LCD Vertical Display Period Start Position Register	9	9
REG[0812h] LCD Vertical Pulse Width	8000h+0	1
REG[0814h] LCD Vertical Pulse Start Position	10	10
PLL2 出力[MHz]	-	90
REG[0446h] LCD Clock Control Register	9	10
FPSHIFT[MHz]	-	2.25
フレーム周波数[Hz]	-	70.6

表 3-6 S1D13706 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0010h] Panel Type Register	D0h	-
REG[0012h] Horizontal Total Register	2Bh	352
REG[0014h] Horizontal Display Period Register	27h	320
REG[0016h] Horizontal Display Period Start Position Register 0	0h	0
REG[0020h] Horizontal Sync Pulse Width Register	80h+3	4
REG[0022h] Horizontal Sync Pulse Start Pos Register 0	0	1
REG[0018h] Vertical Total Register 0	F9h	250
REG[001Ch] Vertical Display Period Resister 0	EFh	240
REG[001Eh] Vertical Display Period Start Position Register 0	0h	0
REG[0024h] Vertical Sync Pulse Width Register	80h+0	1
REG[0026h] Vertical Sync Pulse Start Pos Register 0	1	1
CLKI2[MHz]	-	50
REG[0005h] Pixel Clock Configuration Register	33h	4
FPSHIFT[MHz]	-	3.125
フレーム周波数[Hz]	-	71

### 3. KCG057QV1DB-G70 とディスプレイコントローラとの接続

表 3-7 S1D13A05 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[000Ch] Panel Type & MOD Rate Register	D0h	-
REG[0020h] Horizontal Total Register	2Bh	352
REG[0024h] Horizontal Display Period Register	27h	320
REG[0028h] Horizontal Display Period Start Position Register	0h	0
REG[002Ch] FPLINE Register	00870156h	Pulse Width 8 Start Position 87
REG[0030h] Vertical Total Register	F9h	250
REG[0034h] Vertical Display Period Register	EFh	240
REG[0038h] Vertical Display Period Start Position Register	0h	0
REG[003Ch] FPFRAME Register	00800000h	Pulse Width 1 Start Position 0
CLKI2[MHz]	-	50
REG[0008h] Pixel Clock Configuration Register	33h	4
FPSHIFT[MHz]	-	3.125
フレーム周波数[Hz]	-	71



## 4. KG057QV1CA-G05 とディスプレイコントローラとの接続

## 4. KG057QV1CA-G05 とディスプレイコントローラとの接続

### 4.1 接続可能なディスプレイコントローラ

KG057QV1CA-G05 は、下記のディスプレイコントローラに接続可能です。

- S1D13700
- S1D13706
- S1D13A05

### 4.2 KG057QV1CA-G05 の端子配列

以下に、KG057QV1CA-G05 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-020-340-800+

表 4-1 KG057QV1CA-G05 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	FRM	Synchronous signal for driving scanning line
2	LOAD	Data signal latch clock
3	CP	Data signal shift clock
4	DISP	Display control signal
5	VDD	Power supply for logic (+5V)
6	VSS	GND
7	VCONT	LCD adjust voltage ( $+1.3V \leq VCONT \leq +2.3V$ )
8	D7	data signal(MSB)
9	D6	data signal
10	D5	data signal
11	D4	data signal
12	D3	data signal
13	D2	data signal
14	D1	data signal
15	D0	data signal(LSB)
16	VDD	Power supply for logic (+5V)
17	VDD	Power supply for logic (+5V)
18	VSS	GND
19	VSS	GND
20	VSS	GND

※パネルメーカ推奨適合 FPC : 0.5 x 20pin 幅 10.5mm 厚み 0.3mm 金メッキ

### 4.3 KG057QV1CA-G05 接続例

本項では、KG057QV1CA-G05 と各ディスプレイコントローラとの信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

KG057QV1CA-G05 は以下の電源を必要とします。

- VDD +3.3V ( $\pm 0.3V$ )
- VCONT (液晶駆動電源) +1.95V ( $\pm 0.5V$ )

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

## 4. KG057QV1CA-G05 とディスプレイコントローラとの接続

### 4.3.1 KG057QV1CA-G05 と S1D13700 との接続

下図は、KG057QV1CA-G05 と S1D13700 の接続例です。

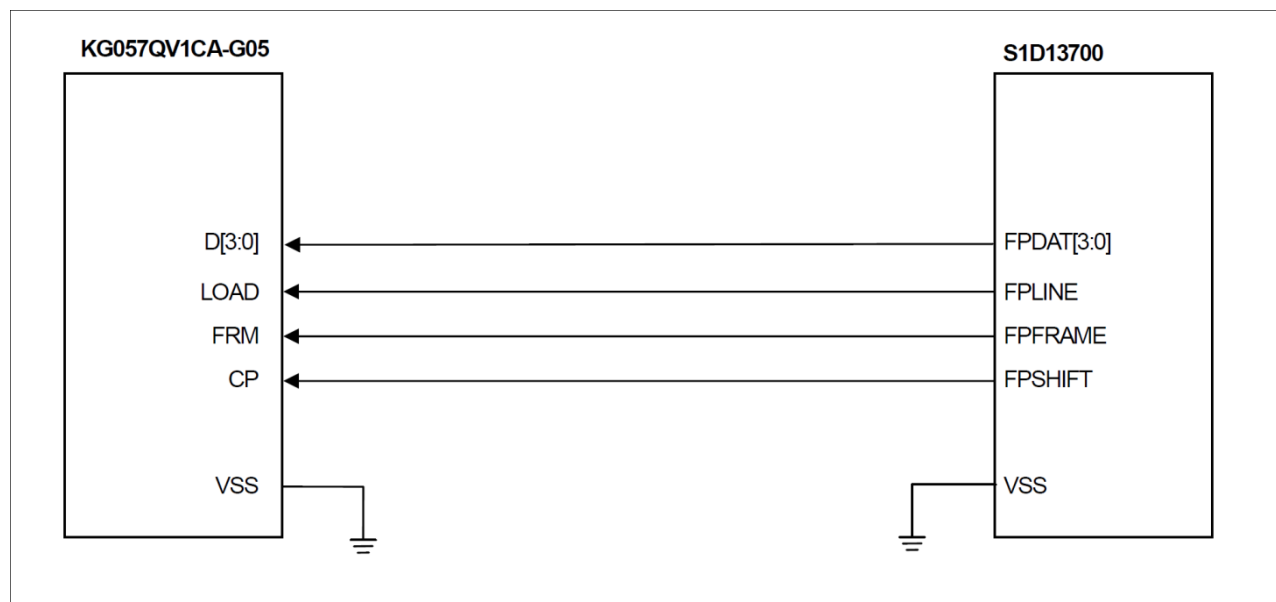


図 4-1 KG057QV1CA-G05 と S1D13700 との接続

表 4-2 KG057QV1CA-G05 と S1D13700 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13700 TQFP ピン No.	S1D13700 端子名
1	FRM	Synchronous signal for driving scanning line	30	FPFRAME
2	LOAD	Data signal latch clock	26	FPLINE
3	CP	Data signal shift clock	23	FPSHIFT
4	DISP	Display control signal	—	—
5	VDD	Power supply for logic (+3.3V±0.3V)	—	—
6	VSS	GND	—	VSS
7	VCONT	LCD adjust voltage (+1.45V≤VCONT≤+2.45V)	—	—
8	NC	No connect	—	—
9	NC	No connect	—	—
10	NC	No connect	—	—
11	NC	No connect	—	—
12	D3	data signal(MSB)	18	FPDAT3
13	D2	data signal	19	FPDAT2
14	D1	data signal	20	FPDAT1
15	D0	data signal(LSB)	21	FPDAT0
16	VDD	Power supply for logic (+3.3V±0.3V)	—	—
17	VDD	Power supply for logic (+3.3V±0.3V)	—	—
18	VSS	GND TCG104VG2AA-G00 と S1D13513 との接続	—	VSS
19	VSS	GND	—	VSS
20	VSS	GND	—	VSS

## 4. KG057QV1CA-G05 とディスプレイコントローラとの接続

### 4.3.2 KG057QV1CA-G05 と S1D13706 との接続

下図は、KG057QV1CA-G05 と S1D13706 の接続例です。

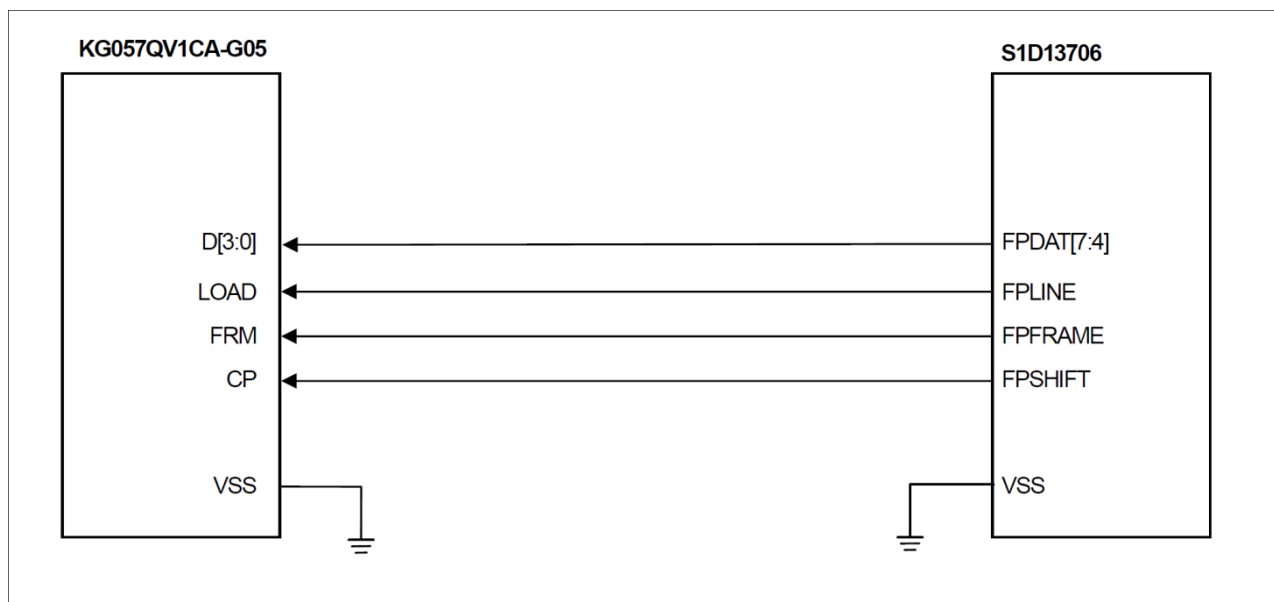


図 4-2 KG057QV1CA-G05 と S1D13706 との接続

表 4-3 KG057QV1CA-G05 と S1D13706 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13706 TQFP ピン No.	S1D13706 端子名
1	FRM	Synchronous signal for driving scanning line	52	FPFRAME
2	LOAD	Data signal latch clock	53	FPLINE
3	CP	Data signal shift clock	54	FPSHIFT
4	DISP	Display control signal	—	—
5	VDD	Power supply for logic (+3.3V±0.3V)	—	NIOVDD
6	VSS	GND	—	VSS
7	VCONT	LCD adjust voltage (+1.45V≤VCONT≤+2.45V)	—	—
8	NC	No connect	—	—
9	NC	No connect	—	—
10	NC	No connect	—	—
11	NC	No connect	—	—
12	D3	data signal(MSB)	58	FPDAT7
13	D2	data signal	57	FPDAT6
14	D1	data signal	56	FPDAT5
15	D0	data signal(LSB)	55	FPDAT4
16	VDD	Power supply for logic (+3.3V±0.3V)	—	NIOVDD
17	VDD	Power supply for logic (+3.3V±0.3V)	—	NIOVDD
18	VSS	GND	—	VSS
19	VSS	GND	—	VSS
20	VSS	GND	—	VSS

## 4. KG057QV1CA-G05 とディスプレイコントローラとの接続

---

### 4.3.3 KG057QV1CA-G05 と S1D13A05 との接続

下図は、KG057QV1CA-G05 と S1D13A05 の接続例です。

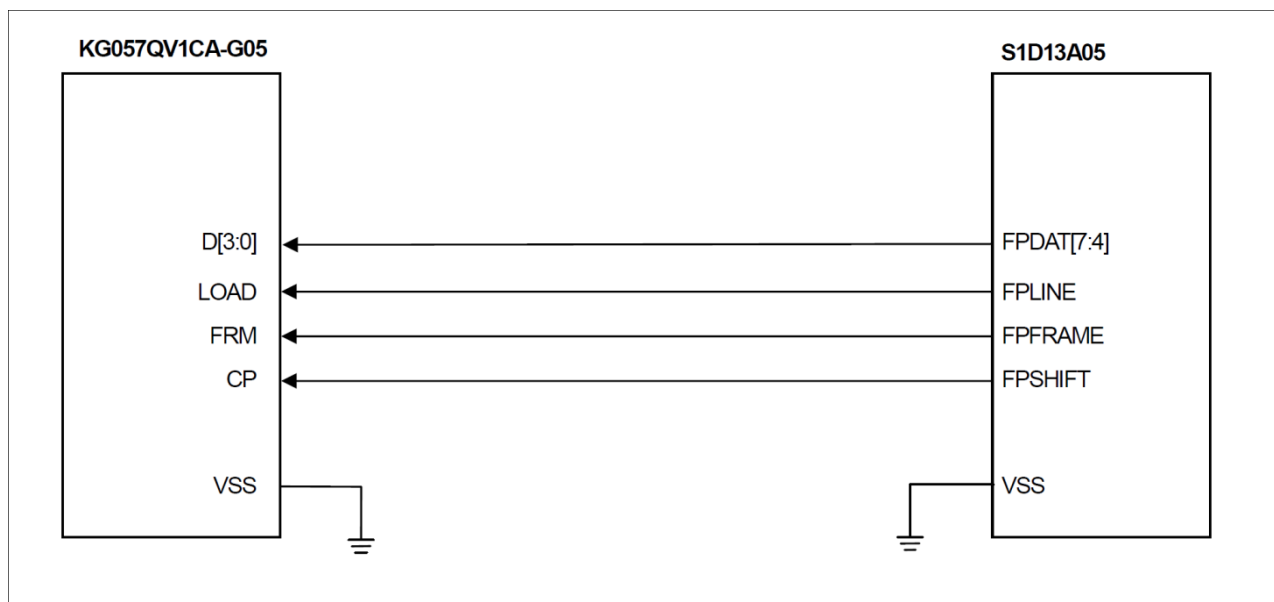


図 4-3 KG057QV1CA-G05 と S1D13A05 との接続

#### 4. KG057QV1CA-G05 とディスプレイコントローラとの接続

表 4-4 KG057QV1CA-G05 と S1D13A05 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13A05 QFP ピン No.	S1D13A05 PFBGA ボール No.	S1D13A05 端子名
1	FRM	Synchronous signal for driving scanning line	40	J9	FPFRAME
2	LOAD	Data signal latch clock	42	H9	FPLINE
3	CP	Data signal shift clock	43	H10	FPSHIFT
4	DISP	Display control signal	—	—	—
5	VDD	Power supply for logic (+3.3V±0.3V)	—	—	—
6	VSS	GND	—	—	VSS
7	VCONT	LCD adjust voltage (+1.45V ≤ VCONT ≤ +2.45V)	—	—	—
8	NC	No connect	—	—	—
9	NC	No connect	—	—	—
10	NC	No connect	—	—	—
11	NC	No connect	—	—	—
12	D3	data signal(MSB)	51	F10	FPDAT7
13	D2	data signal	49	F8	FPDAT6
14	D1	data signal	29	G7	FPDAT5
15	D0	data signal(LSB)	48	G11	FPDAT4
16	VDD	Power supply for logic (+3.3V±0.3V)	—	—	IOVDD
17	VDD	Power supply for logic (+3.3V±0.3V)	—	—	IOVDD
18	VSS	GND	—	—	VSS
19	VSS	GND	—	—	VSS
20	VSS	GND	—	—	VSS

## 4. KG057QV1CA-G05 とディスプレイコントローラとの接続

---

### 4.4 KG057QV1CA-G05 レジスタ設定例

本項では、KG057QV1CA-G05 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

**表 4-5 S1D13700 レジスタ設定（表無し）**

※ S1D13700 では、LCD 信号のタイミングパラメータは固定されているため、" Horizontal Total"等の設定レジスタは存在しません。また PLL を内蔵しないため、CLKI = LCDC 内部 CLK となります。FPSHIFT は LCDC 内部クロックの 1/4、1/8、1/16 からの選択ですが、どの分周比を使用するかは内蔵レジスタではなく外部端子 CNF [0,1] の状態によってハードウェア的に設定されます。

設定詳細については S1D13700 のデータシートを参照してください。

#### 4. KG057QV1CA-G05 とディスプレイコントローラとの接続

表 4-6 S1D13706 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0010h] Panel Type Register	00h	-
REG[0012h] Horizontal Total Register	2Bh	352
REG[0014h] Horizontal Display Period Register	27h	320
REG[0016h] Horizontal Display Period Start Position Register 0	0h	0
REG[0020h] Horizontal Sync Pulse Width Register	80h+3	4
REG[0022h] Horizontal Sync Pulse Start Pos Register 0	0	0
REG[0018h] Vertical Total Register 0	F9h	250
REG[001Ch] Vertical Display Period Resister 0	EFh	240
REG[001Eh] Vertical Display Period Start Position Register 0	0h	0
REG[0024h] Vertical Sync Pulse Width Register	80h+0	1
REG[0026h] Vertical Sync Pulse Start Pos Register 0	1	1
CLKI2[MHz]	-	50
REG[0005h] Pixel Clock Configuration Register	33h	4
FPSHIFT[MHz]	-	1.56
フレーム周波数[Hz]	-	71

表 4-7 S1D13A05 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[000Ch] Panel Type & MOD Rate Register	00h	-
REG[0020h] Horizontal Total Register	2Bh	352
REG[0024h] Horizontal Display Period Register	27h	320
REG[0028h] Horizontal Display Period Start Position Register	0h	0
REG[002Ch] FPLINE Register	00870156h	Pulse Width 8 Start Position 87
REG[0030h] Vertical Total Register	F9h	250
REG[0034h] Vertical Display Period Resister	EFh	240
REG[0038h] Vertical Display Period Start Position Register	0h	0
REG[003Ch] FPFRAME Register	00800000h	Pulse Width 1 Start Position 0
CLKI2[MHz]	-	50
REG[0008h] Pixel Clock Configuration Register	33h	4
FPSHIFT[MHz]	-	1.56
フレーム周波数[Hz]	-	71



## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

---

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

### 5.1 接続可能なディスプレイコントローラ

TCG057QV1AC-G10 は、下記のディスプレイコントローラに接続可能です。

- S1D13513
- S1D13719
- S1D13742
- S1D13743
- S1D13748

## 5.2 TCG057QV1AC-G10 の端子配列

以下に、TCG057QV1AC-G10 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-033-340-800+

表 5-1 TCG057QV1AC-G10 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	GND	GND
2	CK	Clock signal for sampling each data signal
3	Hsync	Horizontal synchronous signal (negative)
4	Vsync	Vertical synchronous signal (negative)
5	GND	GND
6	R0	RED data signal (LSB)
7	R1	RED data signal
8	R2	RED data signal
9	R3	RED data signal
10	R4	RED data signal
11	R5	RED data signal (MSB)
12	GND	GND
13	G0	GREEN data signal (LSB)
14	G1	GREEN data signal
15	G2	GREEN data signal
16	G3	GREEN data signal
17	G4	GREEN data signal
18	G5	GREEN data signal (MSB)
19	GND	GND
20	B0	BLUE data signal (LSB)
21	B1	BLUE data signal
22	B2	BLUE data signal
23	B3	BLUE data signal
24	B4	BLUE data signal
25	B5	BLUE data signal (MSB)
26	GND	GND
27	ENAB	Signal to settle the horizontal display position (positive)
28	VDD	3.3V power supply
29	VDD	3.3V power supply
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode
32	V/Q	Resolution mode select signal H:VGA , L:QVGA
33	GND	GND

※パネルメーカ推奨適合 FPC : 0.5 x 33pin 幅 17mm 厚み 0.3mm 金メッキ

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

### 5.3 TCG057QV1AC-G10 接続例

本項では、TCG057QV1AC-G10 と各ディスプレイコントローラとの信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

TCG057QV1AC-G10 は以下の電源を必要とします。

- VDD +3.3V (±0.3V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 5.3.1 TCG057QV1AC-G10 と S1D13513 との接続

下図は、TCG057QV1AC-G10 と S1D13513 の接続例です。

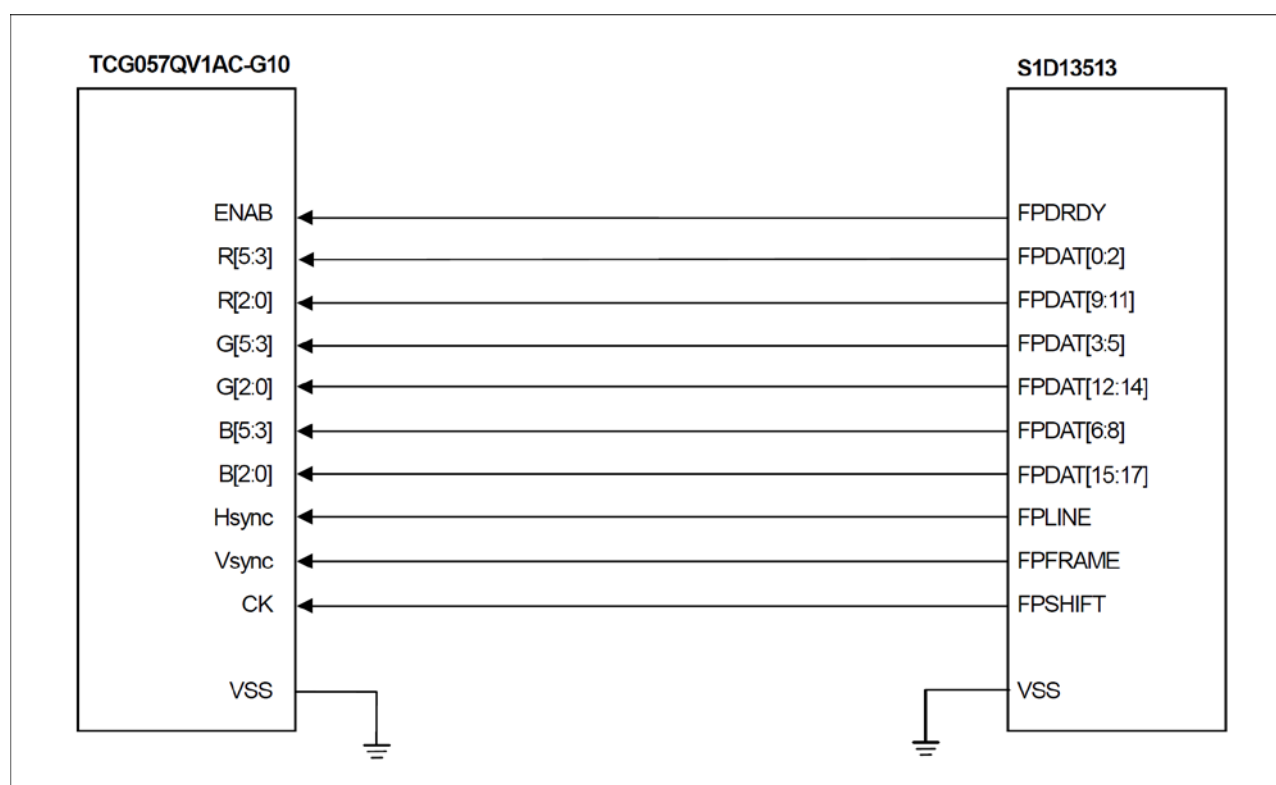


図 5-1 TCG057QV1AC-G10 と S1D13513 の接続

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

表 5-2 TCG057QV1AC-G10 と S1D13513 の接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	77	P8	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	79	R8	FPLINE
4	Vsync	Vertical synchronous signal (negative)	78	T8	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	61	N5	FPDAT11
7	R1	RED data signal	62	M5	FPDAT10
8	R2	RED data signal	63	P6	FPDAT9
9	R3	RED data signal	72	T7	FPDAT2
10	R4	RED data signal	73	N7	FPDAT1
11	R5	RED data signal (MSB)	74	M7	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	56	R4	FPDAT14
14	G1	GREEN data signal	59	T4	FPDAT13
15	G2	GREEN data signal	60	T5	FPDAT12
16	G3	GREEN data signal	69	L7	FPDAT5
17	G4	GREEN data signal	70	P7	FPDAT4
18	G5	GREEN data signal (MSB)	71	R7	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	53	N4	FPDAT17
21	B1	BLUE data signal	54	P4	FPDAT16
22	B2	BLUE data signal	55	T2	FPDAT15
23	B3	BLUE data signal	64	R6	FPDAT8
24	B4	BLUE data signal	67	K6	FPDAT7
25	B5	BLUE data signal (MSB)	68	M6	FPDAT6
26	GND	GND	-	-	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	80	M8	FPDRDY
28	VDD	3.3V power supply	—	—	HVDD
29	VDD	3.3V power supply	—	—	HVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

### 5.3.2 TCG057QV1AC-G10 と S1D13719 との接続

下図は、TCG057QV1AC-G10 と S1D13719 の接続例です。

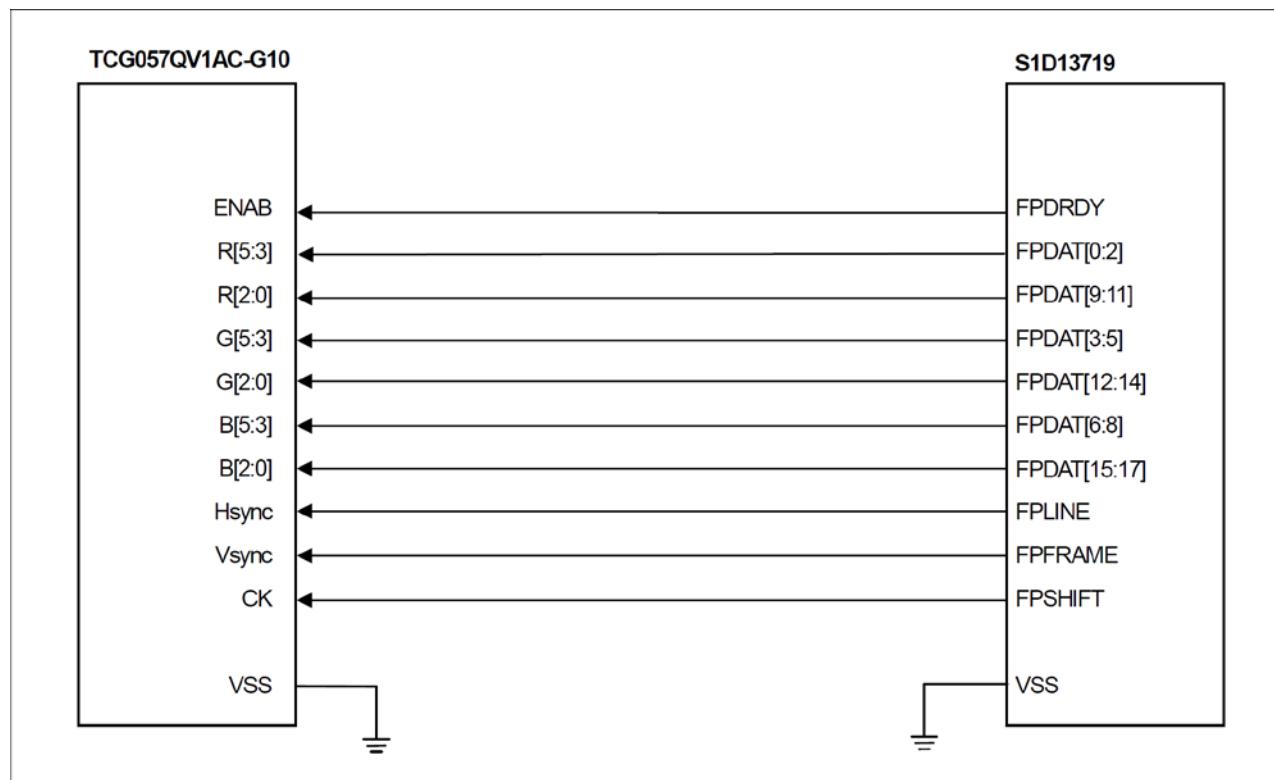


図 5-2 TCG057QV1AC-G10 と S1D13719 との接続

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

表 5-3 TCG057QV1AC-G10 と S1D13719 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13719 PFBGA ピン No.	S1D13719 FCBGA ボール No.	S1D13719 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	P5	F17	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	P4	E17	FPLINE
4	Vsync	Vertical synchronous signal (negative)	P3	D17	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	L8	K16	FPDAT11
7	R1	RED data signal	M8	K14	FPDAT10
8	R2	RED data signal	M6	H15	FPDAT9
9	R3	RED data signal	K4	A15	FPDAT2
10	R4	RED data signal	N1	C14	FPDAT1
11	R5	RED data signal (MSB)	L3	B15	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	M7	J17	FPDAT14
14	G1	GREEN data signal	N8	K17	FPDAT13
15	G2	GREEN data signal	P8	K15	FPDAT12
16	G3	GREEN data signal	N3	D16	FPDAT5
17	G4	GREEN data signal	N2	C17	FPDAT4
18	G5	GREEN data signal (MSB)	P2	C16	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	N6	H17	FPDAT17
21	B1	BLUE data signal	L7	J15	FPDAT16
22	B2	BLUE data signal	M4	F16	FPDAT15
23	B3	BLUE data signal	L2	B14	FPDAT8
24	B4	BLUE data signal	L6	G15	FPDAT7
25	B5	BLUE data signal (MSB)	M3	D15	FPDAT6
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	M1	C13	FPDRDY
28	VDD	3.3V power supply	—	—	PIOVDD
29	VDD	3.3V power supply	—	—	PIOVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

### 5.3.3 TCG057QV1AC-G10 と S1D13742 との接続

下図は、TCG057QV1AC-G10 と S1D13742 の接続例です。

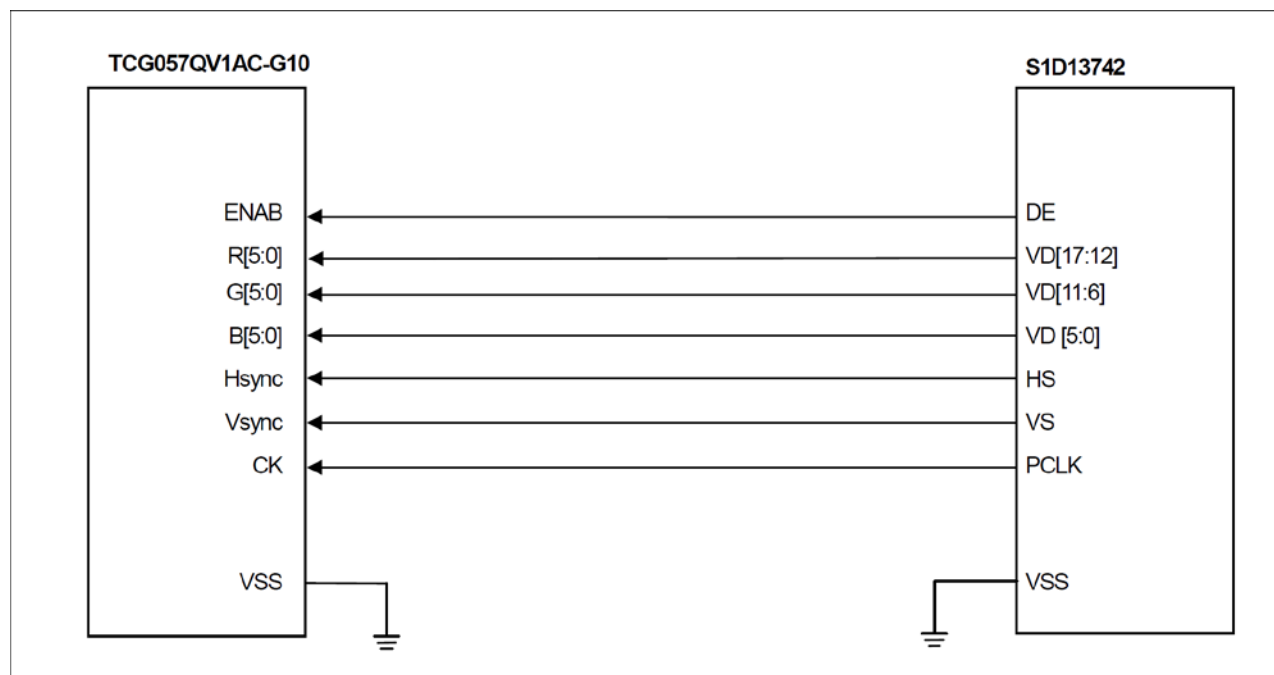


図 5-3 TCG057QV1AC-G10 と S1D13742 の接続

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

表 5-4 TCG057QV1AC-G10 と S1D13742 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13742 QFP ピン No.	S1D13742 PBGA ボール No.	S1D13742 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	11	D11	PCLK
3	Hsync	Horizontal synchronous signal (negative)	9	D9	HS
4	Vsync	Vertical synchronous signal (negative)	10	D10	VS
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	61	K5	VD12
7	R1	RED data signal	64	K4	VD13
8	R2	RED data signal	30	J11	VD14
9	R3	RED data signal	29	J10	VD15
10	R4	RED data signal	43	J9	VD16
11	R5	RED data signal (MSB)	47	J8	VD17
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	66	L3	VD6
14	G1	GREEN data signal	42	K10	VD7
15	G2	GREEN data signal	44	K9	VD8
16	G3	GREEN data signal	48	K8	VD9
17	G4	GREEN data signal	51	K7	VD10
18	G5	GREEN data signal (MSB)	58	K6	VD11
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	45	L9	VD0
21	B1	BLUE data signal	49	L8	VD1
22	B2	BLUE data signal	54	L7	VD2
23	B3	BLUE data signal	59	L6	VD3
24	B4	BLUE data signal	62	L5	VD4
25	B5	BLUE data signal (MSB)	65	L4	VD5
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	8	C11	DE
28	VDD	3.3V power supply	—	—	PIOVDD
29	VDD	3.3V power supply	—	—	PIOVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS



## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

### 5.3.4 TCG057QV1AC-G10 と S1D13743 との接続

下図は、TCG057QV1AC-G10 と S1D13743 の接続例です。

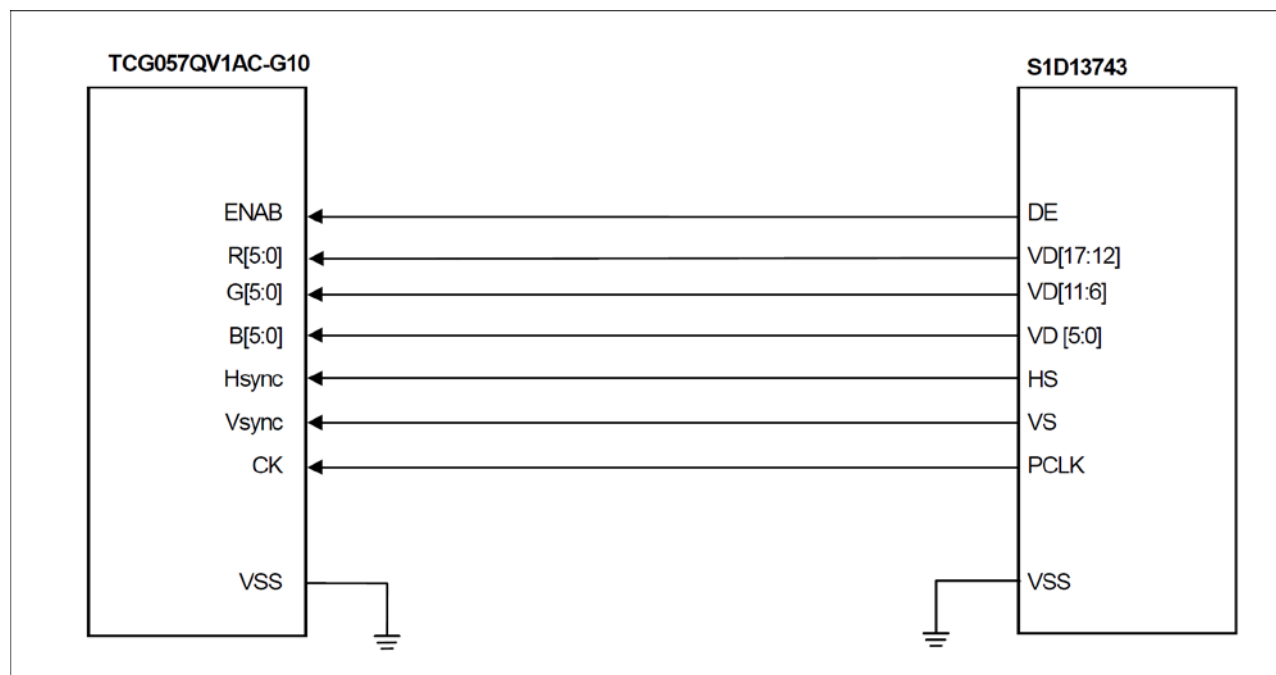


図 5-4 TCG057QV1AC-G10 と S1D13743 の接続

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

表 5-5 TCG057QV1AC-G10 と S1D13743 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13743 QFP ピン No.	S1D13743 PBGA ボール No.	S1D13743 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	8	D11	PCLK
3	Hsync	Horizontal synchronous signal (negative)	4	D9	HS
4	Vsync	Vertical synchronous signal (negative)	5	D10	VS
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	56	K5	VD12
7	R1	RED data signal	61	K4	VD13
8	R2	RED data signal	15	J11	VD14
9	R3	RED data signal	14	J10	VD15
10	R4	RED data signal	20	J9	VD16
11	R5	RED data signal (MSB)	40	J8	VD17
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	63	L3	VD6
14	G1	GREEN data signal	21	K10	VD7
15	G2	GREEN data signal	38	K9	VD8
16	G3	GREEN data signal	44	K8	VD9
17	G4	GREEN data signal	48	K7	VD10
18	G5	GREEN data signal (MSB)	51	K6	VD11
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	39	L9	VD0
21	B1	BLUE data signal	43	L8	VD1
22	B2	BLUE data signal	49	L7	VD2
23	B3	BLUE data signal	54	L6	VD3
24	B4	BLUE data signal	57	L5	VD4
25	B5	BLUE data signal (MSB)	62	L4	VD5
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	3	C11	DE
28	VDD	3.3V power supply	—	—	PIOVDD
29	VDD	3.3V power supply	—	—	PIOVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

### 5.3.5 TCG057QV1AC-G10 と S1D13748 との接続

下図は、TCG057QV1AC-G10 と S1D13748 の接続例です。

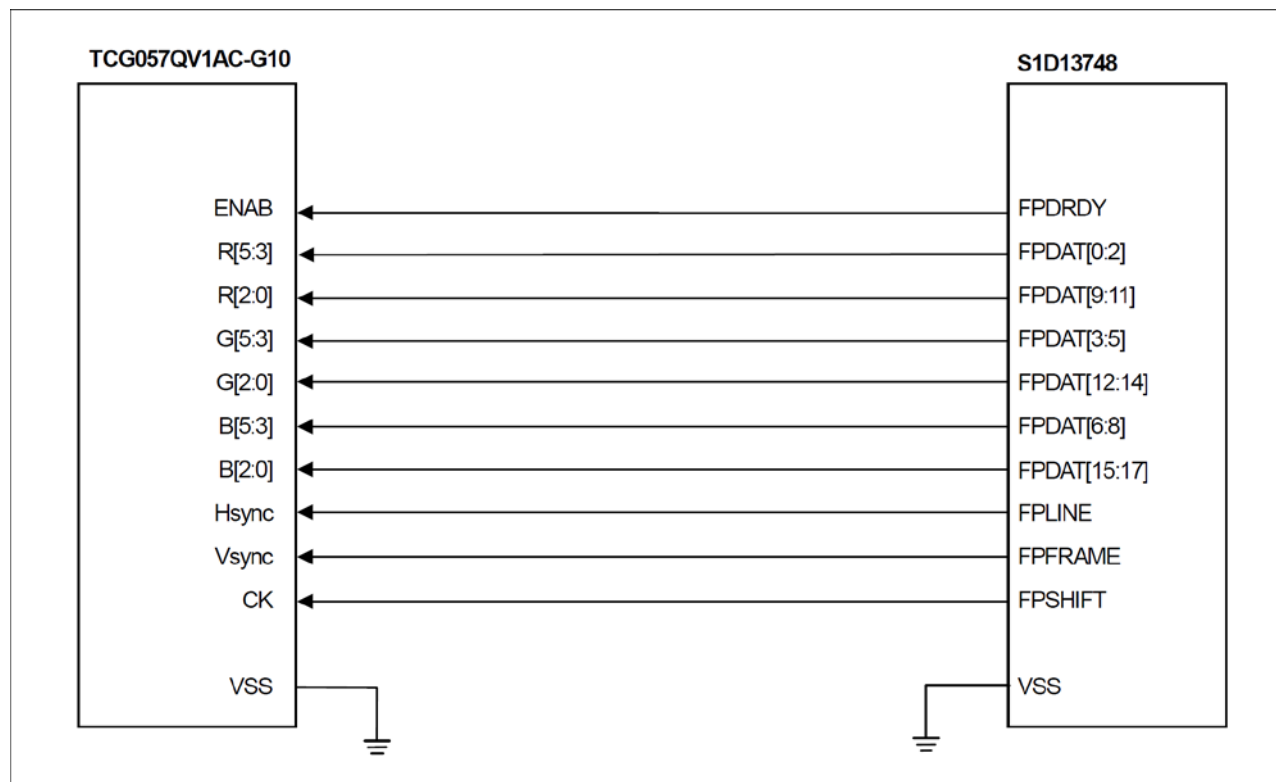


図 5-5 TCG057QV1AC-G10 と S1D13748 の接続

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

表 5-6 TCG057QV1AC-G10 と S1D13748 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13748 QFP ピン No.	S1D13748 PFBGA ボール No.	S1D13748 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	75	J11	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	77	H10	FPLINE
4	Vsync	Vertical synchronous signal (negative)	76	J10	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	63	L8	FPDAT11
7	R1	RED data signal	62	J8	FPDAT10
8	R2	RED data signal	61	K8	FPDAT9
9	R3	RED data signal	51	K5	FPDAT2
10	R4	RED data signal	50	L5	FPDAT1
11	R5	RED data signal (MSB)	49	J5	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	69	H8	FPDAT14
14	G1	GREEN data signal	68	K9	FPDAT13
15	G2	GREEN data signal	64	L9	FPDAT12
16	G3	GREEN data signal	54	L6	FPDAT5
17	G4	GREEN data signal	53	J6	FPDAT4
18	G5	GREEN data signal (MSB)	52	H6	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	72	J9	FPDAT17
21	B1	BLUE data signal	71	K10	FPDAT16
22	B2	BLUE data signal	70	L10	FPDAT15
23	B3	BLUE data signal	60	K7	FPDAT8
24	B4	BLUE data signal	59	J7	FPDAT7
25	B5	BLUE data signal (MSB)	58	L7	FPDAT6
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	78	G7	FPDRDY
28	VDD	3.3V power supply	—	—	PIOVDD
29	VDD	3.3V power supply	—	—	PIOVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

### 5.4 TCG057QV1AC-G10 レジスタ設定例

本項では、TCG057QV1AC-G10 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 5-7 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	0280h	-
REG[0802h] LCD Horizontal Total Register	399	400
REG[0804h] LCD Horizontal Display Period Register	159	320
REG[0806h] LCD Horizontal Display Period Start Position Register	61	61
REG[0808h] LCD Horizontal Pulse Width	16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	261	262
REG[080Eh] LCD Vertical Display Period Resister	239	240
REG[0810h] LCD Vertical Display Period Start Position Register	7	7
REG[0812h] LCD Vertical Pulse Width	2	3
REG[0814h] LCD Vertical Pulse Start Position	0	0
PLL2 出力[MHz]	-	60
REG[0446h] LCD Clock Control Register	9	10
FPSHIFT[MHz]	-	6
フレーム周波数[Hz]	-	57.3

表 5-8 S1D13719 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0040h] LCD1 Horizontal Total Register	49	400
REG[0042h] LCD1 Horizontal Display Period Register	159	320
REG[0044h] LCD1 Horizontal Display Period Start Position Register	53	62
REG[0046h] LCD1 FPLINE Register	16	17
REG[0048h] LCD1 FPLINE Pulse Position Register	31	32
REG[004Ah] LCD1 Vertical Total Register	319	320
REG[004Ch] LCD1 Vertical Display Period Resister	239	240
REG[004Eh] LCD1 Vertical Display Period Start Position Register	22	22
REG[0050h] LCD1 FPFRAME Register	7	8
REG[0052h] LCD1 FPFRAME Pulse Position Register	15	15
PLL 出力[MHz]	-	54
REG[0030h] LCD Interface Clock Control Register	503h	8
FPSHIFT[MHz]	-	6.75
フレーム周波数[Hz]	-	52.7

表 5-9 S1D13742 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[14h] Panel Type Register	00h	-
REG[16h] Horizontal Display Width Register	40	320
REG[18h] Horizontal Non-Display Period Register	102	102
REG[1Ah][1Ch] Vertical Display Height Registers	240	240
REG[1Eh] Vertical Non-Display Period Register	10	10
REG[20h] HS Pulse Width Register	16	16
REG[22h] HS Pulse Start Position Register 0	90	90
REG[24h] VS Pulse Width Register	2	2
REG[26h] VS Pulse Start Position Register 0	0	0
PLL 出力[MHz]	-	66
REG[12h] Pixel Clock Configuration Register	49h	10
FPSHIFT[MHz]	-	6.6
フレーム周波数[Hz]	-	62.6

表 5-10 S1D13743 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[14h] Panel Type Register	00h	-
REG[16h] Horizontal Display Width Register	40	320
REG[18h] Horizontal Non-Display Period Register	102	102
REG[1Ah][1Ch] Vertical Display Height Register0,1	240	240
REG[1Eh] Vertical Non-Display Period Register	10	2
REG[20h] HS Pulse Width Register	16	16
REG[22h] HS Pulse Start Position Register	90	91
REG[24h] VS Pulse Width Register	2	2
REG[26h] VS Pulse Start Position Register	0	0
PLL 出力[MHz]	-	66
REG[12h] Clock Source Select Register	49h	10
FPSHIFT[MHz]	-	6.6
フレーム周波数[Hz]	-	62.6

## 5. TCG057QV1AC-G10 とディスプレイコントローラとの接続

---

表 5-11 S1D13748 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0040h] LCD1 Horizontal Total Register	53	432
REG[0042h] LCD1 Horizontal Display Period Register	159	320
REG[0044h] LCD1 Horizontal Display Period Start Position Register	53	53
REG[0046h] LCD1 Horizontal Pulse Register	15	16
REG[0048h] LCD1 Horizontal Pulse Start Position Register	0	1
REG[004Ah] LCD1 Vertical Total Register	249	250
REG[004Ch] LCD1 Vertical Display Period Register	239	240
REG[0050h] LCD1 Vertical Pulse Register	0	1
REG[0052h] LCD1 Vertical Pulse Start Position Register	0	1
REG[0246h] Main1 Window Image Horizontal Size Register	319	320
REG[0248h] Main1 Window Image Vertical Size Register	239	240
REG[004Eh] LCD1 Vertical Display Period Start Position Register	9	9
PLL 出力[MHz]	-	12.8
REG[0030h] LCD Interface Clock Setting Register	0500h	2
FPSHIFT[MHz]	-	6.4
フレーム周波数[Hz]	-	59.3

### 6. TCG057VG1AC-G00 とディスプレイコントローラとの接続

#### 6.1 接続可能なディスプレイコントローラ

TCG057VG1AC-G00 は、下記のディスプレイコントローラに接続可能です。

- S1D13513



## 6. TCG057VG1AC-G00 とディスプレイコントローラとの接続

### 6.2 TCG057VG1AC-G00 の端子配列

以下に、TCG057VG1AC-G00 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-033-340-800+

表 6-1 TCG057VG1AC-G00 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	GND	GND
2	CK	Clock signal for sampling each data signal
3	Hsync	Horizontal synchronous signal (negative)
4	Vsync	Vertical synchronous signal (negative)
5	GND	GND
6	R0	RED data signal (LSB)
7	R1	RED data signal
8	R2	RED data signal
9	R3	RED data signal
10	R4	RED data signal
11	R5	RED data signal (MSB)
12	GND	GND
13	G0	GREEN data signal (LSB)
14	G1	GREEN data signal
15	G2	GREEN data signal
16	G3	GREEN data signal
17	G4	GREEN data signal
18	G5	GREEN data signal (MSB)
19	GND	GND
20	B0	BLUE data signal (LSB)
21	B1	BLUE data signal
22	B2	BLUE data signal
23	B3	BLUE data signal
24	B4	BLUE data signal
25	B5	BLUE data signal (MSB)
26	GND	GND
27	ENAB	Signal to settle the horizontal display position (positive)
28	VDD	3.3V power supply
29	VDD	3.3V power supply
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode
32	V/Q	Resolution mode select signal H:VGA , L:QVGA
33	GND	GND

※パネルメーカー推奨適合 FPC : 0.5 x 33pin 幅 17mm 厚み 0.3mm 金メッキ

### 6.3 TCG057VG1AC-G00 接続例

本項では、TCG057VG1AC-G00 と S1D13513 との信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

TCG057VG1AC-G00 は以下の電源を必要とします。

- VDD +3.3V (±0.3V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 6.3.1 TCG057VG1AC-G00 と S1D13513 との接続

下図は、TCG057VG1AC-G00 と S1D13513 との接続例です。

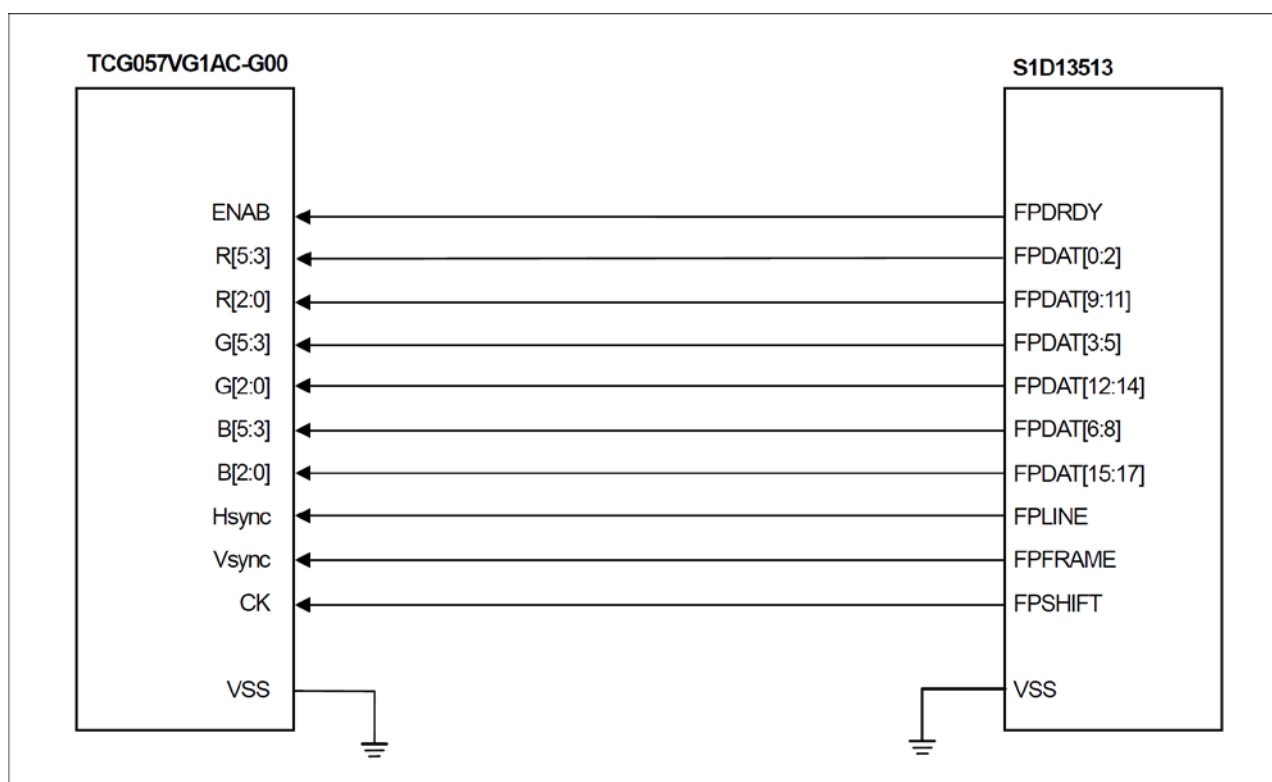


図 6-1 TCG057VG1AC-G00 と S1D13513 との接続

## 6. TCG057VG1AC-G00 とディスプレイコントローラとの接続

表 6-2 TCG057VG1AC-G00 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	77	P8	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	79	R8	FPLINE
4	Vsync	Vertical synchronous signal (negative)	78	T8	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	61	N5	FPDAT11
7	R1	RED data signal	62	M5	FPDAT10
8	R2	RED data signal	63	P6	FPDAT9
9	R3	RED data signal	72	T7	FPDAT2
10	R4	RED data signal	73	N7	FPDAT1
11	R5	RED data signal (MSB)	74	M7	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	56	R4	FPDAT14
14	G1	GREEN data signal	59	T4	FPDAT13
15	G2	GREEN data signal	60	T5	FPDAT12
16	G3	GREEN data signal	69	L7	FPDAT5
17	G4	GREEN data signal	70	P7	FPDAT4
18	G5	GREEN data signal (MSB)	71	R7	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	53	N4	FPDAT17
21	B1	BLUE data signal	54	P4	FPDAT16
22	B2	BLUE data signal	55	T2	FPDAT15
23	B3	BLUE data signal	64	R6	FPDAT8
24	B4	BLUE data signal	67	K6	FPDAT7
25	B5	BLUE data signal (MSB)	68	M6	FPDAT6
26	GND	GND	-	-	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	80	M8	FPDRDY
28	VDD	3.3V power supply	—	—	HVDD
29	VDD	3.3V power supply	—	—	HVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS

### 6.4 TCG057VG1AC-G00 レジスタ設定例

本項では、TCG057VG1AC-G00 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 6-3 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	0280h	-
REG[0802h] LCD Horizontal Total Register	799	800
REG[0804h] LCD Horizontal Display Period Register	319	640
REG[0806h] LCD Horizontal Display Period Start Position Register	61	61
REG[0808h] LCD Horizontal Pulse Width	16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	524	525
REG[080Eh] LCD Vertical Display Period Register	479	480
REG[0810h] LCD Vertical Display Period Start Position Register	34	34
REG[0812h] LCD Vertical Pulse Width	2	3
REG[0814h] LCD Vertical Pulse Start Position	0	0
PLL2 出力[MHz]		100
REG[0446h] LCD Clock Control Register	3	4
FPSHIFT[MHz]		25
フレーム周波数[Hz]		59.5

## 7. KCG062HV1AA-A21 とディスプレイコントローラとの接続

## 7. KCG062HV1AA-A21 とディスプレイコントローラとの接続

### 7.1 接続可能なディスプレイコントローラ

KCG062HV1AA-A21 は、下記のディスプレイコントローラに接続可能です。

- S1D13513

### 7.2 KCG062HV1AA-A21 の端子配列

以下に、KCG062HV1AA-A21 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-020-340-800+

表 7-1 KCG062HV1AA-A21 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	FRM	Synchronous signal for driving scanning line
2	LOAD	Data signal latch clock
3	CP	Data signal shift clock
4	DISP	Display control signal
5	VDD	Power supply for logic (+3.3V±0.3V)
6	VSS	GND
7	VCONT	LCD adjust voltage (+1.3V≤VCONT≤+2.3V)
8	D7	data signal(MSB)
9	D6	data signal
10	D5	data signal
11	D4	data signal
12	D3	data signal
13	D2	data signal
14	D1	data signal
15	D0	data signal(LSB)
16	VDD	Power supply for logic (+3.3V±0.3V)
17	VDD	Power supply for logic (+3.3V±0.3V)
18	VSS	GND
19	VSS	GND
20	VSS	GND

※パネルメーカー推奨適合 FPC : 0.5 x 20pin 幅 10.5mm 厚み 0.3mm 金メッキ

### 7.3 KCG062HV1AA-A21 接続例

本項では、KCG062HV1AA-A21 と S1D13513 との信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

KCG062HV1AA-A21 は以下の電源を必要とします。

- VDD +3.3V (±0.3V)
- VCONT (液晶駆動電源) +1.8V (±0.5V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 7.3.1 KCG062HV1AA-A21 と S1D13513 との接続

下図は KCG062HV1AA-A21 と S1D13513 との接続例です

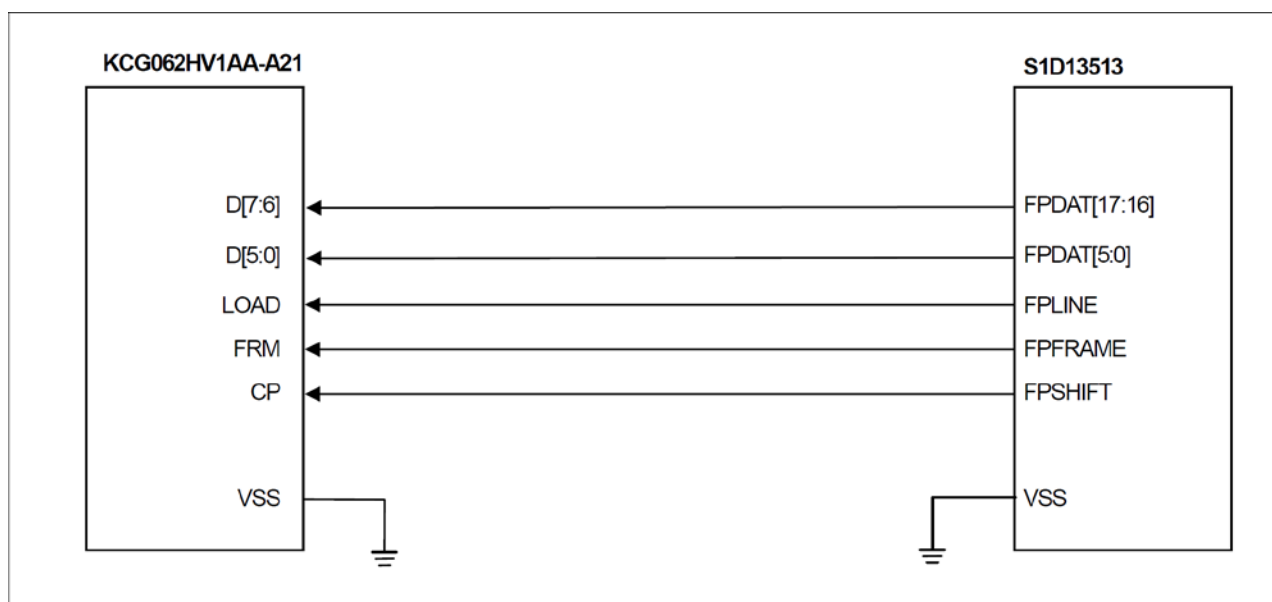


図 7-1 KCG062HV1AA-A21 と S1D13513 との接続

## 7. KCG062HV1AA-A21 とディスプレイコントローラとの接続

表 7-2 KCG062HV1AA-A21 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	FRM	Synchronous signal for driving scanning line	78	T8	FPFRAME
2	LOAD	Data signal latch clock	79	R8	FPLINE
3	CP	Data signal shift clock	77	P8	FPSHIFT
4	DISP	Display control signal	—	—	—
5	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
6	VSS	GND	—	—	VSS
7	VCONT	LCD adjust voltage (+1.3V≤VCONT≤+2.3V)	—	—	—
8	D7	data signal(MSB)	53	N4	FPDAT17
9	D6	data signal	54	P4	FPDAT16
10	D5	data signal	69	L7	FPDAT5
11	D4	data signal	70	P7	FPDAT4
12	D3	data signal	71	R7	FPDAT3
13	D2	data signal	72	T7	FPDAT2
14	D1	data signal	73	N7	FPDAT1
15	D0	data signal(LSB)	74	M7	FPDAT0
16	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
17	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
18	VSS	GND	—	—	VSS
19	VSS	GND	—	—	VSS
20	VSS	GND	—	—	VSS

## 7.4 KCG062HV1AA-A21 レジスタ設定例

本項では、KCG062HV1AA-A21 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 7-3 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	5100h	-
REG[0802h] LCD Horizontal Total Register	640t×3/8×4-1+20	980
REG[0804h] LCD Horizontal Display Period Register	319	640
REG[0806h] LCD Horizontal Display Period Start Position Register	20	20
REG[0808h] LCD Horizontal Pulse Width	8000h+16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	249	250
REG[080Eh] LCD Vertical Display Period Resister	239	240
REG[0810h] LCD Vertical Display Period Start Position Register	9	9
REG[0812h] LCD Vertical Pulse Width	8000h+0	1
REG[0814h] LCD Vertical Pulse Start Position	10	10
PLL2 出力[MHz]	-	70
REG[0446h] LCD Clock Control Register	3	4
FPSHIFT[MHz]	-	4.38
フレーム周波数[Hz]	-	71.4



## 8. KCG062HV1AE-G03 とディスプレイコントローラとの接続

## 8. KCG062HV1AE-G03 とディスプレイコントローラとの接続

### 8.1 接続可能なディスプレイコントローラ

KCG062HV1AE-G03 は、下記のディスプレイコントローラに接続可能です。

- S1D13513

### 8.2 KCG062HV1AE-G03 の端子配列

以下に、KCG062HV1AE-G03 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-033-340-800+

表 8-1 KCG062HV1AE-G03 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	FRM	Synchronous signal for driving scanning line
2	LOAD	Data signal latch clock
3	CP	Data signal shift clock
4	DISP	Display control signal
5	VDD	Power supply for logic (+3.3V±0.3V)
6	VSS	GND
7	VCONT	LCD adjust voltage (+1.3V≤VCONT≤+2.3V)
8	D7	data signal(MSB)
9	D6	data signal
10	D5	data signal
11	D4	data signal
12	D3	data signal
13	D2	data signal
14	D1	data signal
15	D0	data signal(LSB)
16	VDD	Power supply for logic (+3.3V±0.3V)
17	VDD	Power supply for logic (+3.3V±0.3V)
18	VSS	GND
19	VSS	GND
20	VSS	GND

※パネルメーカー推奨適合 FPC : 0.5 x 20pin 幅 10.5mm 厚み 0.3mm 金メッキ

### 8.3 KCG062HV1AE-G03 接続例

本項では、KCG062HV1AE-G03 と S1D13513 との信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

KCG062HV1AE-G03 は以下の電源を必要とします。

- VDD +3.3V ( $\pm 0.3$ V)
- VCONT (液晶駆動電源) +1.8V ( $\pm 0.5$ V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 8.3.1 KCG062HV1AE-G03 と S1D13513 との接続

下図は、KCG062HV1AE-G03 と S1D13513 との接続例です。

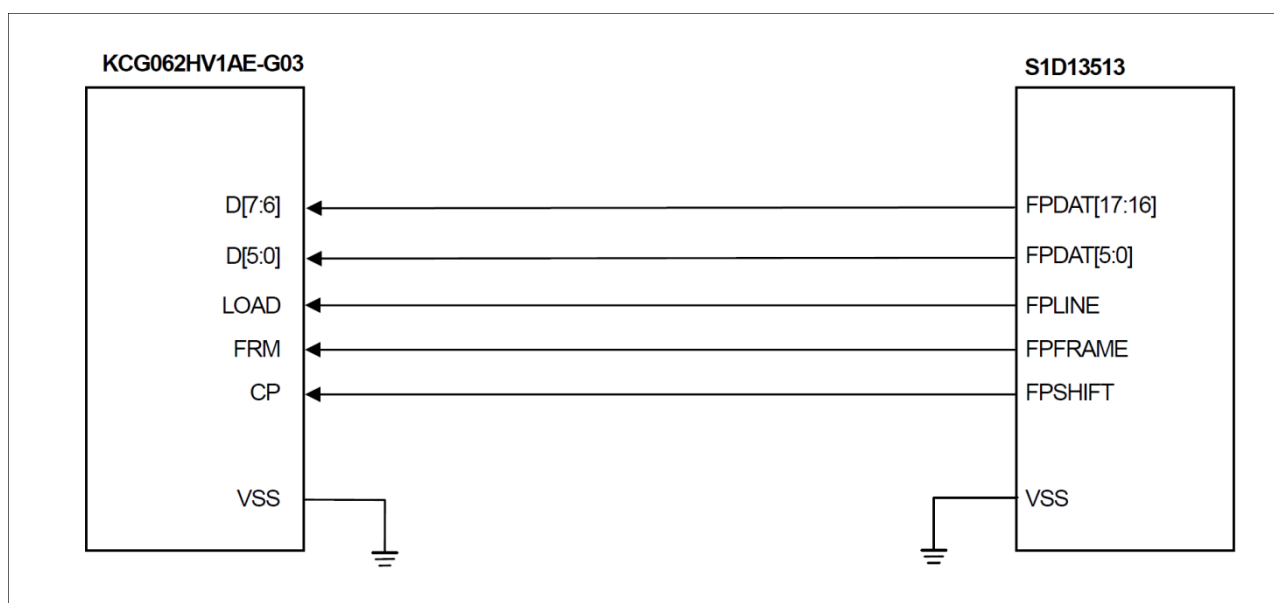


図 8-1 KCG062HV1AE-G03 と S1D13513 との接続

## 8. KCG062HV1AE-G03 とディスプレイコントローラとの接続

表 8-2 KCG062HV1AE-G03 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	FRM	Synchronous signal for driving scanning line	78	T8	FPFRAME
2	LOAD	Data signal latch clock	79	R8	FPLINE
3	CP	Data signal shift clock	77	P8	FPSHIFT
4	DISP	Display control signal	—	—	—
5	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
6	VSS	GND	—	—	VSS
7	VCONT	LCD adjust voltage (+1.3V≤VCONT≤+2.3V)	—	—	—
8	D7	data signal(MSB)	53	N4	FPDAT17
9	D6	data signal	54	P4	FPDAT16
10	D5	data signal	69	L7	FPDAT5
11	D4	data signal	70	P7	FPDAT4
12	D3	data signal	71	R7	FPDAT3
13	D2	data signal	72	T7	FPDAT2
14	D1	data signal	73	N7	FPDAT1
15	D0	data signal(LSB)	74	M7	FPDAT0
16	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
17	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
18	VSS	GND	—	—	VSS
19	VSS	GND	—	—	VSS
20	VSS	GND	—	—	VSS

#### 8.4 KCG062HV1AE-G03 レジスタ設定例

本項では、KCG062HV1AE-G03 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 8-3 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	5100h	-
REG[0802h] LCD Horizontal Total Register	640tx3/8x4-1+20	980
REG[0804h] LCD Horizontal Display Period Register	319	640
REG[0806h] LCD Horizontal Display Period Start Position Register	20	20
REG[0808h] LCD Horizontal Pulse Width	8000h+16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	249	250
REG[080Eh] LCD Vertical Display Period Resister	239	240
REG[0810h] LCD Vertical Display Period Start Position Register	9	9
REG[0812h] LCD Vertical Pulse Width	8000h+0	1
REG[0814h] LCD Vertical Pulse Start Position	10	10
PLL2 出力[MHz]	-	70
REG[0446h] LCD Clock Control Register	3	4
FPSHIFT[MHz]	-	4.38
フレーム周波数[Hz]	-	71.4

※表中の値で「xxt」（x は数値）と表記しているものは 10 進数、「xxh」と表記しているものは 16 進表記です。

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

---

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

### 9.1 接続可能なディスプレイコントローラ

TCG062HV1AE-G00 は、下記のディスプレイコントローラに接続可能です。

- S1D13513
- S1D13742
- S1D13743
- S1D13748

## 9.2 TCG062HV1AE-G00 の端子配列

以下に、TCG062HV1AE-G00 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-033-340-800+

表 9-1 TCG062HV1AE-G00 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	GND	GND
2	CK	Clock signal for sampling each data signal
3	Hsync	Horizontal synchronous signal (negative)
4	Vsync	Vertical synchronous signal (negative)
5	GND	GND
6	R0	RED data signal (LSB)
7	R1	RED data signal
8	R2	RED data signal
9	R3	RED data signal
10	R4	RED data signal
11	R5	RED data signal (MSB)
12	GND	GND
13	G0	GREEN data signal (LSB)
14	G1	GREEN data signal
15	G2	GREEN data signal
16	G3	GREEN data signal
17	G4	GREEN data signal
18	G5	GREEN data signal (MSB)
19	GND	GND
20	B0	BLUE data signal (LSB)
21	B1	BLUE data signal
22	B2	BLUE data signal
23	B3	BLUE data signal
24	B4	BLUE data signal
25	B5	BLUE data signal (MSB)
26	GND	GND
27	ENAB	Signal to settle the horizontal display position (positive)
28	VDD	3.3V power supply
29	VDD	3.3V power supply
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode
32	NC	No connect
33	GND	GND

※パネルメーカ推奨適合 FPC : 0.5 x 33pin 幅 17mm 厚み 0.3mm 金メッキ

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

### 9.3 TCG062HV1AE-G00 接続例

本項では、TCG062HV1AE-G00 と各ディスプレイコントローラとの信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

TCG062HV1AE-G00 は以下の電源を必要とします。

- VDD +5.0V (±0.25V)
- VCONT (液晶駆動電源) +1.8V (±0.5V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 9.3.1 TCG062HV1AE-G00 と S1D13513 との接続

下図は、TCG062HV1AE-G00 と S1D13513 との接続例です。

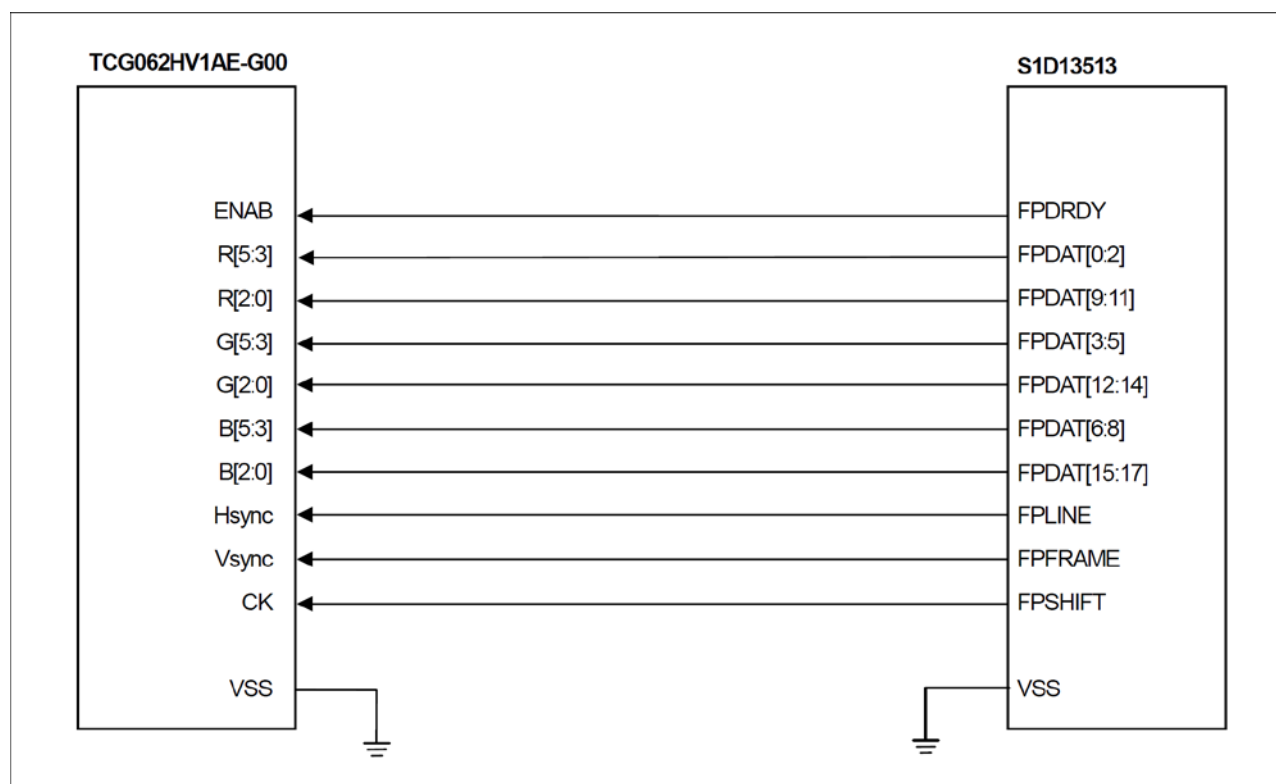


図 9-1 TCG062HV1AE-G00 と S1D13513 との接続

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

表 9-2 TCG062HV1AE-G00 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	77	P8	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	79	R8	FPLINE
4	Vsync	Vertical synchronous signal (negative)	78	T8	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	61	N5	FPDAT11
7	R1	RED data signal	62	M5	FPDAT10
8	R2	RED data signal	63	P6	FPDAT9
9	R3	RED data signal	72	T7	FPDAT2
10	R4	RED data signal	73	N7	FPDAT1
11	R5	RED data signal (MSB)	74	M7	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	56	R4	FPDAT14
14	G1	GREEN data signal	59	T4	FPDAT13
15	G2	GREEN data signal	60	T5	FPDAT12
16	G3	GREEN data signal	69	L7	FPDAT5
17	G4	GREEN data signal	70	P7	FPDAT4
18	G5	GREEN data signal (MSB)	71	R7	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	53	N4	FPDAT17
21	B1	BLUE data signal	54	P4	FPDAT16
22	B2	BLUE data signal	55	T2	FPDAT15
23	B3	BLUE data signal	64	R6	FPDAT8
24	B4	BLUE data signal	67	K6	FPDAT7
25	B5	BLUE data signal (MSB)	68	M6	FPDAT6
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	80	M8	FPDRDY
28	VDD	3.3V power supply	—	—	HVDD
29	VDD	3.3V power supply	—	—	HVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	NC	No connect	—	—	—
33	GND	GND	—	—	VSS



## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

### 9.3.2 TCG062HV1AE-G00 と S1D13742 との接続

下図は、TCG062HV1AE-G00 と S1D13742 との接続例です。

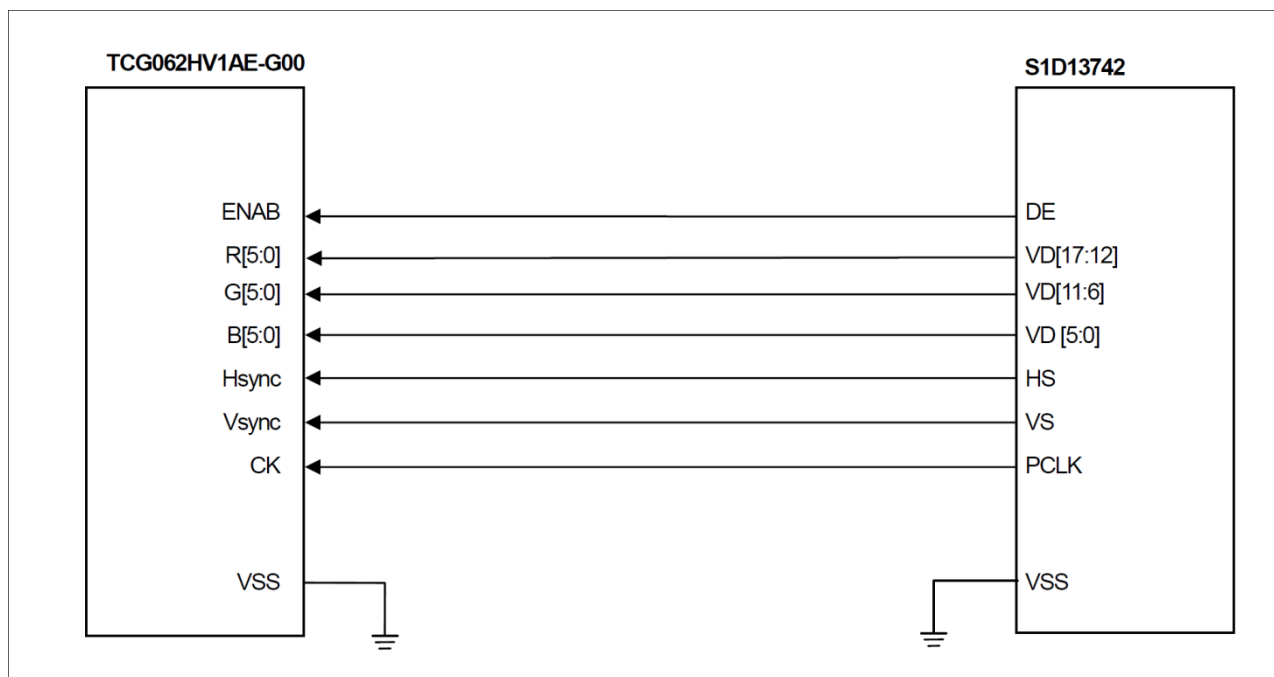


図 9-2 TCG062HV1AE-G00 と S1D13742 との接続

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

表 9-3 TCG062HV1AE-G00 と S1D13742 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13742 QFP ピン No.	S1D13742 PBGA ボール No.	S1D13742 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	11	D11	PCLK
3	Hsync	Horizontal synchronous signal (negative)	9	D9	HS
4	Vsync	Vertical synchronous signal (negative)	10	D10	VS
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	61	K5	VD12
7	R1	RED data signal	64	K4	VD13
8	R2	RED data signal	30	J11	VD14
9	R3	RED data signal	29	J10	VD15
10	R4	RED data signal	43	J9	VD16
11	R5	RED data signal (MSB)	47	J8	VD17
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	66	L3	VD6
14	G1	GREEN data signal	42	K10	VD7
15	G2	GREEN data signal	44	K9	VD8
16	G3	GREEN data signal	48	K8	VD9
17	G4	GREEN data signal	51	K7	VD10
18	G5	GREEN data signal (MSB)	58	K6	VD11
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	45	L9	VD0
21	B1	BLUE data signal	49	L8	VD1
22	B2	BLUE data signal	54	L7	VD2
23	B3	BLUE data signal	59	L6	VD3
24	B4	BLUE data signal	62	L5	VD4
25	B5	BLUE data signal (MSB)	65	L4	VD5
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	8	C11	DE
28	VDD	3.3V power supply	—	—	PIOVDD
29	VDD	3.3V power supply	—	—	PIOVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

### 9.3.3 TCG062HV1AE-G00 と S1D13743 との接続

下図は TCG062HV1AE-G00 と S1D13743 との接続例です。

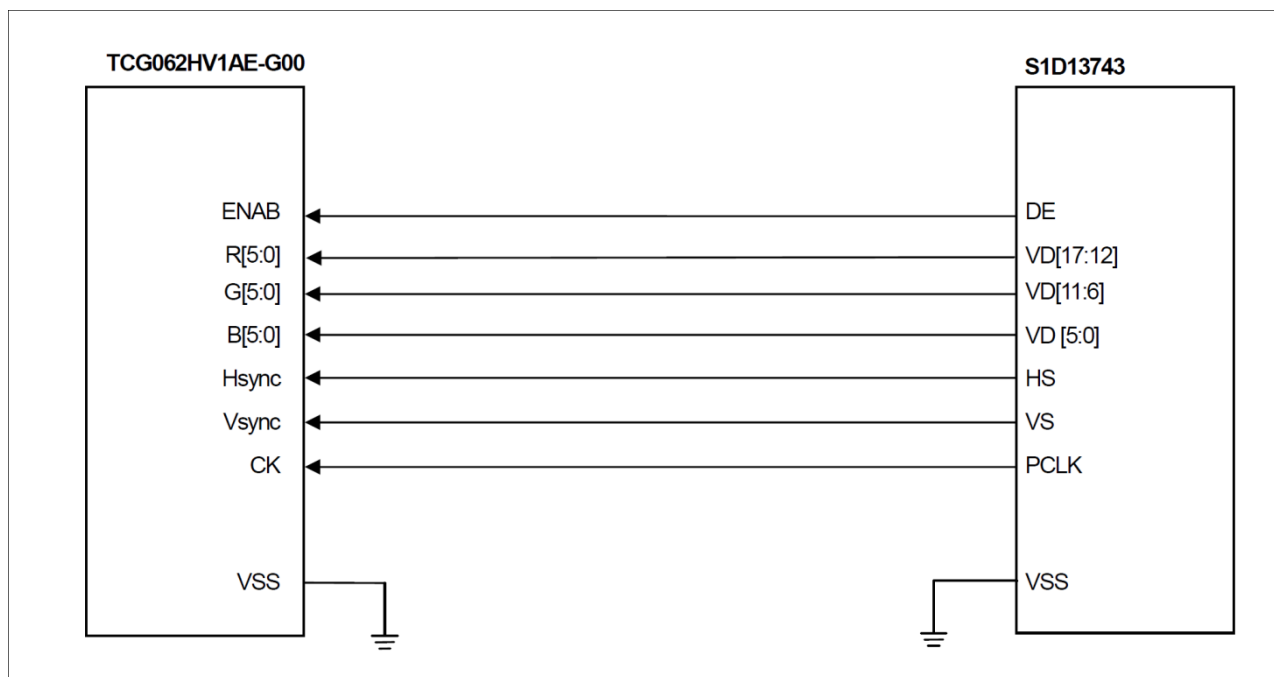


図 9-3 TCG062HV1AE-G00 と S1D13743 との接続

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

表 9-4 TCG062HV1AE-G00 と S1D13743 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13743 QFP ピン No.	S1D13743 PBGA ボール No.	S1D13743 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	8	D11	PCLK
3	Hsync	Horizontal synchronous signal (negative)	4	D9	HS
4	Vsync	Vertical synchronous signal (negative)	5	D10	VS
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	56	K5	VD12
7	R1	RED data signal	61	K4	VD13
8	R2	RED data signal	15	J11	VD14
9	R3	RED data signal	14	J10	VD15
10	R4	RED data signal	20	J9	VD16
11	R5	RED data signal (MSB)	40	J8	VD17
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	63	L3	VD6
14	G1	GREEN data signal	21	K10	VD7
15	G2	GREEN data signal	38	K9	VD8
16	G3	GREEN data signal	44	K8	VD9
17	G4	GREEN data signal	48	K7	VD10
18	G5	GREEN data signal (MSB)	51	K6	VD11
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	39	L9	VD0
21	B1	BLUE data signal	43	L8	VD1
22	B2	BLUE data signal	49	L7	VD2
23	B3	BLUE data signal	54	L6	VD3
24	B4	BLUE data signal	57	L5	VD4
25	B5	BLUE data signal (MSB)	62	L4	VD5
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	3	C11	DE
28	VDD	3.3V power supply	—	—	PIOVDD
29	VDD	3.3V power supply	—	—	PIOVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

### 9.3.4 TCG062HV1AE-G00 と S1D13748 との接続

下図は、TCG062HV1AE-G00 と S1D13748 との接続例です。

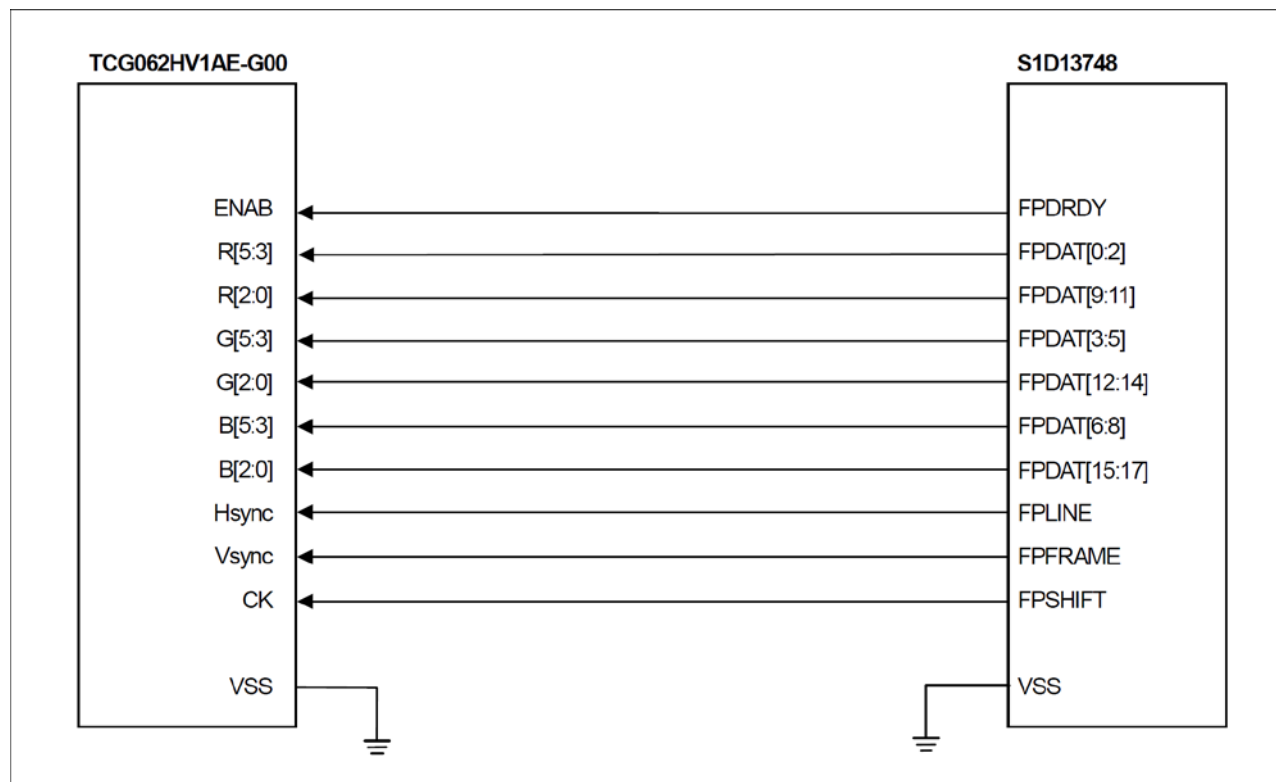


図 9-4 TCG062HV1AE-G00 と S1D13748 との接続

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

表 9-5 TCG062HV1AE-G00 と S1D13748 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13748 QFP ピン No.	S1D13748 PFBGA ボール No.	S1D13748 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	75	J11	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	77	H10	FPLINE
4	Vsync	Vertical synchronous signal (negative)	76	J10	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	63	L8	FPDAT11
7	R1	RED data signal	62	J8	FPDAT10
8	R2	RED data signal	61	K8	FPDAT9
9	R3	RED data signal	51	K5	FPDAT2
10	R4	RED data signal	50	L5	FPDAT1
11	R5	RED data signal (MSB)	49	J5	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	69	H8	FPDAT14
14	G1	GREEN data signal	68	K9	FPDAT13
15	G2	GREEN data signal	64	L9	FPDAT12
16	G3	GREEN data signal	54	L6	FPDAT5
17	G4	GREEN data signal	53	J6	FPDAT4
18	G5	GREEN data signal (MSB)	52	H6	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	72	J9	FPDAT17
21	B1	BLUE data signal	71	K10	FPDAT16
22	B2	BLUE data signal	70	L10	FPDAT15
23	B3	BLUE data signal	60	K7	FPDAT8
24	B4	BLUE data signal	59	J7	FPDAT7
25	B5	BLUE data signal (MSB)	58	L7	FPDAT6
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	78	G7	FPDRDY
28	VDD	3.3V power supply	—	—	PIOVDD
29	VDD	3.3V power supply	—	—	PIOVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	V/Q	Resolution mode select signal H:VGA , L:QVGA	—	—	—
33	GND	GND	—	—	VSS

## 9. TCG062HV1AE-G00 とディスプレイコントローラとの接続

### 9.4 TCG062HV1AE-G00 レジスタ設定例

本項では、TCG062HV1AE-G00 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 9-6 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	0280h	-
REG[0802h] LCD Horizontal Total Register	799	800
REG[0804h] LCD Horizontal Display Period Register	319	640
REG[0806h] LCD Horizontal Display Period Start Position Register	61	61
REG[0808h] LCD Horizontal Pulse Width	16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	524	525
REG[080Eh] LCD Vertical Display Period Register	239	240
REG[0810h] LCD Vertical Display Period Start Position Register	34	34
REG[0812h] LCD Vertical Pulse Width	2	3
REG[0814h] LCD Vertical Pulse Start Position	0	0
PLL2 出力[MHz]	-	100
REG[0446h] LCD Clock Control Register	3	4
FPSHIFT[MHz]	-	25
フレーム周波数[Hz]	-	59.5

表 9-7 S1D13742 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[14h] Panel Type Register	00h	-
REG[16h] Horizontal Display Width Register	80	640
REG[18h] Horizontal Non-Display Period Register	127	127
REG[1Ah][1Ch] Vertical Display Height Registers	240	240
REG[1Eh] Vertical Non-Display Period Register	150	150
REG[20h] HS Pulse Width Register	16	16
REG[22h] HS Pulse Start Position Register 0	0	0
REG[24h] VS Pulse Width Register	2	2
REG[26h] VS Pulse Start Position Register 0	117	117
PLL 出力[MHz]	-	66
REG[12h] Pixel Clock Configuration Register	11h	3
FPSHIFT[MHz]	-	22
フレーム周波数[Hz]	-	45.5

表 9-8 S1D13743 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[14h] Panel Type Register	00h	-
REG[16h] Horizontal Display Width Register	80	640
REG[18h] Horizontal Non-Display Period Register	127	127
REG[1Ah][1Ch] Vertical Display Height Register0,1	240	240
REG[1Eh] Vertical Non-Display Period Register	150	150
REG[20h] HS Pulse Width Register	16	16
REG[22h] HS Pulse Start Position Resister	0	0
REG[24h] VS Pulse Width Register	2	2
REG[26h] VS Pulse Start Position Resister	112	112
PLL 出力[MHz]	-	66
REG[12h] Clock Source Select Register	19h	4
FPSHIFT[MHz]	-	16.5
フレーム周波数[Hz]	-	55.2

表 9-9 S1D13748 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0040h] LCD1 Horizontal Total Register	99	800
REG[0042h] LCD1 Horizontal Display Period Register	319	640
REG[0044h] LCD1 Horizontal Display Period Start Position Register	53	53
REG[0046h] LCD1 Horizontal Pulse Register	15	16
REG[0048h] LCD1 Horizontal Pulse Start Position Register	0	1
REG[004Ah] LCD1 Vertical Total Register	524	525
REG[004Ch] LCD1 Vertical Display Period Resister	239	240
REG[004Eh] LCD1 Vertical Display Period Start Position Register	9	34
REG[0050h] LCD1 Vertical Pulse Register	0	1
REG[0052h] LCD1 Vertical Pulse Start Position Register	0	1
REG[0246h] Main1 Window Image Horizontal Size Register	639	640
REG[0248h] Main1 Window Image Vertical Size Register	239	240
PLL 出力[MHz]	-	50
REG[0030h] LCD Interface Clock Setting Register	0500h	2
FPSHIFT[MHz]	-	25
フレーム周波数[Hz]	-	59.5



## 10. KCG075VG2BE-G00 とディスプレイコントローラとの接続

## 10. KCG075VG2BE-G00 とディスプレイコントローラとの接続

### 10.1 接続可能なディスプレイコントローラ

KCG075VG2BE-G00 は、下記のディスプレイコントローラに接続可能です。

- S1D13513

### 10.2 KCG075VG2BE-G00 の端子配列

以下に、KCG075VG2BE-G00 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-020-340-800+

表 10-1 KCG075VG2BE-G00 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	FRM	Synchronous signal for driving scanning line
2	LOAD	Data signal latch clock
3	CP	Data signal shift clock
4	DISP	Display control signal
5	VDD	Power supply for logic (+3.3V±0.3V)
6	VSS	GND
7	VCONT	LCD adjust voltage (+1.45V≤VCONT≤+2.45V)
8	D7	data signal(MSB)
9	D6	data signal
10	D5	data signal
11	D4	data signal
12	D3	data signal
13	D2	data signal
14	D1	data signal
15	D0	data signal(LSB)
16	VDD	Power supply for logic (+3.3V±0.3V)
17	VDD	Power supply for logic (+3.3V±0.3V)
18	VSS	GND
19	VSS	GND
20	VSS	GND

※パネルメーカー推奨適合 FPC : 0.5 x 20pin 幅 10.5mm 厚み 0.3mm 金メッキ

### 10.3 KCG075VG2BE-G00 接続例

本項では、KCG075VG2BE-G00 と S1D13513 との信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

KCG075VG2BE-G00 は以下の電源を必要とします。

- VDD +3.3V (±0.3V)
- VCONT (液晶駆動電源) +1.95V (±0.5V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 10.3.1 KCG075VG2BE-G00 と S1D13513 との接続

下図は、KCG075VG2BE-G00 と S1D13513 との接続例です。

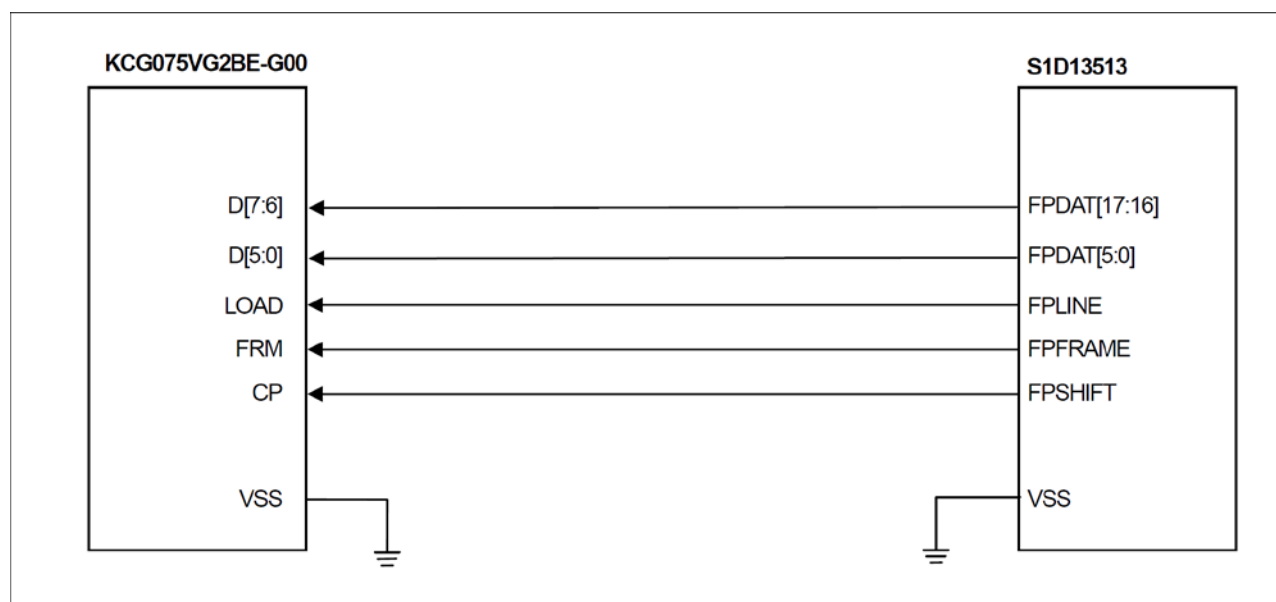


図 10-1 KCG075VG2BE-G00 と S1D13513 との接続

## 10. KCG075VG2BE-G00 とディスプレイコントローラとの接続

表 10-2 KCG075VG2BE-G00 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	FRM	Synchronous signal for driving scanning line	78	T8	FPFRAME
2	LOAD	Data signal latch clock	79	R8	FPLINE
3	CP	Data signal shift clock	77	P8	FPSHIFT
4	DISP	Display control signal	—	—	—
5	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
6	VSS	GND	—	—	VSS
7	VCONT	LCD adjust voltage (+1.45V ≤ VCONT ≤ +2.45V)	—	—	—
8	D7	data signal(MSB)	53	N4	FPDAT17
9	D6	data signal	54	P4	FPDAT16
10	D5	data signal	69	L7	FPDAT5
11	D4	data signal	70	P7	FPDAT4
12	D3	data signal	71	R7	FPDAT3
13	D2	data signal	72	T7	FPDAT2
14	D1	data signal	73	N7	FPDAT1
15	D0	data signal(LSB)	74	M7	FPDAT0
16	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
17	VDD	Power supply for logic (+3.3V±0.3V)	—	—	HVDD
18	VSS	GND	—	—	VSS
19	VSS	GND	—	—	VSS
20	VSS	GND	—	—	VSS

## 10.4 KCG075VG2BE-G00 レジスタ設定例

本項では、KCG075VG2BE-G00 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 10-3 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	5100h	-
REG[0802h] LCD Horizontal Total Register	640x3/8x4-1+30	990
REG[0804h] LCD Horizontal Display Period Register	319	640
REG[0806h] LCD Horizontal Display Period Start Position Register	20	20
REG[0808h] LCD Horizontal Pulse Width	8000h+16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	489	490
REG[080Eh] LCD Vertical Display Period Register	479	480
REG[0810h] LCD Vertical Display Period Start Position Register	9	9
REG[0812h] LCD Vertical Pulse Width	8000h+0	1
REG[0814h] LCD Vertical Pulse Start Position	10	10
PLL2 出力[MHz]	-	70
REG[0446h] LCD Clock Control Register	3	2
FPSHIFT[MHz]	-	8.75
フレーム周波数[Hz]	-	72.2

## 11. TCG075VG2AC-G00 とディスプレイコントローラとの接続

### 11.1 接続可能なディスプレイコントローラ

TCG075VG2AC-G00 は、下記のディスプレイコントローラに接続可能です。

- S1D13513
- S1D13748

## 11.2 TCG075VG2AC-G00 の端子配列

以下に、TCG075VG2AC-G00 のコネクタの端子配列を示します。

実装コネクタ：京セラエルコ株式会社殿：08-6210-033-340-800+

表 11-1 TCG075VG2AC-G00 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	GND	GND
2	CK	Clock signal for sampling each data signal
3	Hsync	Horizontal synchronous signal (negative)
4	Vsync	Vertical synchronous signal (negative)
5	GND	GND
6	R0	RED data signal (LSB)
7	R1	RED data signal
8	R2	RED data signal
9	R3	RED data signal
10	R4	RED data signal
11	R5	RED data signal (MSB)
12	GND	GND
13	G0	GREEN data signal (LSB)
14	G1	GREEN data signal
15	G2	GREEN data signal
16	G3	GREEN data signal
17	G4	GREEN data signal
18	G5	GREEN data signal (MSB)
19	GND	GND
20	B0	BLUE data signal (LSB)
21	B1	BLUE data signal
22	B2	BLUE data signal
23	B3	BLUE data signal
24	B4	BLUE data signal
25	B5	BLUE data signal (MSB)
26	GND	GND
27	ENAB	Signal to settle the horizontal display position (positive)
28	VDD	3.3V power supply
29	VDD	3.3V power supply
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode
32	NC	No connect
33	GND	GND

※パネルメーカー推奨適合 FPC : 0.5 x 33pin 幅 17mm 厚み 0.3mm 金メッキ

## 11. TCG075VG2AC-G00 とディスプレイコントローラとの接続

### 11.3 TCG075VG2AC-G00 接続例

本項では、TCG075VG2AC-G00 と各ディスプレイコントローラとの信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

TCG075VG2AC-G00 は以下の電源を必要とします。

- VDD +3.3V (±0.3V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 11.3.1 TCG075VG2AC-G00 と S1D13513 との接続

下図は、TCG075VG2AC-G00 と S1D13513 との接続例です。

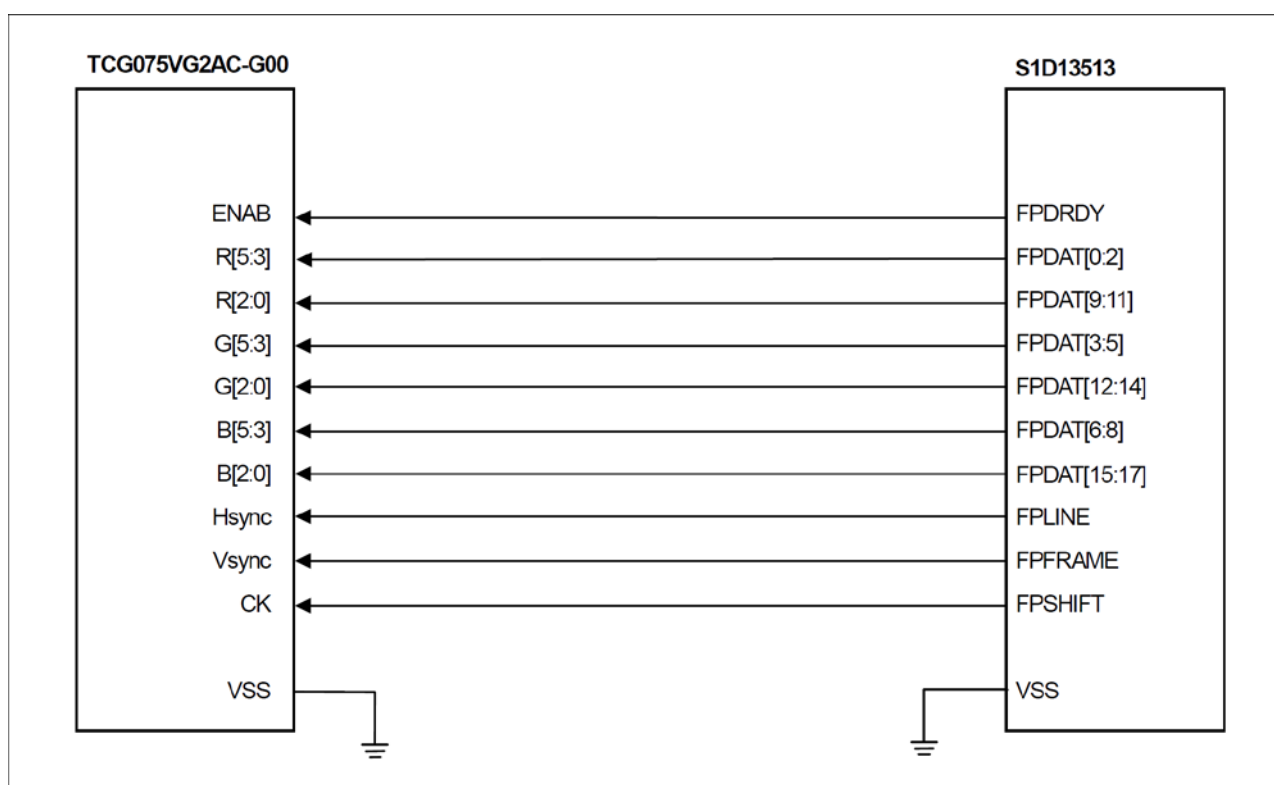


図 11-1 TCG075VG2AC-G00 と S1D13513 との接続

## 11. TCG075VG2AC-G00 とディスプレイコントローラとの接続

表 11-2 TCG075VG2AC-G00 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	77	P8	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	79	R8	FPLINE
4	Vsync	Vertical synchronous signal (negative)	78	T8	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	61	N5	FPDAT11
7	R1	RED data signal	62	M5	FPDAT10
8	R2	RED data signal	63	P6	FPDAT9
9	R3	RED data signal	72	T7	FPDAT2
10	R4	RED data signal	73	N7	FPDAT1
11	R5	RED data signal (MSB)	74	M7	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	56	R4	FPDAT14
14	G1	GREEN data signal	59	T4	FPDAT13
15	G2	GREEN data signal	60	T5	FPDAT12
16	G3	GREEN data signal	69	L7	FPDAT5
17	G4	GREEN data signal	70	P7	FPDAT4
18	G5	GREEN data signal (MSB)	71	R7	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	53	N4	FPDAT17
21	B1	BLUE data signal	54	P4	FPDAT16
22	B2	BLUE data signal	55	T2	FPDAT15
23	B3	BLUE data signal	64	R6	FPDAT8
24	B4	BLUE data signal	67	K6	FPDAT7
25	B5	BLUE data signal (MSB)	68	M6	FPDAT6
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	80	M8	FPDRDY
28	VDD	3.3V power supply	—	—	HVDD
29	VDD	3.3V power supply	—	—	HVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	NC	No connect	—	—	—
33	GND	GND	—	—	VSS



## 11. TCG075VG2AC-G00 とディスプレイコントローラとの接続

### 11.3.2 TCG075VG2AC-G00 と S1D13748 との接続

下図は、TCG075VG2AC-G00 と S1D13748 との接続例です。

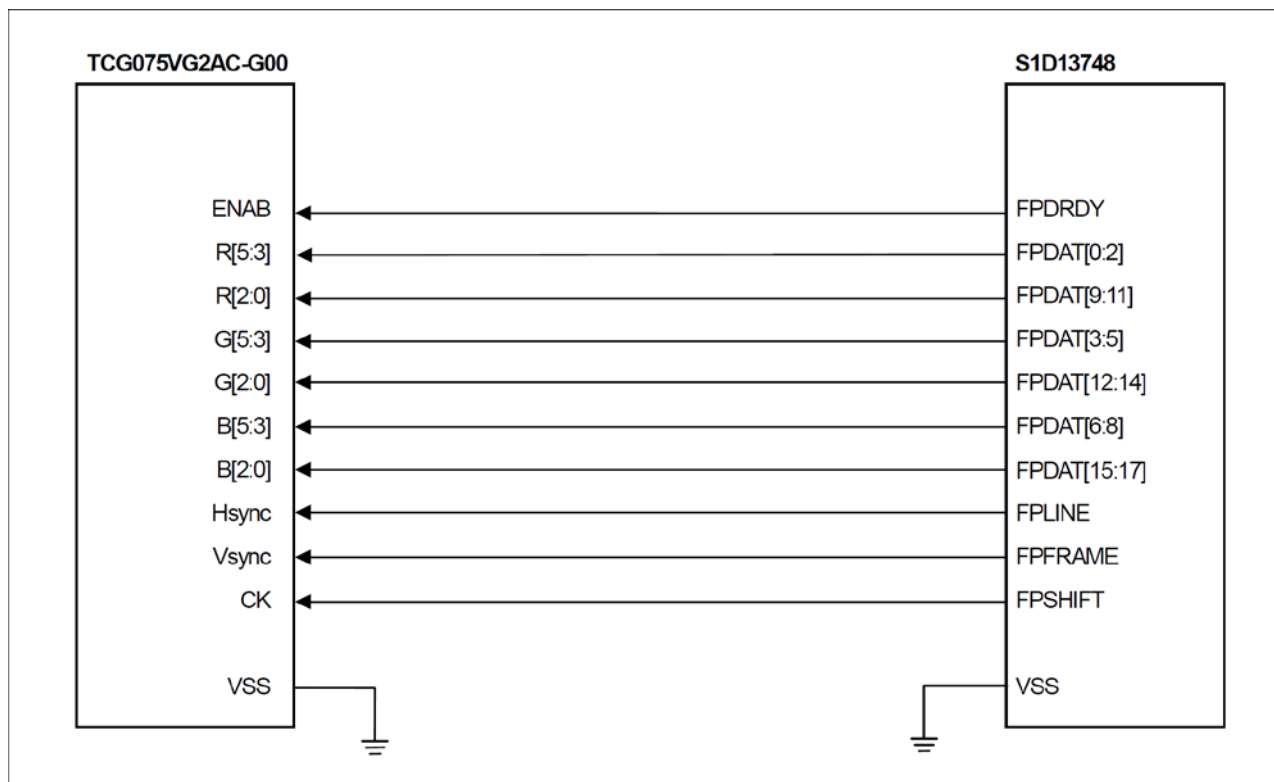


図 11-2 TCG075VG2AC-G00 と S1D13748 との接続

## 11. TCG075VG2AC-G00 とディスプレイコントローラとの接続

表 11-3 TCG075VG2AC-G00 と S1D13748 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13748 QFP ピン No.	S1D13748 PBGA ボール No.	S1D13748 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	75	J11	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	77	H10	FPLINE
4	Vsync	Vertical synchronous signal (negative)	76	J10	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	63	L8	FPDAT11
7	R1	RED data signal	62	J8	FPDAT10
8	R2	RED data signal	61	K8	FPDAT9
9	R3	RED data signal	51	K5	FPDAT2
10	R4	RED data signal	50	L5	FPDAT1
11	R5	RED data signal (MSB)	49	J5	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	69	H8	FPDAT14
14	G1	GREEN data signal	68	K9	FPDAT13
15	G2	GREEN data signal	64	L9	FPDAT12
16	G3	GREEN data signal	54	L6	FPDAT5
17	G4	GREEN data signal	53	J6	FPDAT4
18	G5	GREEN data signal (MSB)	52	H6	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	72	J9	FPDAT17
21	B1	BLUE data signal	71	K10	FPDAT16
22	B2	BLUE data signal	70	L10	FPDAT15
23	B3	BLUE data signal	60	K7	FPDAT8
24	B4	BLUE data signal	59	J7	FPDAT7
25	B5	BLUE data signal (MSB)	58	L7	FPDAT6
26	GND	GND	—	—	VSS
27	ENAB	Signal to settle the horizontal display position (positive)	78	G7	FPDRDY
28	VDD	3.3V power supply	—	—	PIOVDD
29	VDD	3.3V power supply	—	—	PIOVDD
30	R/L	Horizontal display mode select signal L:Normal , H:Left/Right reverse mode	—	—	—
31	U/D	Vertical display mode select signal H:Normal , L:Up/Down reverse mode	—	—	—
32	NC	No connect	—	—	—
33	GND	GND	—	—	VSS

## 11. TCG075VG2AC-G00 とディスプレイコントローラとの接続

### 11.4 TCG075VG2AC-G00 レジスタ設定例

本項では、TCG075VG2AC-G00 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 11-4 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	0280h	-
REG[0802h] LCD Horizontal Total Register	799	800
REG[0804h] LCD Horizontal Display Period Register	319	640
REG[0806h] LCD Horizontal Display Period Start Position Register	61	61
REG[0808h] LCD Horizontal Pulse Width	16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	524	525
REG[080Eh] LCD Vertical Display Period Resister	479	480
REG[0810h] LCD Vertical Display Period Start Position Register	34	34
REG[0812h] LCD Vertical Pulse Width	2	3
REG[0814h] LCD Vertical Pulse Start Position	0t	0
PLL2 出力[MHz]	-	100
REG[0446h] LCD Clock Control Register	3	4
FPSHIFT[MHz]	-	25
フレーム周波数[Hz]	-	59.5

表 11-5 S1D13748 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0040h] LCD1 Horizontal Total Register	99	800
REG[0042h] LCD1 Horizontal Display Period Register	319	640
REG[0044h] LCD1 Horizontal Display Period Start Position Register	53	53
REG[0046h] LCD1 Horizontal Pulse Register	15	16
REG[0048h] LCD1 Horizontal Pulse Start Position Register	0	1
REG[004Ah] LCD1 Vertical Total Register	524	525
REG[004Ch] LCD1 Vertical Display Period Resister	479	480
REG[004Eh] LCD1 Vertical Display Period Start Position Register	34	34
REG[0050h] LCD1 Vertical Pulse Register	0080h+1	2
REG[0052h] LCD1 Vertical Pulse Start Position Register	0	1
REG[0246h] Main1 Window Image Horizontal Size Register	799	800
REG[0248h] Main1 Window Image Vertical Size Register	479	480
PLL 出力[MHz]	-	50
REG[0030h] LCD Interface Clock Setting Register	0500h	2
FPSHIFT[MHz]	-	25
フレーム周波数[Hz]	-	59.5

## 12. TCG085WV1AB-G00 とディスプレイコントローラとの接続

### 12.1 接続可能なディスプレイコントローラ

TCG085WV1AB-G00 は、下記のディスプレイコントローラに接続可能です。

- S1D13513
- S1D13742
- S1D13748

### 12.2 TCG085WV1AB-G00 の端子配列

以下に、TCG085WV1AB-G00 のコネクタの端子配列を示します。

実装コネクタ：イリソ電子工業株式会社殿：IMSA-9637S-40C-TB

表 12-1 TCG085WV1AB-G00 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	VDD	3.3V power supply
2	VDD	3.3V power supply
3	VDD	3.3V power supply
4	VDD	3.3V power supply
5	NC	No connect
6	DE	Signal to settle the horizontal display position (positive)
7	GND	GND
8	Vsync	Vertical synchronous signal (negative)
9	GND	GND
10	Hsync	Horizontal synchronous signal (negative)
11	GND	GND
12	B5	BLUE data signal (MSB)
13	B4	BLUE data signal
14	B3	BLUE data signal
15	GND	GND
16	B2	BLUE data signal
17	B1	BLUE data signal
18	B0	BLUE data signal (LSB)
19	GND	GND
20	G5	GREEN data signal (MSB)
21	G4	GREEN data signal
22	G3	GREEN data signal
23	GND	GND
24	G2	GREEN data signal
25	G1	GREEN data signal
26	G0	GREEN data signal (LSB)
27	GND	GND
28	R5	RED data signal (MSB)
29	R4	RED data signal
30	R3	RED data signal

## 12. TCG085WV1AB-G00 とディスプレイコントローラとの接続

コネクタ端子 No.	端子名	端子説明
31	GND	GND
32	R2	RED data signal
33	R1	RED data signal
34	R0	RED data signal (LSB)
35	NC	No connect
36	GND	GND
37	GND	GND
38	CLK	Clock signal for sampling each data signal
39	GND	GND
40	GND	GND

※パネルメーカー推奨適合 FPC:0.5 x 40pin 幅 20.5mm 厚み 0.3mm 金メッキ

### 12.3 TCG085WV1AB-G00 接続例

本項では、TCG085WV1AB-G00 と各ディスプレイコントローラとの信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

TCG085WV1AB-G00 は以下の電源を必要とします。

- VDD +3.3V (±0.3V)

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 12.3.1 TCG085WV1AB-G00 と S1D13513 との接続

下図は、TCG085WV1AB-G00 と S1D13513 との接続例です。

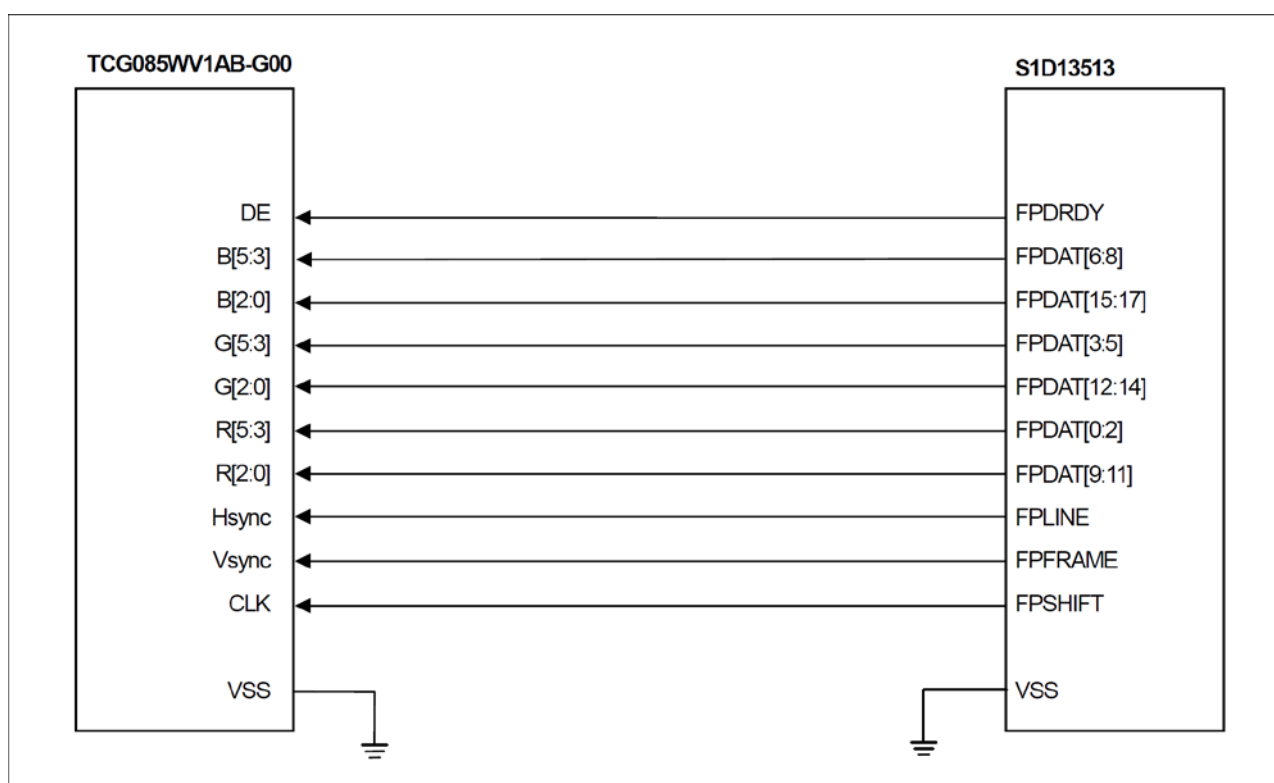


図 12-1 TCG085WV1AB-G00 と S1D13513 との接続

## 12. TCG085WV1AB-G00 とディスプレイコントローラとの接続

表 12-2 TCG085WV1AB-G00 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	VDD	3.3V power supply	—	—	HVDD
2	VDD	3.3V power supply	—	—	HVDD
3	VDD	3.3V power supply	—	—	HVDD
4	VDD	3.3V power supply	—	—	HVDD
5	NC	No connect	—	—	—
6	DE	Signal to settle the horizontal display position (positive)	80	M8	FPDRDY
7	GND	GND	—	—	VSS
8	Vsync	Vertical synchronous signal (negative)	78	T8	FPFRAME
9	GND	GND	—	—	VSS
10	Hsync	Horizontal synchronous signal (negative)	79	R8	FPLINE
11	GND	GND	—	—	VSS
12	B5	BLUE data signal (MSB)	68	M6	FPDAT6
13	B4	BLUE data signal	67	K6	FPDAT7
14	B3	BLUE data signal	64	R6	FPDAT8
15	GND	GND	—	—	VSS
16	B2	BLUE data signal	55	T2	FPDAT15
17	B1	BLUE data signal	54	P4	FPDAT16
18	B0	BLUE data signal (LSB)	53	N4	FPDAT17
19	GND	GND	—	—	VSS
20	G5	GREEN data signal (MSB)	71	R7	FPDAT3
21	G4	GREEN data signal	70	P7	FPDAT4
22	G3	GREEN data signal	69	L7	FPDAT5
23	GND	GND	—	—	VSS
24	G2	GREEN data signal	60	T5	FPDAT12
25	G1	GREEN data signal	59	T4	FPDAT13
26	G0	GREEN data signal (LSB)	56	R4	FPDAT14
27	GND	GND	—	—	VSS
28	R5	RED data signal (MSB)	74	M7	FPDAT0
29	R4	RED data signal	73	N7	FPDAT1
30	R3	RED data signal	72	T7	FPDAT2
31	GND	GND	—	—	VSS
32	R2	RED data signal	63	P6	FPDAT9
33	R1	RED data signal	62	M5	FPDAT10
34	R0	RED data signal (LSB)	61	N5	FPDAT11
35	NC	No connect	—	—	—
36	GND	GND	—	—	VSS
37	GND	GND	—	—	VSS
38	CLK	Clock signal for sampling each data signal	77	P8	FPSHIFT
39	GND	GND	—	—	VSS

### 12.3.2 TCG085WV1AB-G00 と S1D13742 との接続

下図は TCG085WV1AB-G00 と S1D13742 との接続例です。

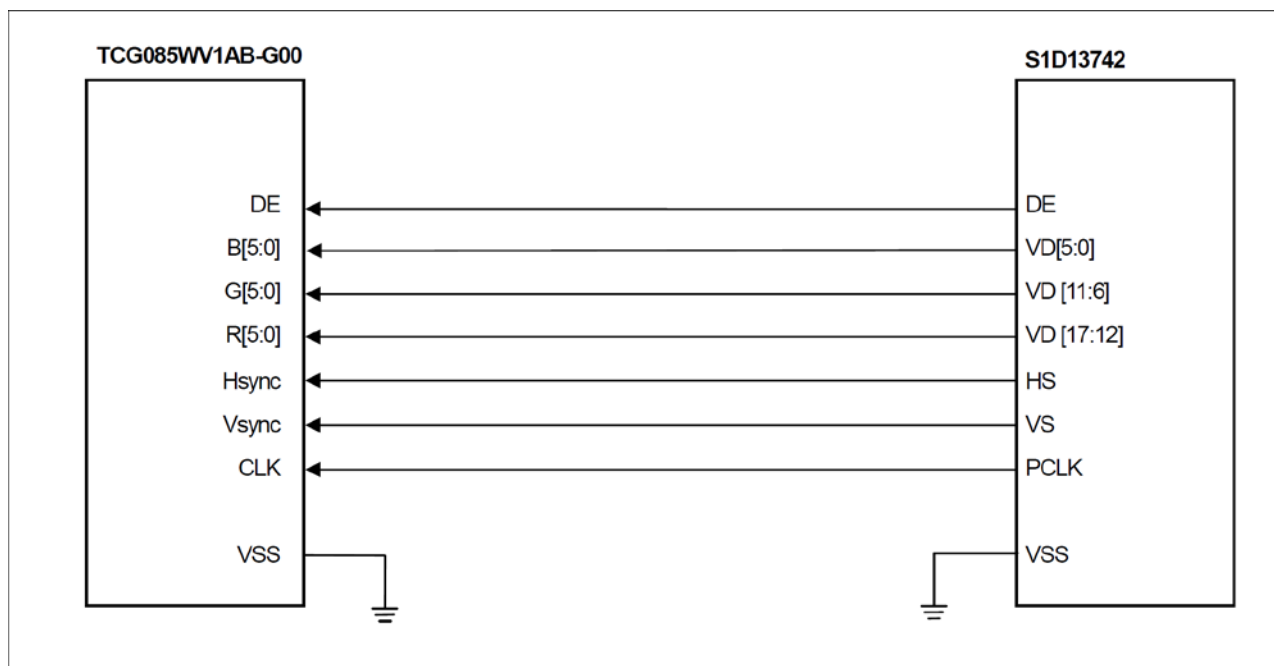


図 12-2 TCG085WV1AB-G00 と S1D13742 との接続



## 12. TCG085WV1AB-G00 とディスプレイコントローラとの接続

表 12-3 TCG085WV1AB-G00 と S1D13742 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13742 QFP ピン No.	S1D13742 PBGA ボール No.	S1D13742 端子名
1	VDD	3.3V power supply	—	—	PIOVDD
2	VDD	3.3V power supply	—	—	PIOVDD
3	VDD	3.3V power supply	—	—	PIOVDD
4	VDD	3.3V power supply	—	—	PIOVDD
5	NC	No connect	—	—	—
6	DE	Signal to settle the horizontal display position (positive)	8	C11	DE
7	GND	GND	—	—	VSS
8	Vsync	Vertical synchronous signal (negative)	10	D10	VS
9	GND	GND	—	—	VSS
10	Hsync	Horizontal synchronous signal (negative)	9	D9	HS
11	GND	GND	—	—	VSS
12	B5	BLUE data signal (MSB)	65	L4	VD5
13	B4	BLUE data signal	62	L5	VD4
14	B3	BLUE data signal	59	L6	VD3
15	GND	GND	—	—	VSS
16	B2	BLUE data signal	54	L7	VD2
17	B1	BLUE data signal	49	L8	VD1
18	B0	BLUE data signal (LSB)	45	L9	VD0
19	GND	GND	—	—	VSS
20	G5	GREEN data signal (MSB)	58	K6	VD11
21	G4	GREEN data signal	51	K7	VD10
22	G3	GREEN data signal	48	K8	VD9
23	GND	GND	—	—	VSS
24	G2	GREEN data signal	44	K9	VD8
25	G1	GREEN data signal	42	K10	VD7
26	G0	GREEN data signal (LSB)	66	L3	VD6
27	GND	GND	—	—	VSS
28	R5	RED data signal (MSB)	47	J8	VD17
29	R4	RED data signal	43	J9	VD16
30	R3	RED data signal	29	J10	VD15
31	GND	GND	—	—	VSS
32	R2	RED data signal	30	J11	VD14
33	R1	RED data signal	64	K4	VD13
34	R0	RED data signal (LSB)	61	K5	VD12
35	NC	No connect	—	—	—
36	GND	GND	—	—	VSS
37	GND	GND	—	—	VSS
38	CLK	Clock signal for sampling each data signal	11	D11	PCLK
39	GND	GND	—	—	VSS
40	GND	GND	—	—	VSS

## 12. TCG085WV1AB-G00 とディスプレイコントローラとの接続

### 12.3.3 TCG085WV1AB-G00 と S1D13748 との接続

下図は TCG085WV1AB-G00 と S1D13748 との接続例です。

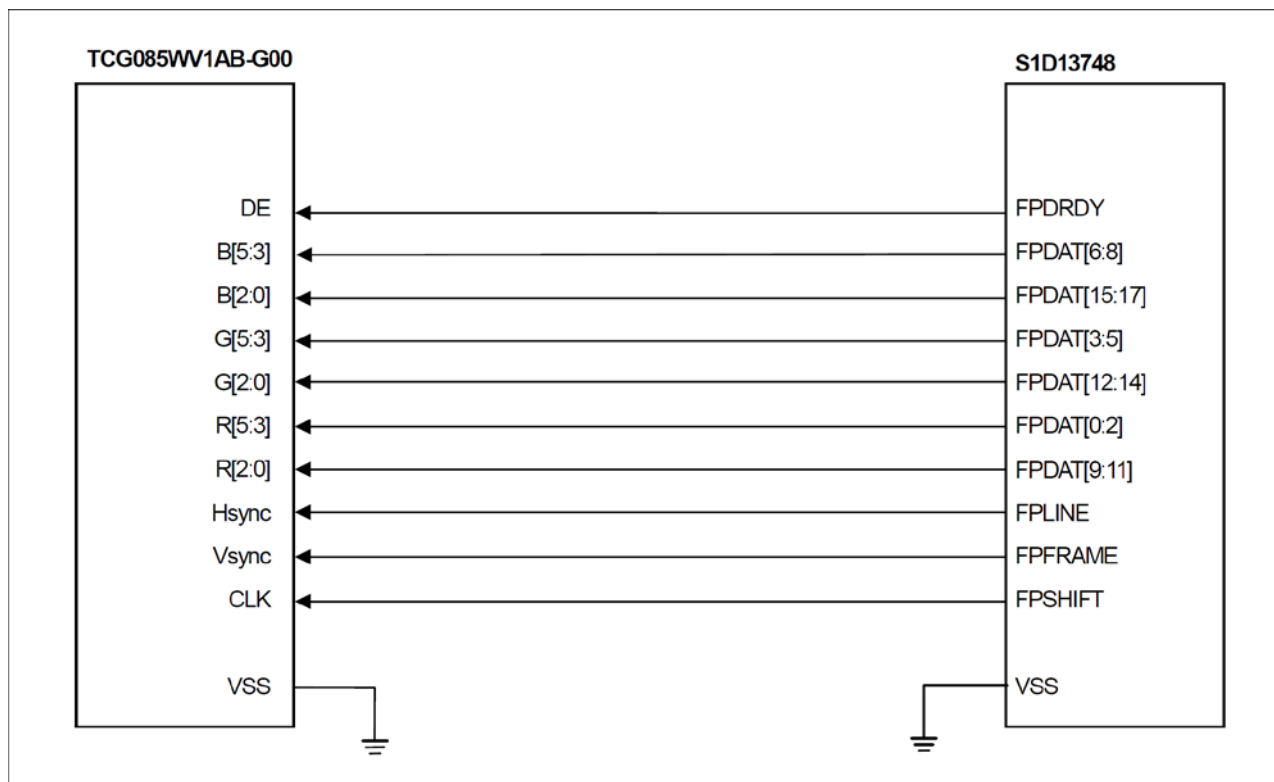


図 12-3 TCG085WV1AB-G00 と S1D13748 との接続

## 12. TCG085WV1AB-G00 とディスプレイコントローラとの接続

表 12-4 TCG085WV1AB-G00 と S1D13748 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13748 QFP ピン No.	S1D13748 PFBGA ボール No.	S1D13748 端子名
1	VDD	3.3V power supply	—	—	PIOVDD
2	VDD	3.3V power supply	—	—	PIOVDD
3	VDD	3.3V power supply	—	—	PIOVDD
4	VDD	3.3V power supply	—	—	PIOVDD
5	NC	No connect	—	—	—
6	DE	Signal to settle the horizontal display position (positive)	78	G7	FPDRDY
7	GND	GND	—	—	VSS
8	Vsync	Vertical synchronous signal (negative)	76	J10	FPFRAME
9	GND	GND	—	—	VSS
10	Hsync	Horizontal synchronous signal (negative)	77	H10	FPLINE
11	GND	GND	—	—	VSS
12	B5	BLUE data signal (MSB)	58	L7	FPDAT6
13	B4	BLUE data signal	59	J7	FPDAT7
14	B3	BLUE data signal	60	K7	FPDAT8
15	GND	GND	—	—	VSS
16	B2	BLUE data signal	70	L10	FPDAT15
17	B1	BLUE data signal	71	K10	FPDAT16
18	B0	BLUE data signal (LSB)	72	J9	FPDAT17
19	GND	GND	—	—	VSS
20	G5	GREEN data signal (MSB)	52	H6	FPDAT3
21	G4	GREEN data signal	53	J6	FPDAT4
22	G3	GREEN data signal	70	L10	FPDAT5
23	GND	GND	—	—	VSS
24	G2	GREEN data signal	64	L9	FPDAT12
25	G1	GREEN data signal	68	K9	FPDAT13
26	G0	GREEN data signal (LSB)	69	H8	FPDAT14
27	GND	GND	—	—	VSS
28	R5	RED data signal (MSB)	49	J5	FPDAT0
29	R4	RED data signal	50	L5	FPDAT1
30	R3	RED data signal	51	K5	FPDAT2
31	GND	GND	—	—	VSS
32	R2	RED data signal	61	K8	FPDAT9
33	R1	RED data signal	62	J8	FPDAT10
34	R0	RED data signal (LSB)	63	L8	FPDAT11
35	NC	No connect	—	—	—
36	GND	GND	—	—	VSS
37	GND	GND	—	—	VSS
38	CLK	Clock signal for sampling each data signal	75	J11	FPSHIFT
39	GND	GND	—	—	VSS
40	GND	GND	—	—	VSS

### 12.4 TCG085WV1AB-G00 レジスタ設定例

本項では、TCG085WV1AB-G00 を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 12-5 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	0280h	-
REG[0802h] LCD Horizontal Total Register	1055	1056
REG[0804h] LCD Horizontal Display Period Register	399	800
REG[0806h] LCD Horizontal Display Period Start Position Register	29	29
REG[0808h] LCD Horizontal Pulse Width	16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	524	525
REG[080Eh] LCD Vertical Display Period Register	479	480
REG[0810h] LCD Vertical Display Period Start Position Register	34	34
REG[0812h] LCD Vertical Pulse Width	2	3
REG[0814h] LCD Vertical Pulse Start Position	0	0
PLL2 出力[MHz]	-	130
REG[0446h] LCD Clock Control Register	3	4
FPSHIFT[MHz]	-	32.5
フレーム周波数[Hz]	-	58.6

表 12-6 S1D13742 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[14h] Panel Type Register	00h	-
REG[16h] Horizontal Display Width Register	100	800
REG[18h] Horizontal Non-Display Period Register	30	30
REG[1Ah][1Ch] Vertical Display Height Registers	480	480
REG[1Eh] Vertical Non-Display Period Register	45	45
REG[20h] HS Pulse Width Register	16	16
REG[22h] HS Pulse Start Position Register 0	16	16
REG[24h] VS Pulse Width Register	2	2
REG[26h] VS Pulse Start Position Register 0	34t	34
PLL 出力[MHz]	-	66
REG[12h] Pixel Clock Configuration Register	09h	2
FPSHIFT[MHz]	-	33
フレーム周波数[Hz]	-	75.7

## 12. TCG085WV1AB-G00 とディスプレイコントローラとの接続

---

表 12-7 S1D13748 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0040h] LCD1 Horizontal Total Register	127	1024
REG[0042h] LCD1 Horizontal Display Period Register	399	800
REG[0044h] LCD1 Horizontal Display Period Start Position Register	20	20
REG[0046h] LCD1 Horizontal Pulse Register	15	16
REG[0048h] LCD1 Horizontal Pulse Start Position Register	0	1
REG[004Ah] LCD1 Vertical Total Register	524	525
REG[004Ch] LCD1 Vertical Display Period Register	479	480
REG[004Eh] LCD1 Vertical Display Period Start Position Register	34	34
REG[0050h] LCD1 Vertical Pulse Register	0	1
REG[0052h] LCD1 Vertical Pulse Start Position Register	0	1
REG[0246h] Main1 Window Image Horizontal Size Register	799	800
REG[0248h] Main1 Window Image Vertical Size Register	479	480
PLL 出力[MHz]	-	50
REG[0030h] LCD Interface Clock Setting Register	0500h	2
FPSHIFT[MHz]	-	25
フレーム周波数[Hz]	-	46.5

## 13. TCG104VG2AA-G00 とディスプレイコントローラとの接続

### 13.1 接続可能なディスプレイコントローラ

TCG104VG2AA-G00 は、下記のディスプレイコントローラに接続可能です。

- S1D13513

### 13.2 TCG104VG2AA-G00 の端子配列

以下に、TCG104VG2AA-G00 のコネクタの端子配列を示します。

LCD パネル側コネクタ : ヒロセ電機株式会社製 : DF9-31S-1V

ケーブル側コネクタ例 : ヒロセ電機株式会社製 : DF9-31S-1V,DF9A-31S-1V (32)

表 13-1 TCG104VG2AA-G00 コネクタの端子配列

コネクタ端子 No.	端子名	端子説明
1	GND	GND
2	CK	Clock signal for sampling each data signal
3	Hsync	Horizontal synchronous signal (negative)
4	Vsync	Vertical synchronous signal (negative)
5	GND	GND
6	R0	RED data signal (LSB)
7	R1	RED data signal
8	R2	RED data signal
9	R3	RED data signal
10	R4	RED data signal
11	R5	RED data signal (MSB)
12	GND	GND
13	G0	GREEN data signal (LSB)
14	G1	GREEN data signal
15	G2	GREEN data signal
16	G3	GREEN data signal
17	G4	GREEN data signal
18	G5	GREEN data signal (MSB)
19	GND	GND
20	B0	BLUE data signal (LSB)
21	B1	BLUE data signal
22	B2	BLUE data signal
23	B3	BLUE data signal
24	B4	BLUE data signal
25	B5	BLUE data signal (MSB)
26	GND	GND
27	DE	Signal to settle the horizontal display position (positive)
28	VDD	+3.3V/+5.0V power supply
29	VDD	+3.3V/+5.0V power supply
30	NC	No connect
31	SC	Scan direction mode select signal

### 13. TCG104VG2AA-G00 とディスプレイコントローラとの接続

---

コネクタ端子 No.	端子名	端子説明
		GND or OPEN:nomal, High: Reverse

### 13.3 TCG104VG2AA-G00 接続例

本項では、TCG104VG2AA-G00 と S1D13513 との信号接続について説明します。

(QFP、BGA など複数のパッケージをサポートする製品については、各々のピン/ボール No. を表記します。)

TCG104VG2AA-G00 は以下の電源を必要とします。

- VDD +3.3V or +5.0V ( $+3.0V \leq VDD \leq +5.25$ )

消費電力、絶対最大定格等の詳細仕様については、京セラ社の営業担当にお問い合わせください。

#### 13.3.1 TCG104VG2AA-G00 と S1D13513 との接続

下図は TCG104VG2AA-G00 と S1D13513 との接続例です。

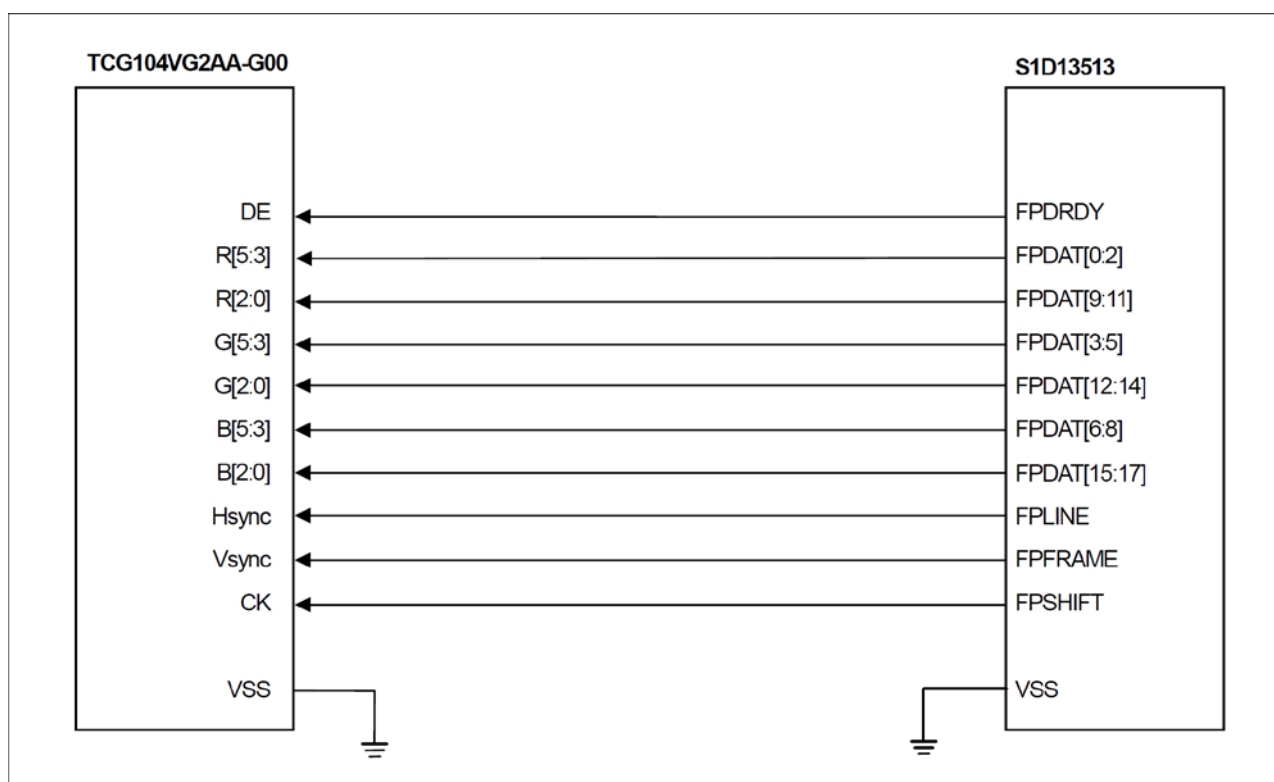


図 13-1 TCG104VG2AA-G00 と S1D13513 との接続



### 13. TCG104VG2AA-G00 とディスプレイコントローラとの接続

表 13-2 TCG104VG2AA-G00 と S1D13513 との接続

LCD パネル コネクタ 端子 No.	LCD パネル 端子名	LCD パネル信号詳細	S1D13513 QFP ピン No.	S1D13513 PBGA ボール No.	S1D13513 端子名
1	GND	GND	—	—	VSS
2	CK	Clock signal for sampling each data signal	77	P8	FPSHIFT
3	Hsync	Horizontal synchronous signal (negative)	79	R8	FPLINE
4	Vsync	Vertical synchronous signal (negative)	78	T8	FPFRAME
5	GND	GND	—	—	VSS
6	R0	RED data signal (LSB)	61	N5	FPDAT11
7	R1	RED data signal	62	M5	FPDAT10
8	R2	RED data signal	63	P6	FPDAT9
9	R3	RED data signal	72	T7	FPDAT2
10	R4	RED data signal	73	N7	FPDAT1
11	R5	RED data signal (MSB)	74	M7	FPDAT0
12	GND	GND	—	—	VSS
13	G0	GREEN data signal (LSB)	56	R4	FPDAT14
14	G1	GREEN data signal	59	T4	FPDAT13
15	G2	GREEN data signal	60	T5	FPDAT12
16	G3	GREEN data signal	69	L7	FPDAT5
17	G4	GREEN data signal	70	P7	FPDAT4
18	G5	GREEN data signal (MSB)	71	R7	FPDAT3
19	GND	GND	—	—	VSS
20	B0	BLUE data signal (LSB)	53	N4	FPDAT17
21	B1	BLUE data signal	54	P4	FPDAT16
22	B2	BLUE data signal	55	T2	FPDAT15
23	B3	BLUE data signal	64	R6	FPDAT8
24	B4	BLUE data signal	67	K6	FPDAT7
25	B5	BLUE data signal (MSB)	68	M6	FPDAT6
26	GND	GND	—	—	VSS
27	DE	Signal to settle the horizontal display position (positive)	80	M8	FPDRDY
28	VDD	+3.3V/+5.0V power supply	—	—	—
29	VDD	+3.3V/+5.0V power supply	—	—	—
30	NC	No connect	—	—	—
31	SC	Scan direction mode select signal GND or OPEN:normal, High: Reverse	—	—	—

### 13.4 TCG104VG2AA-G00F レジスタ設定例

本項では、TCG104VG2AA-G00F を表示動作させるための各ディスプレイコントローラの主なレジスタの設定例について説明します。

本項で示す設定例は参考値です。ユーザの仕様・用途に応じて変更してください。

また、LCD パネルの代表的なフレーム周波数を実現するためのクロック設定についても以下に示します。

表 13-3 S1D13513 レジスタ設定

設定項目、レジスタ名	レジスタ設定	設定値
REG[0800h] LCD Panel Type Select Register	0280h	-
REG[0802h] LCD Horizontal Total Register	799	800
REG[0804h] LCD Horizontal Display Period Register	319	640
REG[0806h] LCD Horizontal Display Period Start Position Register	61	61
REG[0808h] LCD Horizontal Pulse Width	16	17
REG[080Ah] LCD Horizontal Pulse Start Position	0	0
REG[080Ch] LCD Vertical Total Register	524	525
REG[080Eh] LCD Vertical Display Period Register	479	480
REG[0810h] LCD Vertical Display Period Start Position Register	34	34
REG[0812h] LCD Vertical Pulse Width	2	3
REG[0814h] LCD Vertical Pulse Start Position	0	0
PLL2 出力[MHz]	-	100
REG[0446h] LCD Clock Control Register	3	4
FPSHIFT[MHz]	-	25
フレーム周波数[Hz]	-	59.5

改訂履歴

改訂履歴

付ー1

Rev. No.	日付	ページ	種別	改訂内容（旧内容を含む） および改訂理由
Rev 1.0	2009/10/28	全ページ	新規	新規制定
Rev 1.1	2015/2/28	全ページ	改訂	会社名を、京セラから京セラディスプレイに変更

## **セイコーエプソン株式会社**

マイクロデバイス事業部 デバイス営業部

---

東京 〒191-8501 東京都日野市日野 421-8  
TEL (042) 587-5313 (直通) FAX (042) 587-5116

大阪 〒541-0059 大阪市中央区博労町 3-5-1 エプソン大阪ビル 15F  
TEL (06) 6120-6000 (代表) FAX (06) 6120-6100

---

ドキュメントコード : 411534102  
2015 年 2 月作成