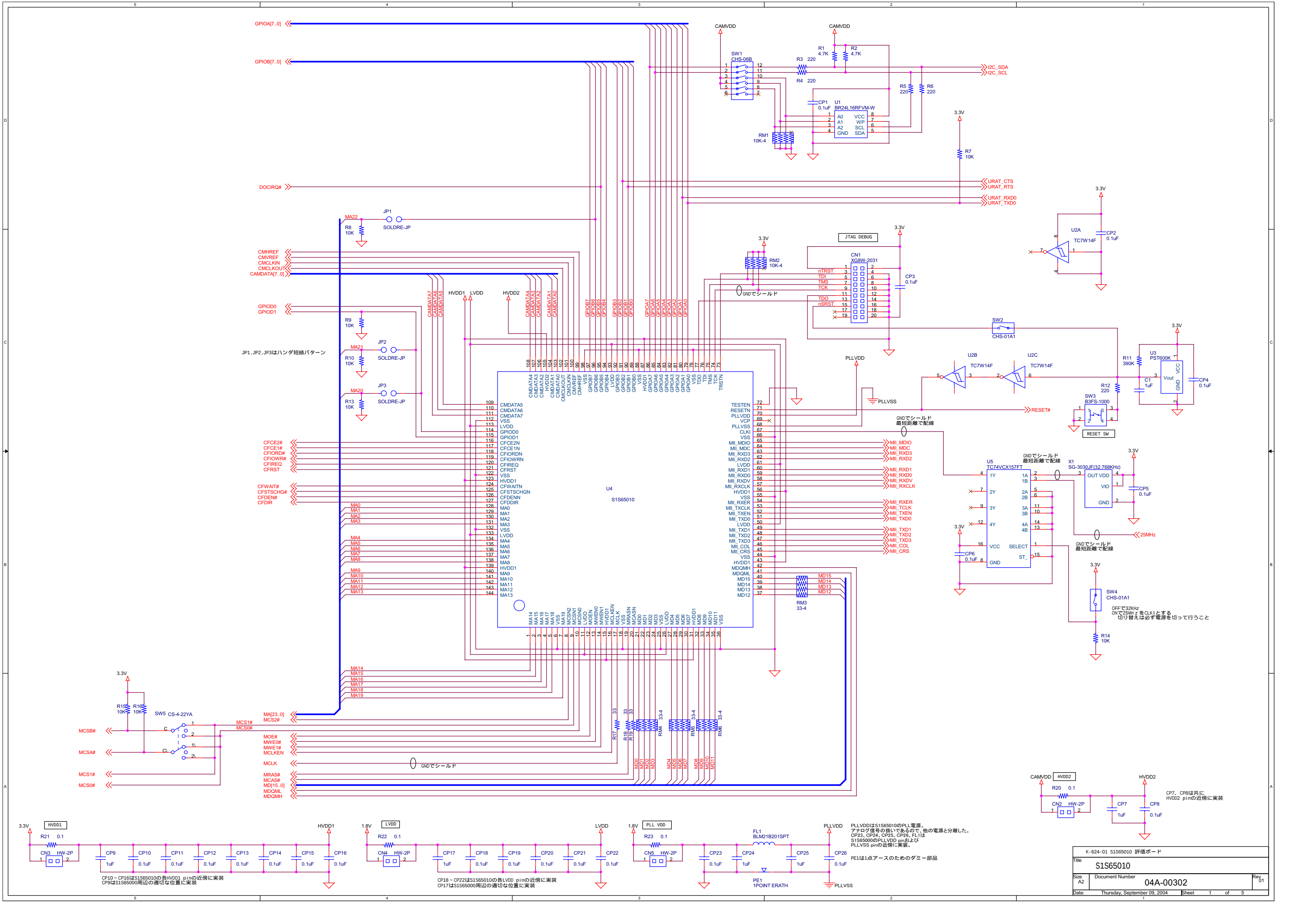
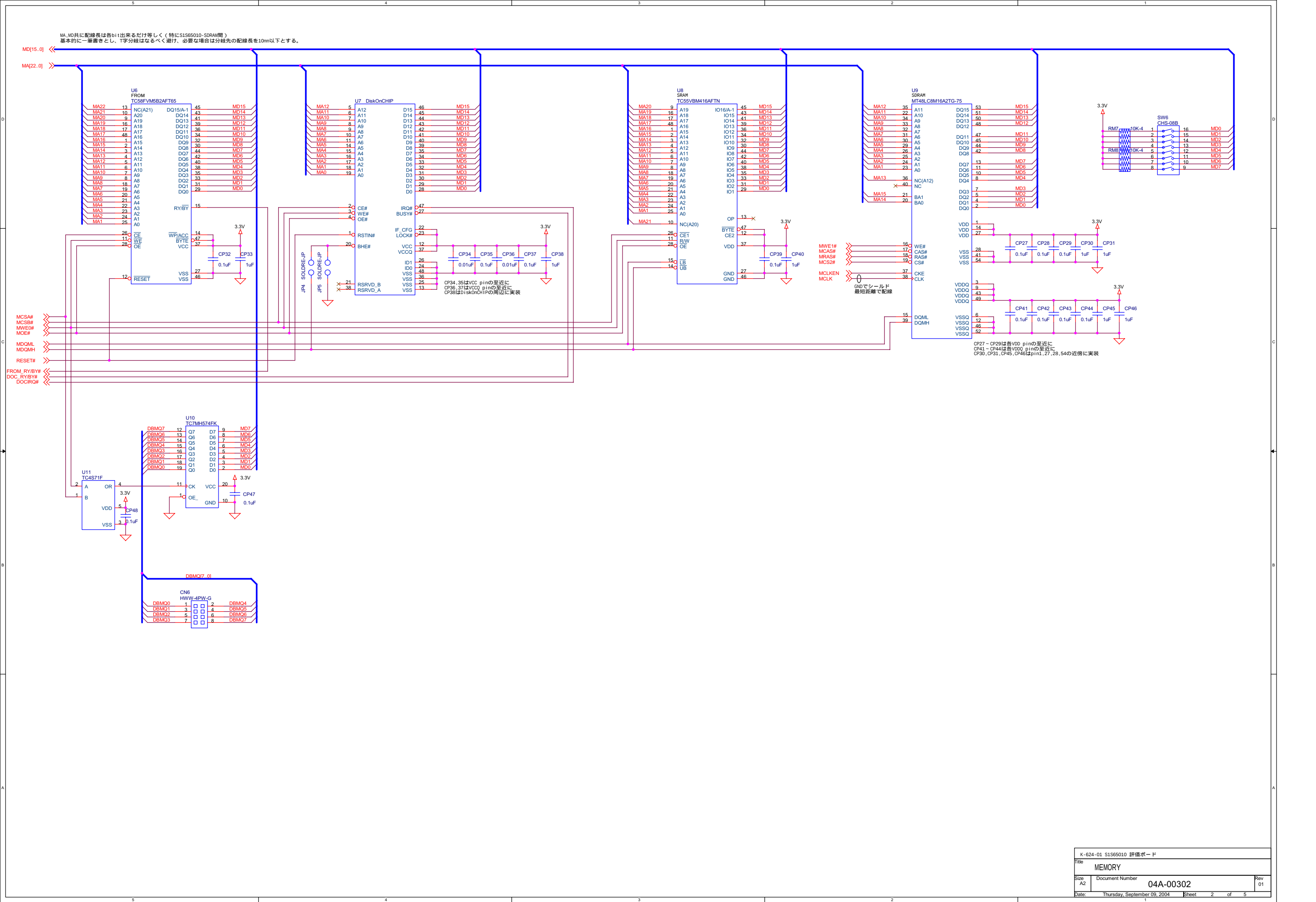
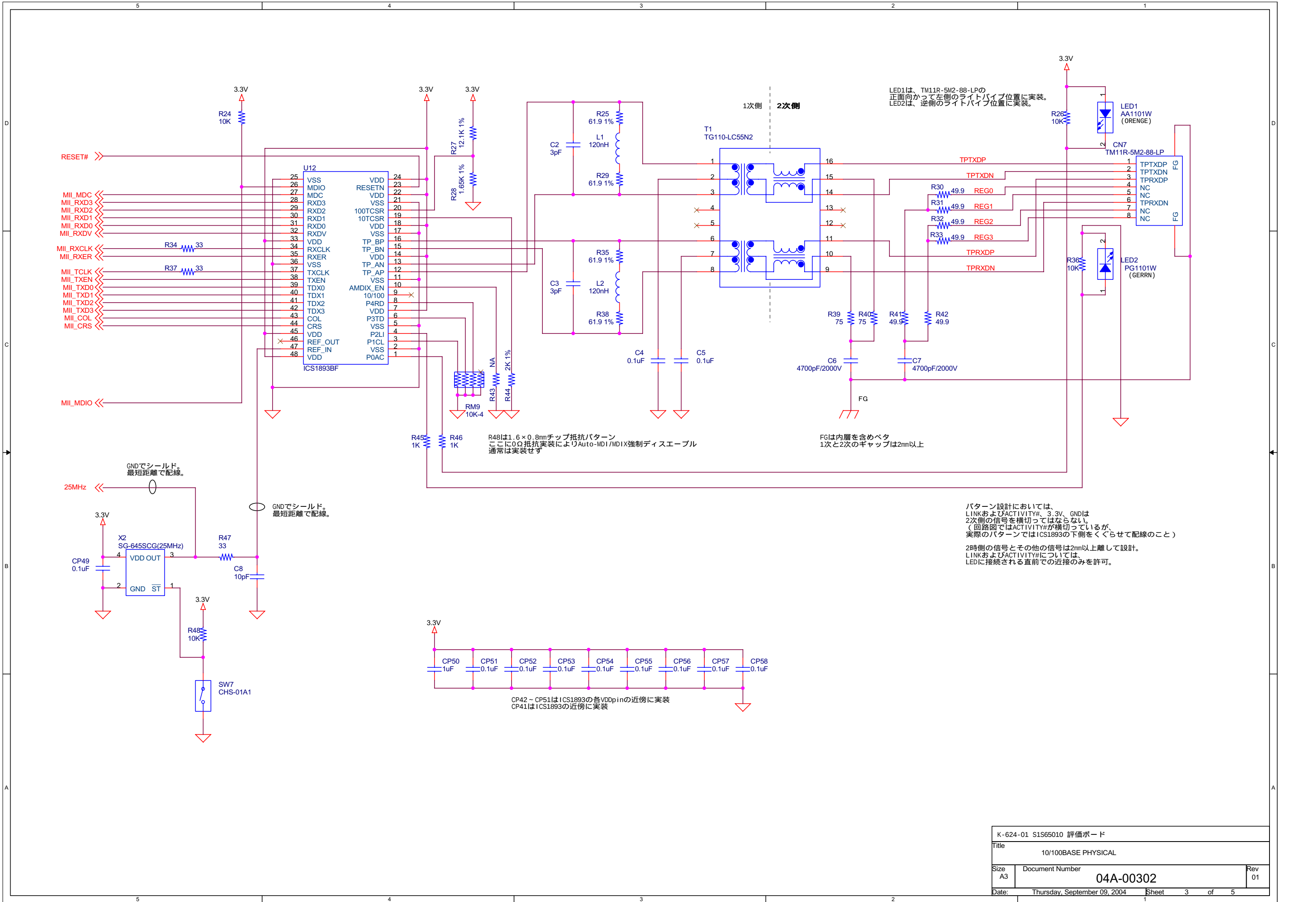




K-624-01 S1S65010 評価ボード			
Title			
S1S65010			
Size	Document Number	04A-00302	
A2			Rev 01
Date:	Thursday, September 09, 2004	Sheet	1 of 5





LED1は、TM11R-5M2-88-LPの
正面向かって左側のライトパイプ位置に実装。
LED2は、逆側のライトパイプ位置に実装。

R48は1.6×0.8mmチップ抵抗パターン
ここに0Ω抵抗実装によりAuto-MD1/MDIX強制ディセーブル
通常は実装せず

FGは内層を含めベタ
1次と2次のギャップは2mm以上

パターン設計においては、
LINKおよびACTIVITY#、3.3V、GNDは
2次側の信号を横切ってはならない。
(回路図ではACTIVITY#が横切っているが、
実際のパターンではICS1893の下側をくぐらせて配線のこと)

2時側の信号とその他の信号は2mm以上離して設計。
LINKおよびACTIVITY#については、
LEDに接続される直前での近接のみを許可。

CP42～CP51はICS1893の各VDDpinの近傍に実装
CP41はICS1893の近傍に実装

K-624-01 S1S65010 評価ボード			
Title 10/100BASE PHYSICAL			
Size A3	Document Number 04A-00302		Rev 01
Date:	Thursday, September 09, 2004	Sheet 3	of 5

