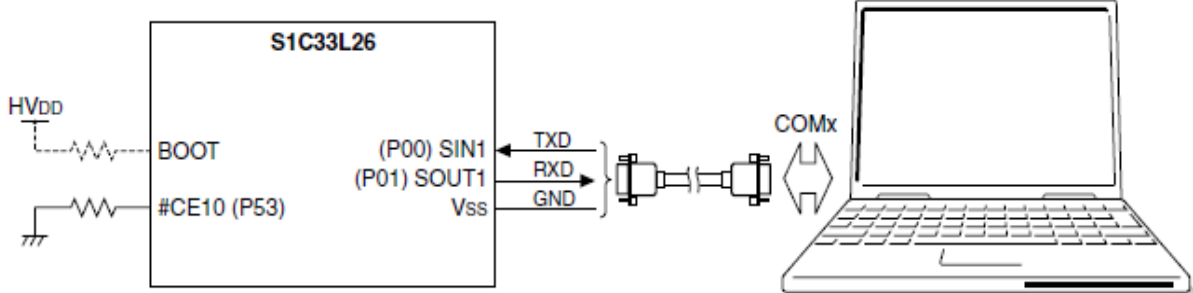
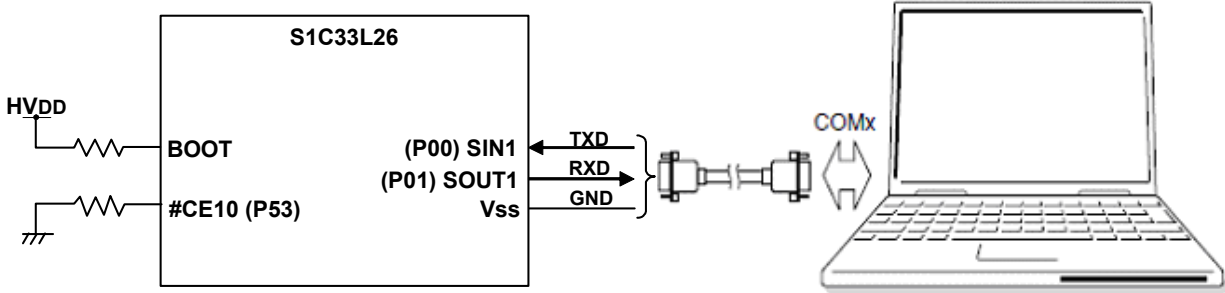
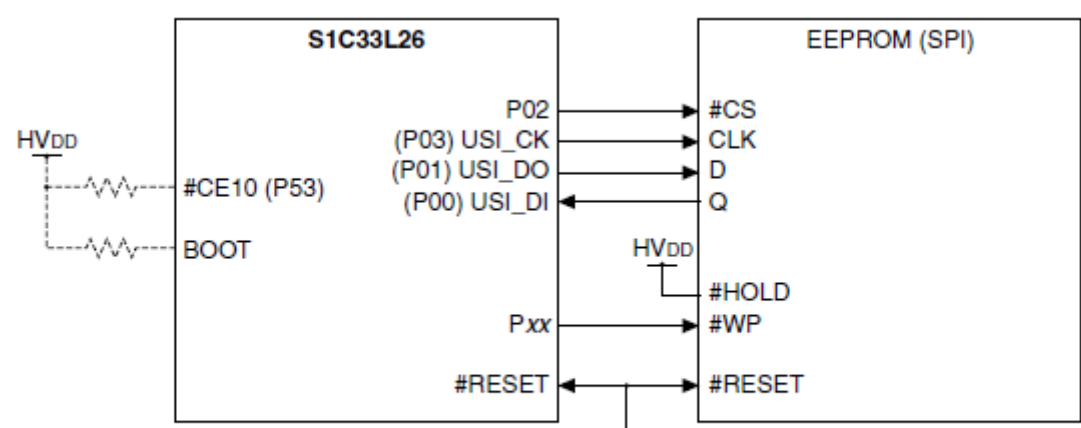
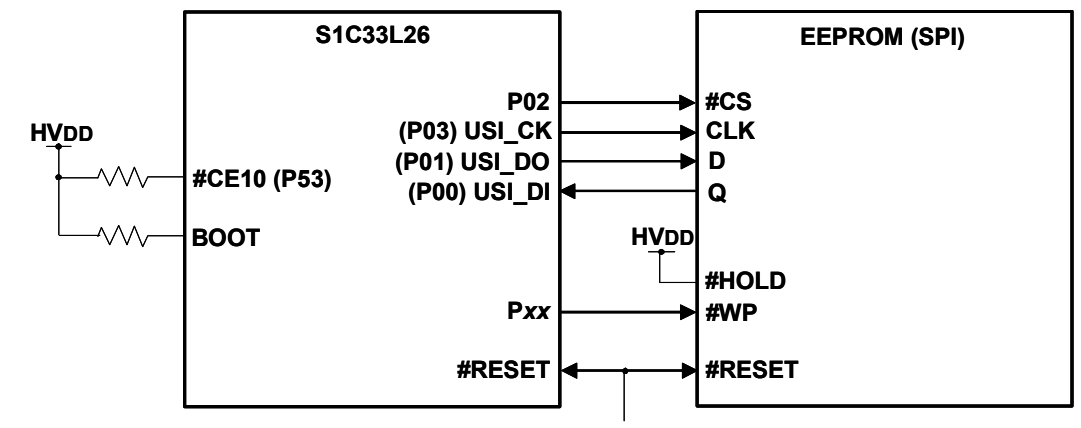


S1C33 マニュアル正誤表

項目 PC-RS232C ブートモード時ピン設定説明の誤記			
対象マニュアル	発行 No.	項目	ページ
S1C33L26 テクニカルマニュアル	411807700	PC-RS232C ブートシステムの構成	AP-D-6
<p>(誤)</p> <p>BOOT 端子をオープン(または 1 に設定)、#CE10 端子を 0(VSS)に設定して、電源を投入またはリセットすると、S1C33L26 は FSIO Ch.1 を介して PC(RS232C)から MBR を IRAM にロードして実行します。</p>  <p>図D.4.1.1 PC RS232Cブートシステム</p>			
<p>(正)</p> <p>BOOT 端子を 1(HVDD)に設定、#CE10 端子を 0(VSS)に設定して、電源を投入またはリセットすると、S1C33L26 は FSIO Ch.1 を介して PC(RS232C)から MBR を IRAM にロードして実行します。</p>  <p>図 D.4.1.1 PC RS232C ブートシステム</p> <p>図 D4.1.1 内の BOOT 端子が点線で記載されていますが、内部にプルアップ抵抗はございません。外部でプルアップしていただく必要があります。</p>			

S1C33 マニュアル正誤表

項目 SPI ブートモード時ピン設定説明の誤記			
対象マニュアル	発行 No.	項目	ページ
S1C33L26 テクニカルマニュアル	411807700	SPI-EEPROM ブートシステムの構成	AP-D-3
<p>(誤)</p> <p>BOOT と#CE10 端子をどちらもオープン(または 1 に設定)にして、電源を投入またはリセットすると、S1C33L26 は SPI バスに接続された EEPROM、FRAM、またはシリアルフラッシュから MBR を IRAM にロードして実行します。</p>  <p style="text-align: center;">リセット信号</p> <p style="text-align: center;">図D.3.1.1 SPI-EEPROMブートシステム</p>			
<p>(正)</p> <p>BOOT 端子と#CE10 端子を 1 (HVDD) に設定して、電源を投入またはリセットすると、S1C33L26 は SPI バスに接続された EEPROM、FRAM、またはシリアルフラッシュから MBR を IRAM にロードして実行します。</p>  <p style="text-align: center;">リセット信号</p> <p style="text-align: center;">図D.3.1.1 SPI-EEPROMブートシステム</p> <p>図 D3.1.1 内の BOOT および #CE10 が点線で記載されていますが、内部にプルアップ抵抗はございません。SPI ブートシーケンスにおいて、#CE10(P53)の内部プルアップがオフされますので、BOOT および #</p>			

CE10 とも、外部でプルアップしていただく必要があります。

S1C33 マニュアル正誤表

項目 端子表 BOOTピン プルダウン表記の誤記										
対象マニュアル			発行 No.	項目				ページ		
S1C33L26 テクニカルマニュアル			411807700	表 1.3.2.7 その他端子一覧				1-19		
(誤)										
表 1.3.2.7 その他端子一覧										
NO.	端子名	I/O	機能	端子 No.			PWR	DC 特性		
				TQFP15 128	TQFP24 144	PFBGA 180		入力	出力	PU/PD
3	BOOT	I	ブートモードセレクト 信号入力	6	6	D2	P2	LVCM OSシ ュミット	-	50k PD
(正)										
表 1.3.2.7 その他端子一覧										
NO.	端子名	I/O	機能	端子 No.			PWR	DC 特性		
				TQFP15 128	TQFP24 144	PFBGA 180		入力	出力	PU/PD
3	BOOT	I	ブートモードセレクト 信号入力	6	6	D2	P2	LVCM OSシ ュミット	-	-
<p>※ BOOT 端子は、内部プルダウンされておりません。</p>										